

Федеральное государственное бюджетное образовательное учреждение
высшего профессионального образования
«Московский государственный технический университет радиотехники,
электроники и автоматики»



Кафедра физики конденсированного состояния

(www.eks.fel.mirea.ru)

Центр проектирования интегральных схем, устройств нанoeлектроники и
микросистем

(www.edamc.mirea.ru)

Певцов Евгений Филиппович, к.т.н., доцент

Системы автоматизированного проектирования (САПР)

осенний семестр 2011 г.

Рекомендуемая литература:

1. Сабунин А.Е. Altium Designer. Новые решения в проектировании электронных устройств. М.: СОЛОН-ПРЕСС, 2009. – 432 с. (в электронном варианте).
2. Суходольский В.Ю. Altium Designer: проектирование функциональных узлов РЭС на печатных платах. – СПб.: БВХ-Петербург, 2010. – 480 с.
3. Кечиев Л.Н. Проектирование печатных плат для цифровой быстродействующей аппаратуры. М.: ООО «Группа ИДТ», 2007. – 616 с.
4. Джонсон Г., Грэхем М. Конструирование цифровых устройств: начальный курс черной магии. Пер. с англ. – М.: Издательский дом «Вильямс», 2006. – 624 с.
5. Джонсон Г., Высокоскоростная передача цифровых данных: высший курс черной магии. Пер. с англ. – М.: Издательский дом «Вильямс», 2005. – 1024 с.

Интернет-ресурсы:

6. www.edamc.mirea.ru

Лекция 1. САПР в электронике

1.1. Общий взгляд на САПР СБИС

1.2. Приборно-технологическое моделирование

1.3. Проектирование микроэлектромеханических систем (МЭМС).

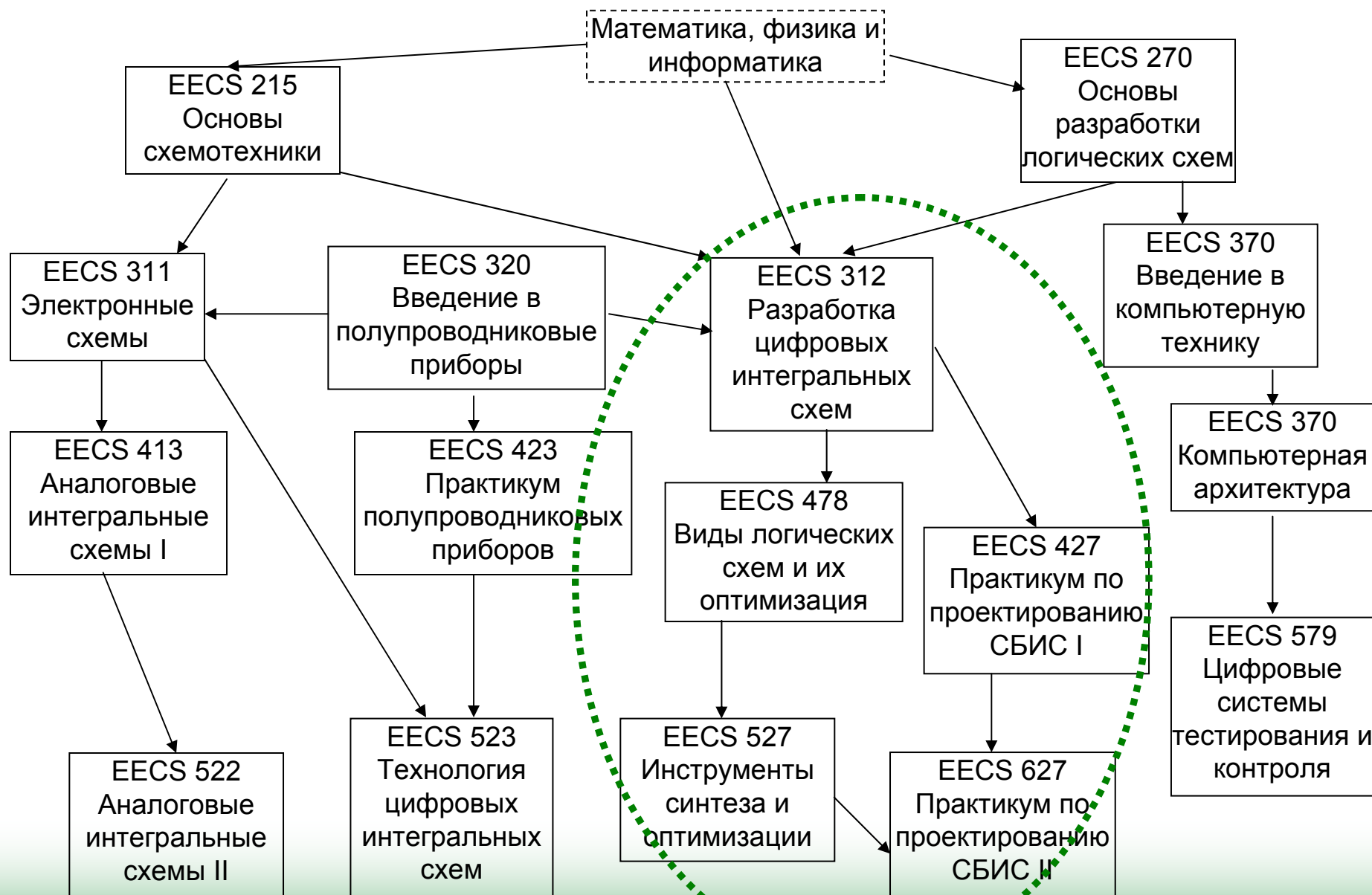
1.4. Проектирование печатных плат.

1.5. Проектирование радиоэлектронных систем.

1.6. Проектирование систем сбора и обработки данных.

...

Учебные программы типового цикла подготовки по направлениям электроники (проект по прототипу INTEL для ф-тов электроники и вычислительной техники)





English version

- >> Главная
- >> Сотрудники
- >> Техническое оснащение
- :: Специальное ПО
- :: Специальное оборудование
- :: Серверное оборудование и ЛО
- >> Проекты
- >> Учебно-методическая работа
- >> Партнеры
- >> События&Новости
- >> Фотоархив
- >> Учеба&Работа
- >> Контакты



Целью деятельности научно-образовательного структурного подразделения Университета «Центр проектирования интегральных схем, устройств нанoeлектроники и микросистем» является решение комплексных учебных, научных и производственных задач Федеральной целевой программы «Развитие электронной компонентной базы и радиоэлектроники на 2008-2015 годы» (мероприятие 338), а также решение иных задач по специализации Центра проектирования, продолжающих и развивающих мероприятия этой программы и других федеральных целевых программ (см. Положение СМКО МИРЭА 6.4/03 П.02/58-09).

Научный руководитель Центра проектирования
— ректор МИРЭА чл.-корр. РАН **Александр Сергеевич Сигов**

Директор
— к.т.н., доцент **Евгений Филиппович Певцов**

Основные направления работы:

- организация обучения, подготовка, переподготовка и повышение квалификации специалистов по тематике интегрированных систем автоматизированного проектирования электронной компонентной базы и аппаратуры;
- осуществление деятельности по созданию научно-технической продукции и оказанию услуг, к которым относятся: научные и опытно-конструкторские разработки в области автоматизированных систем проектирования электронной компонентной базы и разработки сложной радиоэлектронной аппаратуры на базе библиотек стандартных элементов, сложнофункциональных блоков, специализированных больших интегральных схем «система на кристалле», систем в корпусе и прикладного программного обеспечения;
- разработка учебных и учебно-методических материалов по вопросам автоматизированных систем проектирования электронной компонентной базы и



 Система автоматизированного проектирования, САПР
(англ. CAD, Computer-Aided Design) —

программный пакет, предназначенный для автоматизированного проектирования (CAD), разработки (CAE) и производства (CAM) конечного продукта, а также оформления конструкторской и/или технологической документации.

САПР включает в себя следующие технологии:

CAD (англ. Computer-aided design) — технология автоматизированного проектирования;

CAM (англ. Computer-aided manufacturing) — технология автоматизированного производства;

CAE (англ. Computer-aided engineering) — технология автоматизированной разработки;

CALS (англ. Continuous Acquisition and Life cycle Support) - непрерывная информационная поддержка поставок и жизненного цикла.



Electronic Design Automation (EDA, автоматизация проектирования электронных приборов) — комплекс программных средств для разработки электронных устройств, микросхем и печатных плат.

Комплекс позволяет создать принципиальную электрическую схему проектируемого устройства, создавать и модифицировать базу радиоэлектронных компонентов, проверять целостность сигналов на ней.

Созданная схема непосредственно или через промежуточный файл связей («netlist») может быть преобразована в заготовку проектируемой ИС или печатной платы.

Системы автоматизации проектирования электроники содержат инструменты моделирования разрабатываемого устройства и позволяют проводить исследования его работы до того, как оно будет воплощено в аппаратуру.

 **Electronic Design Automation (EDA, автоматизация проектирования электронных приборов) — комплекс программных средств для разработки:**

- СБИС → Cadence Design Systems,
Synopsys,
Mentor Graphics,
Magna ...
- устройств на ПЛИС → Xilinx,
Altera ...
- МЭМС → Coventor, ...
- устройств РЭА → Agilent Technology, ...
- печатных плат → Altium Designer,
Cadence,
Mentor Graphics, ...
- информационно-измерительных систем → National Instruments,
Agilent Technology
Keithely,
Textronix
JTAG...

Центр проектирования ИС, устройств наноэлектроники и МЭМС

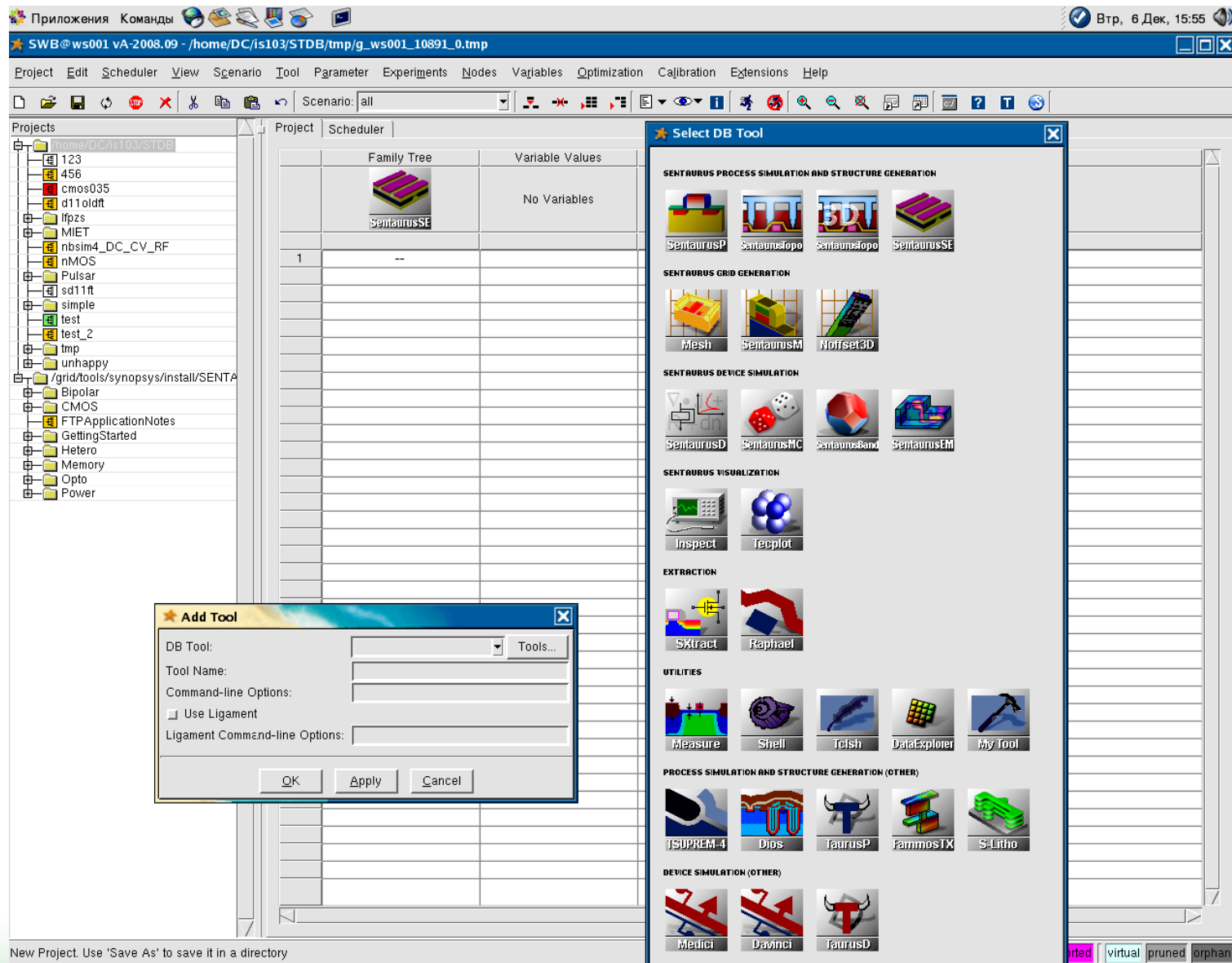
*НОЦ, структурное подразделение Университета,
(<http://www.edamc.mirea.ru>)*

- ❑ САПР СБИС (Cadence, Synopsys, Mentor Graphics)
- ❑ Прототипирование ИС и проектирование электронных систем на основе ПЛИС, МК и МП (XILINX, Cadence, Matlab)
- ❑ **Проектирование печатных плат (Cadence, Mentor Graphics, Altium Designer)**
- ❑ МЭМС (CoventorWare)
- ❑ Приборно-технологическое моделирование (Sentaurus)

Приборно-технологическое моделирование (Sentaurus TCAD)

- Большинство современных разработок новых приборов и устройств микро- и нанoeлектроники основывается на результатах **анализа влияния конструктивно-технологических особенностей** их создания и соответствующего математического моделирования, которое требуют использования сложного математического аппарата и трудоемких численных расчетов.
- Решение этой проблемы, существенно повышающее производительность труда разработчиков и конструкторов, основывается на максимально широком использовании специальных средств проектирования – пакетов приборно-технологического моделирования.
- Среди разработчиков приборов и устройств твердотельной электроники наибольшее распространение в настоящее время получил пакет программ **Sentaurus TCAD (Technology Computer Assisted Design)**, разработанный одним из подразделений компании Synopsys.

Интерфейс управляющей программы Sentaurus Work Bench (SWB)



Среда *Sentaurus* представляет собой приборно-технологическую САПР, которая позволяет проектировать полупроводниковые приборы, начиная с разработки *технологии изготовления* и заканчивая получением характеристик будущего прибора, а также находить оптимальные параметры приборов с целью получения наилучших характеристик. TCAD используют для моделирования работы приборов широкого спектра полупроводниковых устройств:

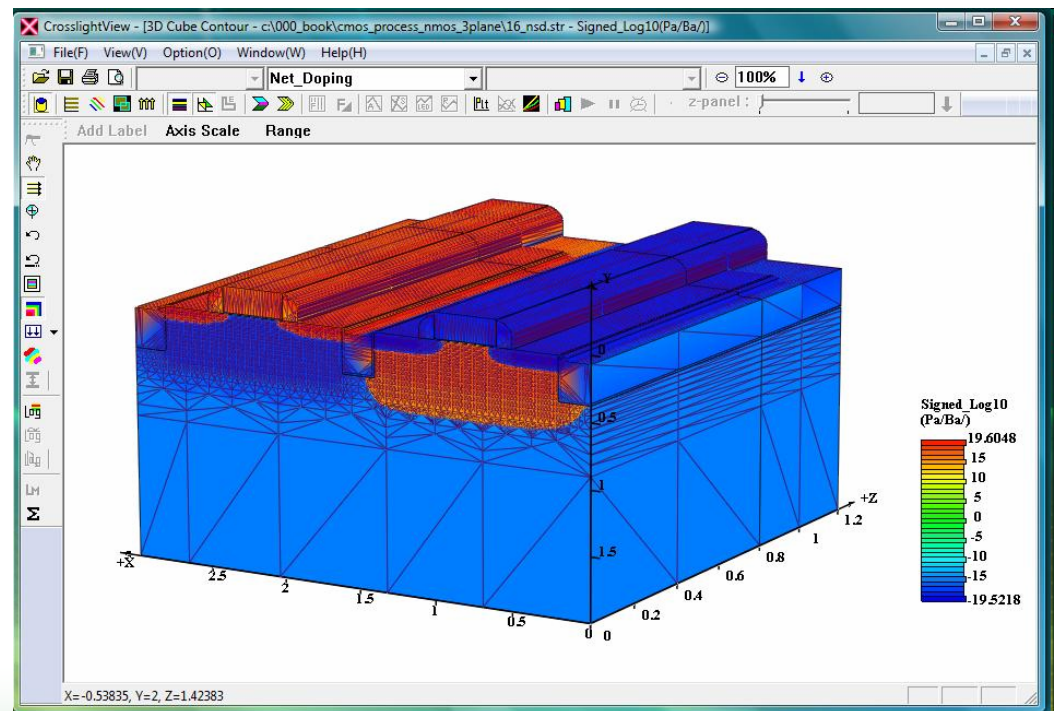
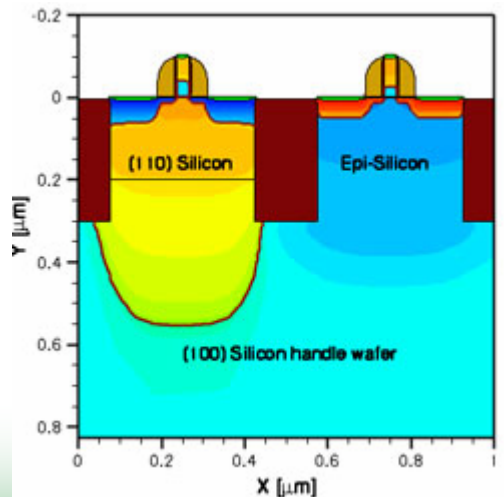
- ✓ **наноразмерные КМОП транзисторы,**
- ✓ **вертикальные полевые транзисторы,**
- ✓ **КМОП датчики изображения,**
- ✓ **флеш-память,**
- ✓ **крупные мощные транзисторы,**
- ✓ **кремний-германиевые биполярные гетеротранзисторы,**
- ✓ **транзисторы с высокой подвижностью электронов,**
- ✓ **высокочастотные транзисторы,**
- ✓ **светодиоды,**
- ✓ **лазеры.**

Возможности приборно-технологической САПР позволяют моделировать:

- ✓ элементы на основе кремния,
- ✓ кремний - германия,
- ✓ карбида кремния,
- ✓ арсенида галлия и других полупроводниковых соединений группы A_3B_5 ,
- ✓ тройных и четвертных твёрдых растворов

Пример:

**моделирование
распределения примесей
в КМОП структуре**



Метод конечных элементов (МКЭ) — численный метод решения дифференциальных уравнений с частными производными, а также интегральных уравнений, возникающих при решении задач прикладной физики.

Область, в которой ищется решение дифференциальных уравнений, разбивается на конечное количество подобластей (элементов). В каждом из элементов произвольно выбирается вид аппроксимирующей функции. В простейшем случае это полином первой степени. Вне своего элемента аппроксимирующая функция равна нулю. Значения функций на границах элементов (узлах) являются решением задачи и заранее неизвестны. Коэффициенты аппроксимирующих функций обычно ищутся из условия равенства значения соседних функций на границах между элементами (в узлах). Затем эти коэффициенты выражаются через значения функций в узлах элементов. Составляется система линейных алгебраических уравнений. Количество уравнений равно количеству неизвестных значений в узлах, на которых ищется решение исходной системы, прямо пропорционально количеству элементов и ограничивается только возможностями ЭВМ. Так как каждый из элементов связан с ограниченным количеством соседних, система линейных алгебраических уравнений имеет разряжённый вид, что существенно упрощает её решение.

Метод конечных разностей — широко известный и простейший метод интерполяции. Его суть заключается в замене дифференциальных коэффициентов уравнения на разностные коэффициенты, что позволяет свести решение дифференциального уравнения к решению его разностного аналога, то есть построить его конечно-разностную схему.

Так, заменив производную в обыкновенном дифференциальном уравнении

$$u'(x) = 3u(x) + 2$$

на конечную разность

$$\frac{u(x+h) - u(x)}{h} \approx u'(x).$$

получаем аппроксимированную форму (конечно-разностную схему)

$$u(x+h) = u(x) + h \cdot (3u(x) + 2).$$

Последнее выражение носит название конечно-разностного уравнения, а его решение соответствует приближённому решению первоначального дифференциального уравнения.

Лекция 9. САПР, смежные с САПР СБИС

9.1. Приборно-технологическое моделирование

9.2. **Общий взгляд на САПР СБИС.**

9.3. Проектирование микроэлектромеханических систем (МЭМС).

9.4. Проектирование печатных плат.

9.5. Проектирование радиоэлектронных систем.

9.6. Проектирование систем сбора и обработки данных.

....

10. Заключение. Вопросы к зачету по курсу.

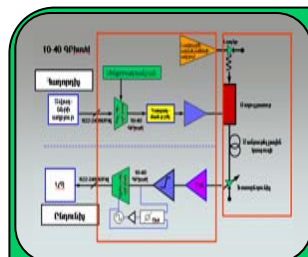


Абстракции проектирования (диаграмма Гайского-Кана):

43

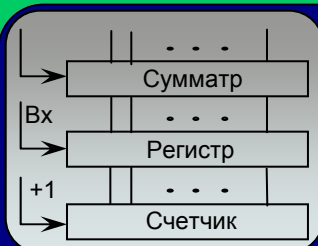


Уровни проектирования (1)

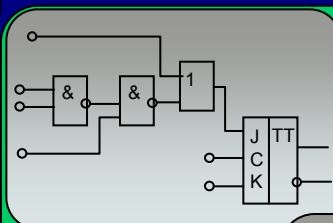


Системный

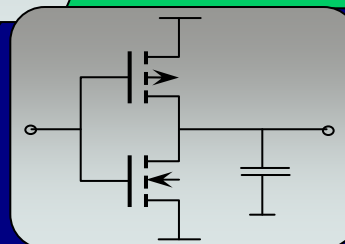
Межрегистровых пересылок



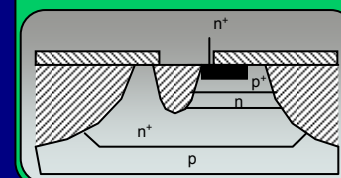
Логический



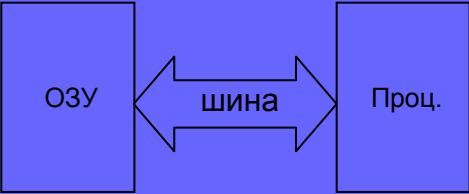
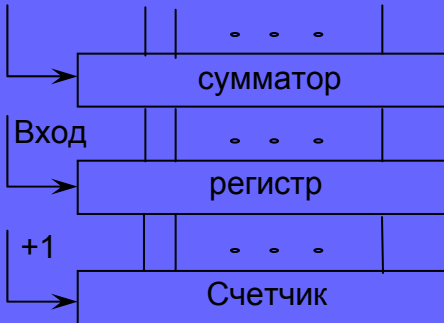
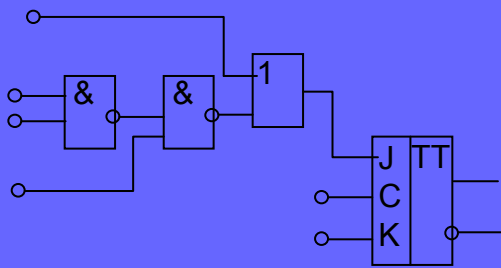
Схемотехнический



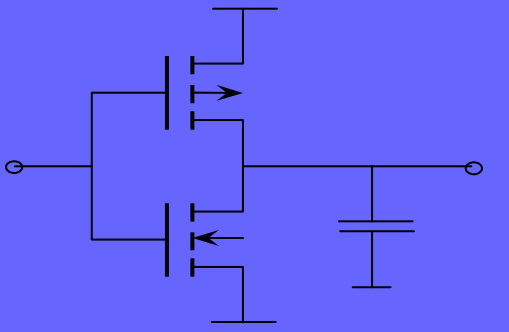
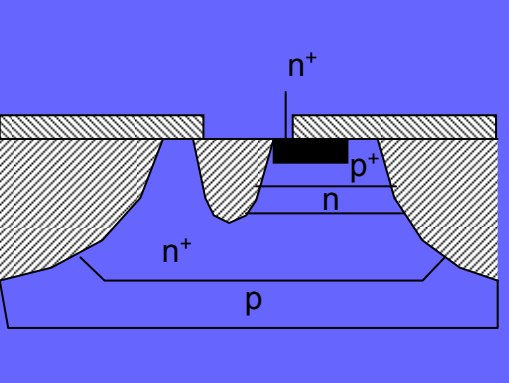
Физический



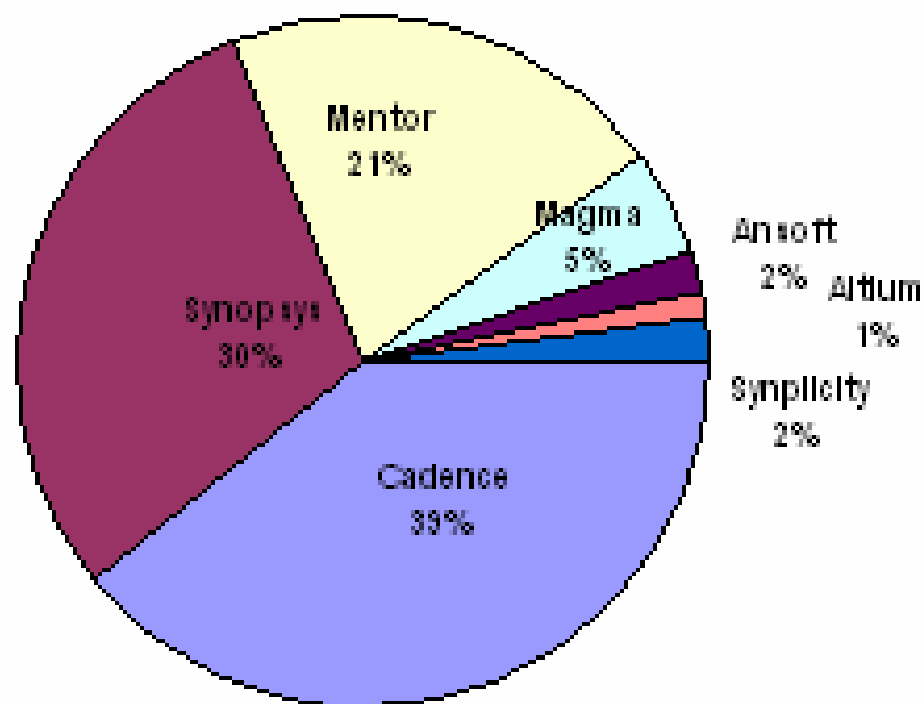
Уровни проектирования (2)

Уровень	Объект моделирования	Пример объекта моделирования	Математический аппарат
Системный	Структурная схема		Теория массового обслуживания систем
Межрегистровых пересылок	Функциональная схема		Булева алгебра
Логический	Логическая схема		

✂ Уровни проектирования (3)

Уровень	Объект моделирования	Пример объекта моделирования	Математический аппарат
Схемотехнический	Электрическая схема		Система дифференц. уравнений
Физический	Элементы ИС		Система дифф. ур-ний с частными производными

Мировые лидеры САПР СБИС:



EDA Companies 2005

(данные на март
2010 г.):

\$3.41 billion - Synopsys

\$1.82 billion - Cadence

\$806 million - Mentor Graphics

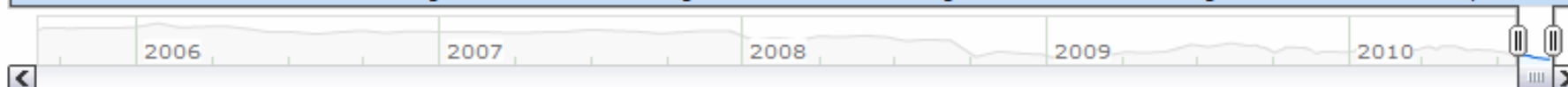
\$188 million - Zuken Inc.

\$135 million - Magma Design Automation

Compare: ☒ 6947 ☒ LAVA ☒ MENT ☒ SNPS ☒ CDNSZoom: [3m](#) [6m](#) [YTD](#) [1y](#) [5y](#) [10y](#) [All](#)

Jul 28, 2010 - Sep 07, 2010

● 6947 -11.02% ● LAVA -7.83% ● MENT -1.84% ● SNPS +5.50% ● CDNS +7.09%

[Link to this chart](#)Show: [Most Recent Annual](#)

		Valuation								Dividend	Financial ratios
Company name	Exchange	Currency	Price	Change	Chg %	Earnings per share	P/E ratio	Mkt Cap	Dividend	Total debt to assets	
6947	ZUKEN INC.	TYO	JPY	520.00	0.00	0.00%		13.13B	14.00	0.00	
LAVA	Magma Design Automatio...	NASDAQ	USD	3.24	-0.01	-0.15%	-0.06	170.44M	0.00	63.57	
MENT	Mentor Graphics Corp.	NASDAQ	USD	9.81	-0.03	-0.30%	-0.24	1.05B	0.00	18.50	
SNPS	Synopsys, Inc.	NASDAQ	USD	23.61	-0.08	-0.34%	1.53	15.42	3.48B	0.00	
CDNS	Cadence Design Systems...	NASDAQ	USD	7.20	+0.02	0.28%	0.09	79.90	1.92B	0.00	

Маршрут Cadence

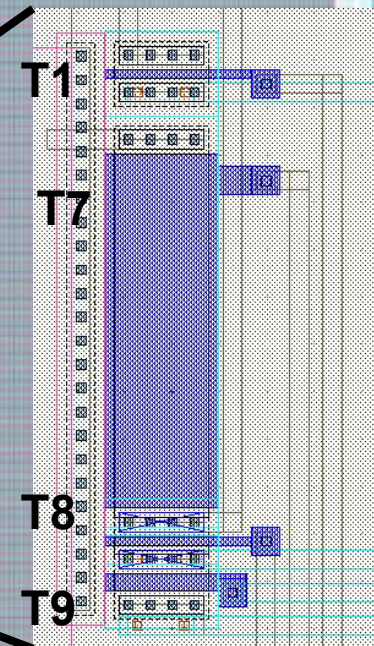
4



Топология ИС считывания

Топология ячейки считывания

50мкм



Лекция 1. САПР в электронике

1.1. Общий взгляд на САПР СБИС

1.2. Приборно-технологическое моделирование

1.3. Проектирование микроэлектромеханических систем (МЭМС).

1.4. Проектирование печатных плат.

1.5. Проектирование радиоэлектронных систем.

1.6. Проектирование систем сбора и обработки данных.

...

 **Микроэлектромеханические системы (МЭМС) — технологии и устройства, объединяющие в себе микроэлектронные и микромеханические компоненты.**

Наиболее важные характеристики МЭМС :

- незначительные затраты материалов и малое потребление электрической энергии;
- высокая эксплуатационная эффективность;
- малая стоимость;
- высокая надежность;
- возможность обеспечения локально распределенных интеллектуальных свойств .

 **МЭМС устройства обычно изготавливают на кремниевой подложке с помощью технологии микрообработки, аналогично технологии изготовления однокристалльных интегральных микросхем**

Типичные размеры микромеханических элементов:

1 ... 100 мкм,

Размеры кристалла МЭМС-микросхемы:

20...1000 мкм

Примеры применения МЭМС-технологий :

- МЭМС-осцилляторы (заменяют кварцевые генераторы);

- миниатюрные датчики:

акселерометры,

датчики угловых скоростей,

гироскопы,

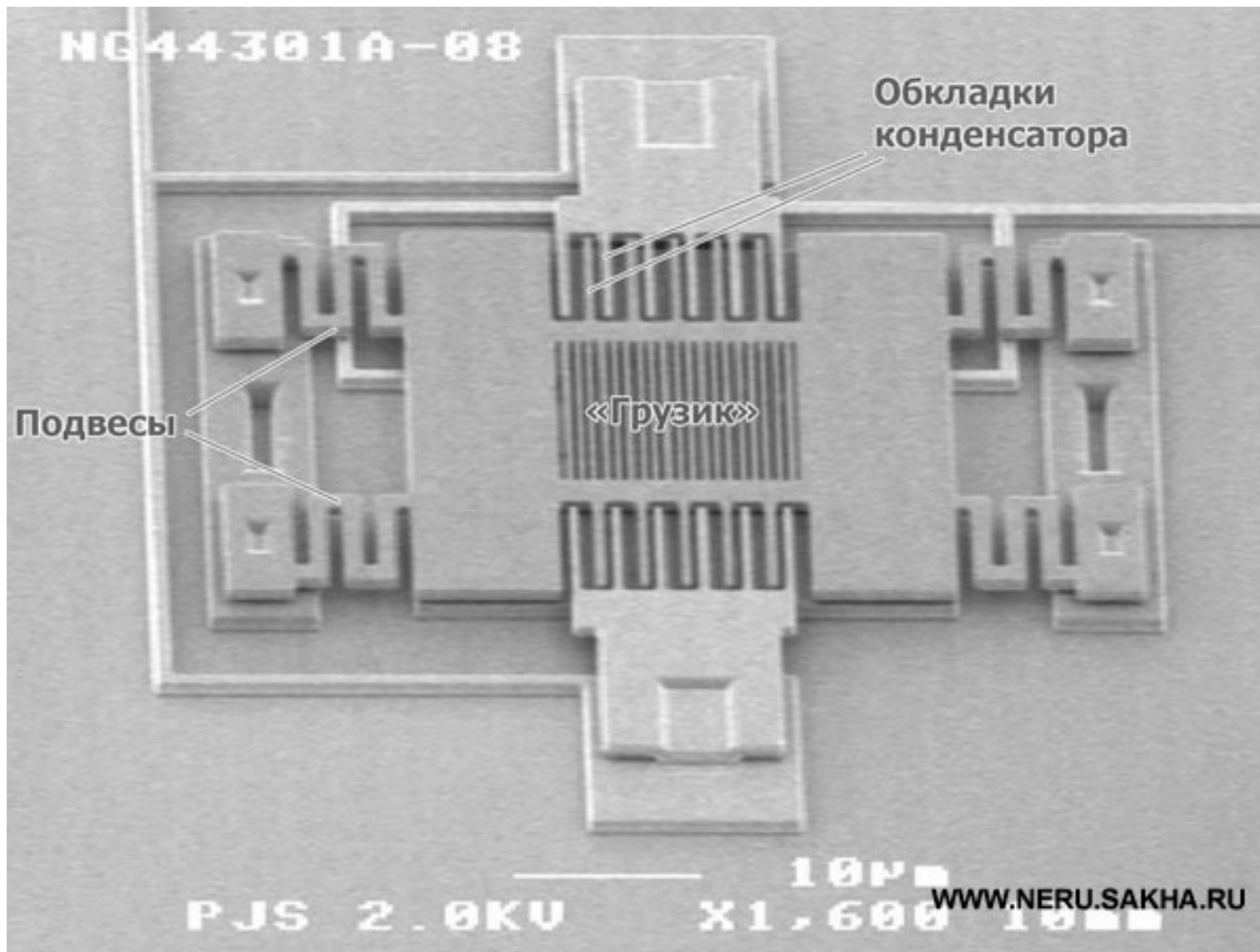
магнитометры,

давления (барометрические датчики)

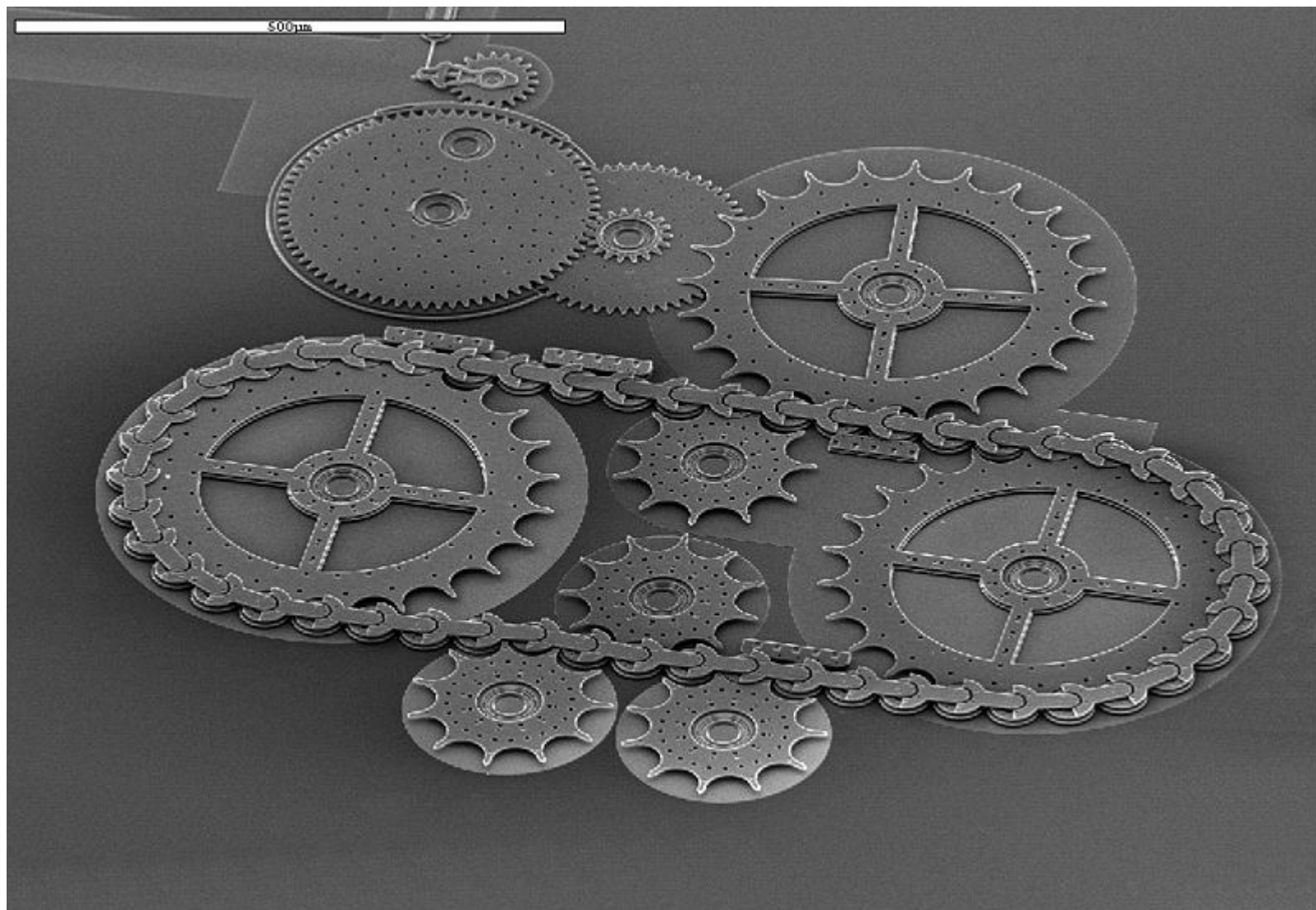
анализаторы среды

- миниатюрные актюаторы (элементы, преобразующие энергию)

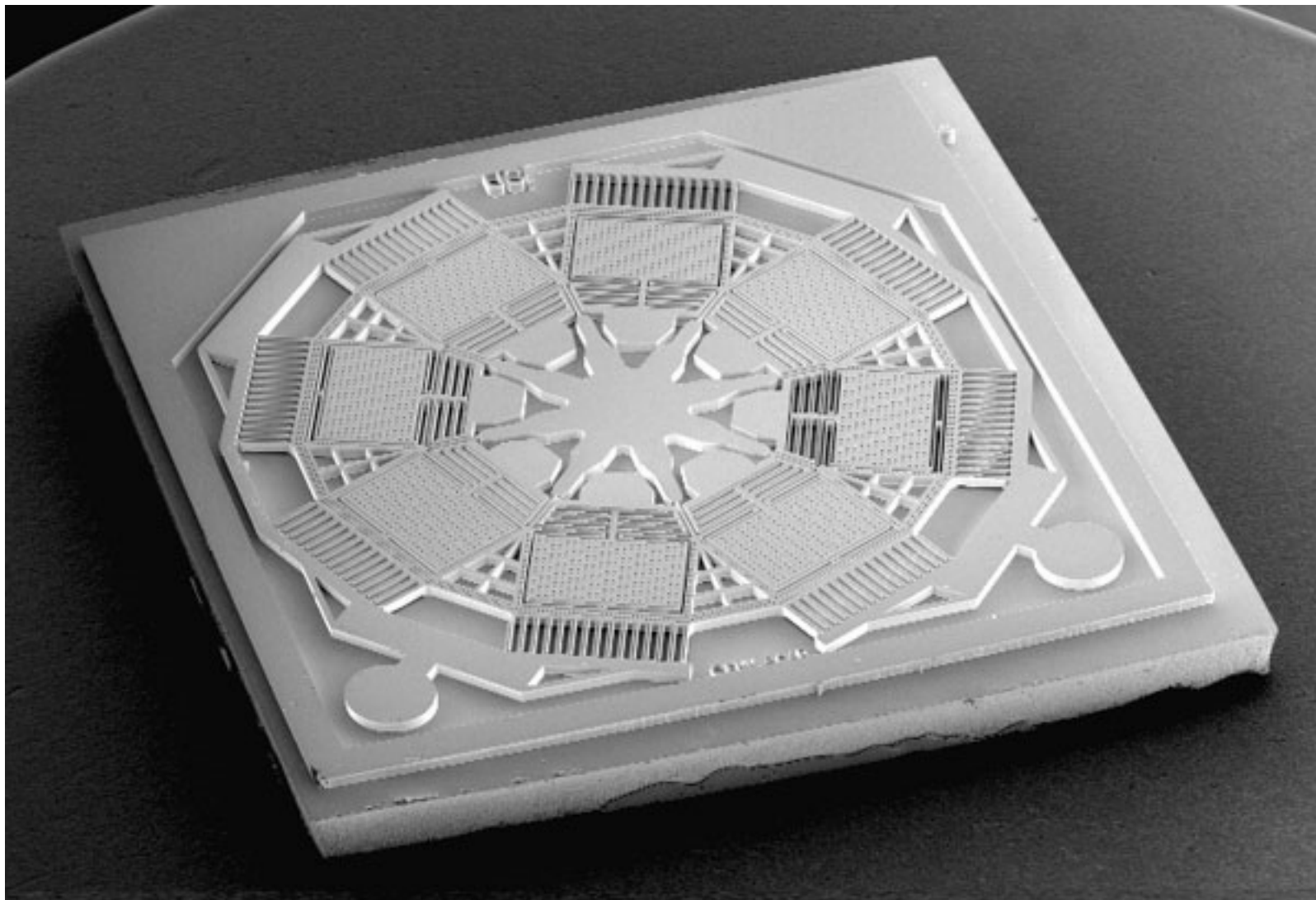
- ...



Микромеханический датчик ускорения

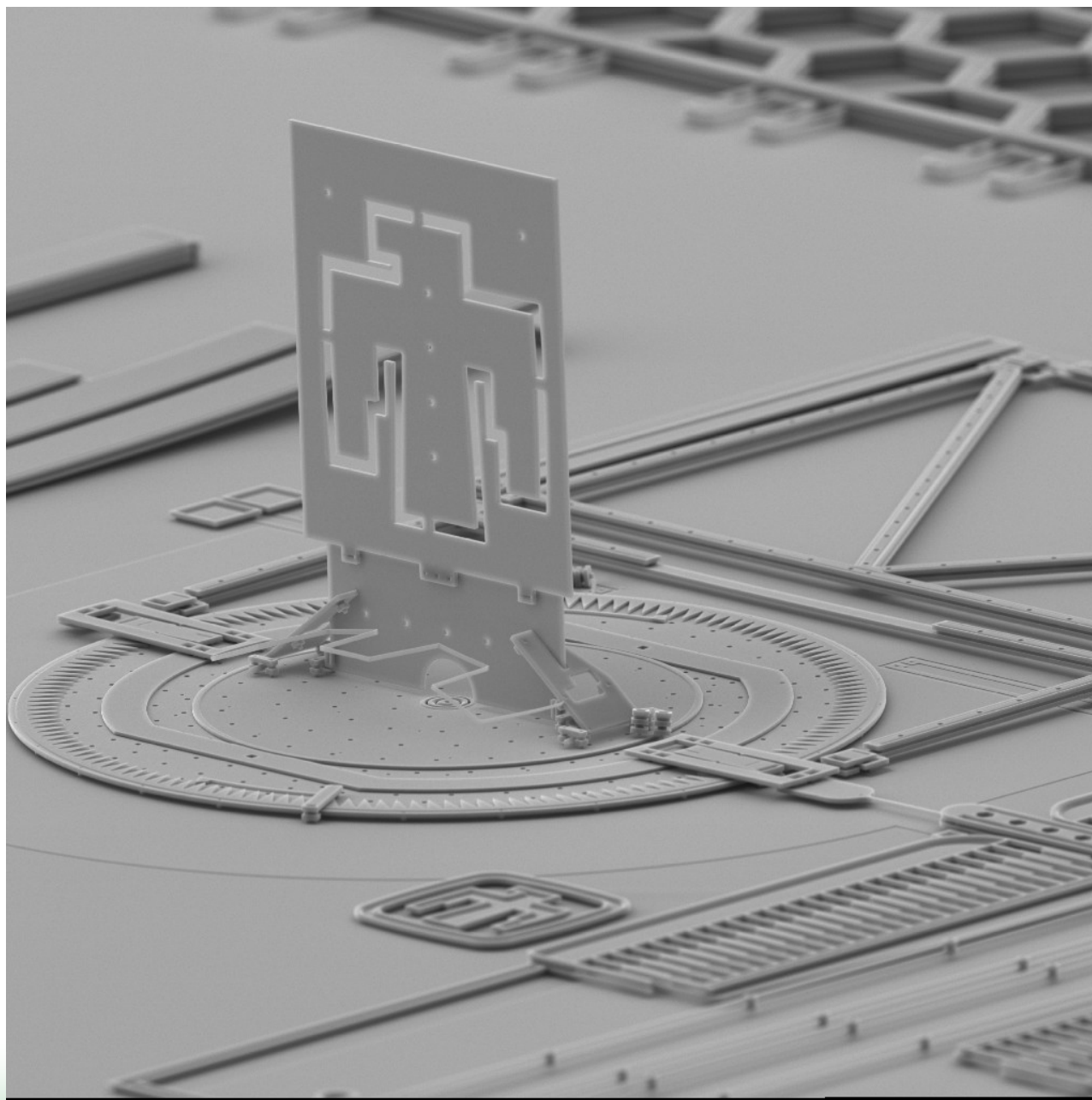


Микромеханическая цепная передача



Микромеханический рельеф

**МЭМС –
оптическая
скамья**





В рамках ежегодного чемпионата мира по футболу среди роботов Robocup в июле 2007 года впервые прошли состязания между сверхминиатюрными роботами. Соревнования проводились на чипе размером 2,5 x 2,5 мм. Вместо мяча использовался диск из диоксида кремния диаметром в 100 мкм, а роботы-игроки представляли собой **микроэлектромеханические системы** длиной 250-300 мкм.

Кремний - основной материал электроники в современном мире.
Свойства, привлекательные для МЭМС:

1. Монокристалл кремния почти идеально подчиняется **закону Гука**. Т.е. при деформации он не подвержен **гистерезису** и, следовательно, энергия деформации практически не рассеивается.
2. Обладает очень малой усталостью и может работать в диапазоне от миллиардов до триллионов циклов без разрушения.

Основные методы получения всех МЭМС-устройств на основе кремния:

- осаждение слоев материала,
- структурирование этих слоев с помощью фотолитографии
- травление для создания требуемой формы.

Полимеры

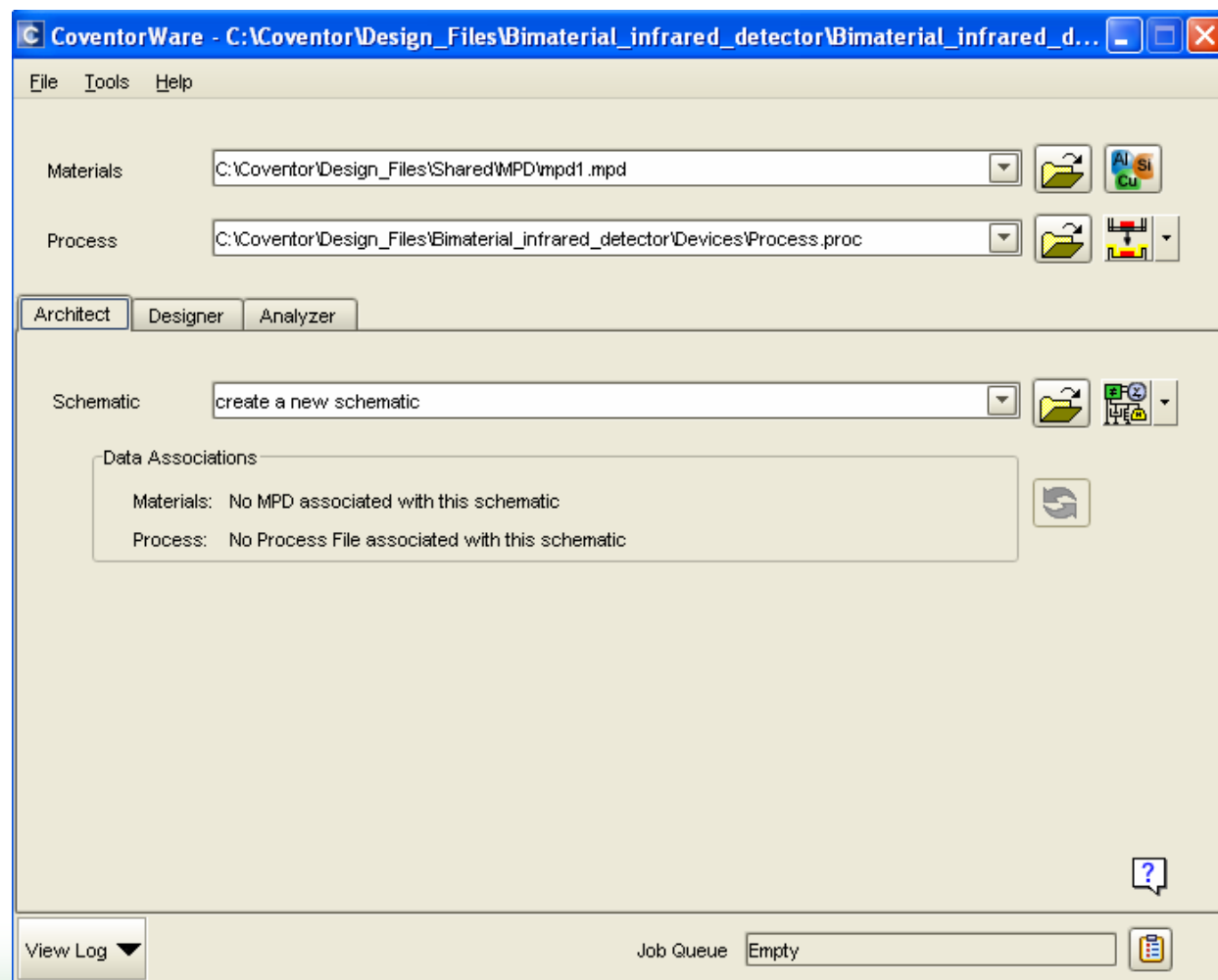
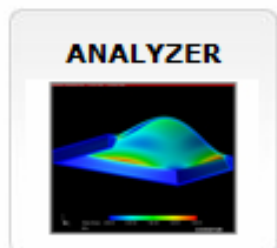
Можно производить в больших объемах, с большим разнообразием характеристик материала. Особенно хорошо подходят для применения при изготовлении микрофлюидных устройств (одноразовые картриджи анализа крови)

МЭМС устройства могут быть сделаны из полимеров с помощью:

- литьевое формование,
- штамповка или стереолитография;

CoventorWare — пакет программ САПР для разработки микроэлектромеханических устройств

31



The leader in **3D MEMS & Semiconductor SOFTWARE**

**MEMS+ 2.0 release now available:
Integration with MATLAB Simulink, plus
enhanced model library**

[About Us](#)

[Our Products](#)

[Our Blogs](#)

[Support](#)

[Locations/Contact Us](#)

MEMS+

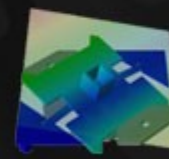
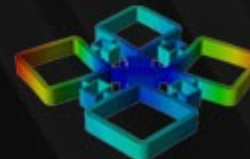
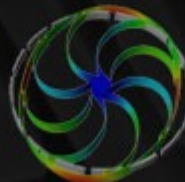
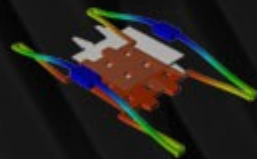
CoventorWare

SEMulator3D

Coventor provides automated design solutions for micro-electromechanical systems (MEMS). Its software tools and expertise address the challenges of integrating these devices into a growing number of products – from smart phones to gaming systems. Coventor offers tools for the complete MEMS product development team, including; process engineers, MEMS device designers, IC integration engineers, as well as system architects.

www.coventor.com

CoventorWare®



MEMS 3D Modeling & Simulation

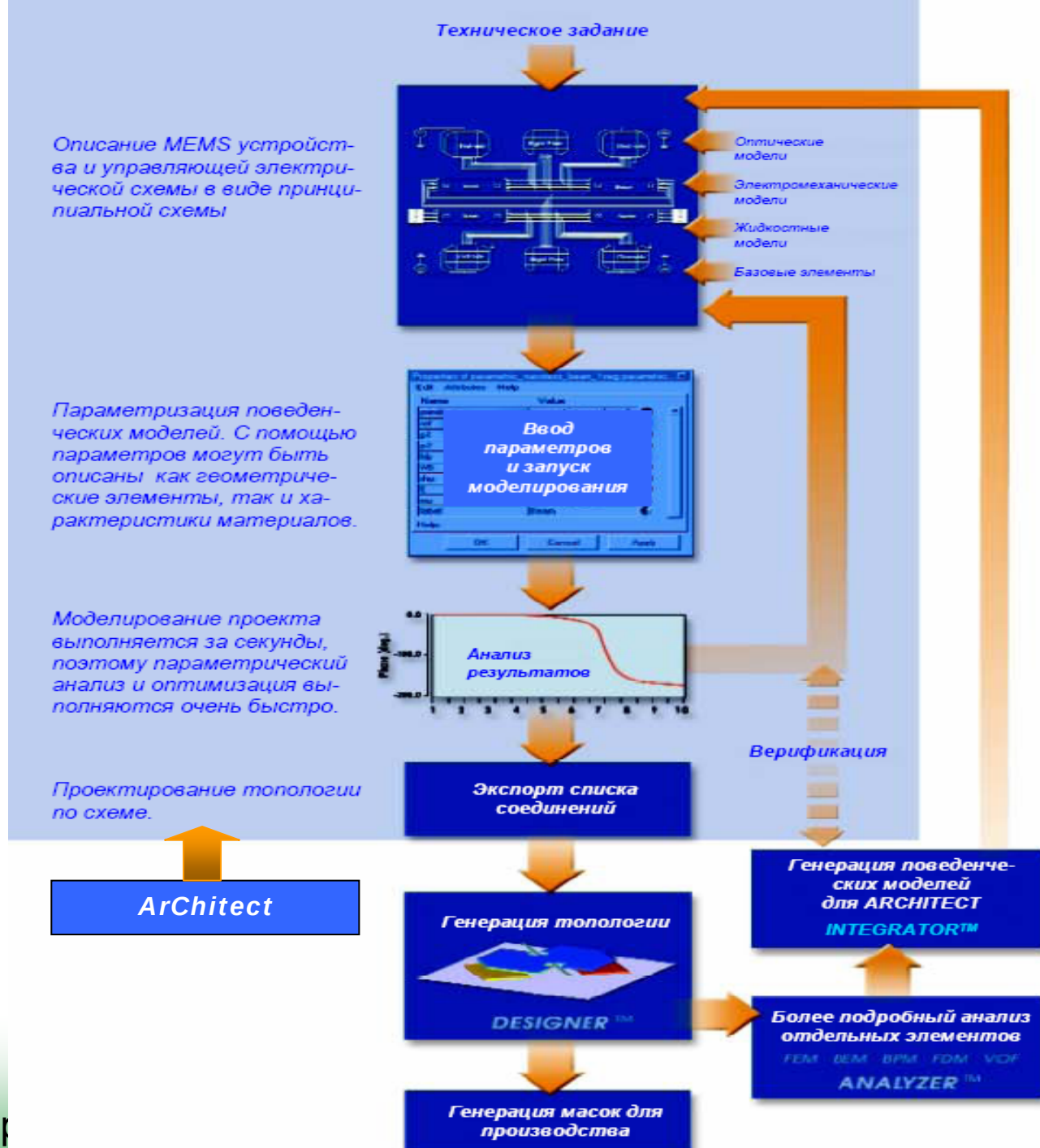
[Latest News](#)

[Upcoming Events](#)

[Software Support](#)

Маршрут проектирования сверху-вниз

(на основе Architect):



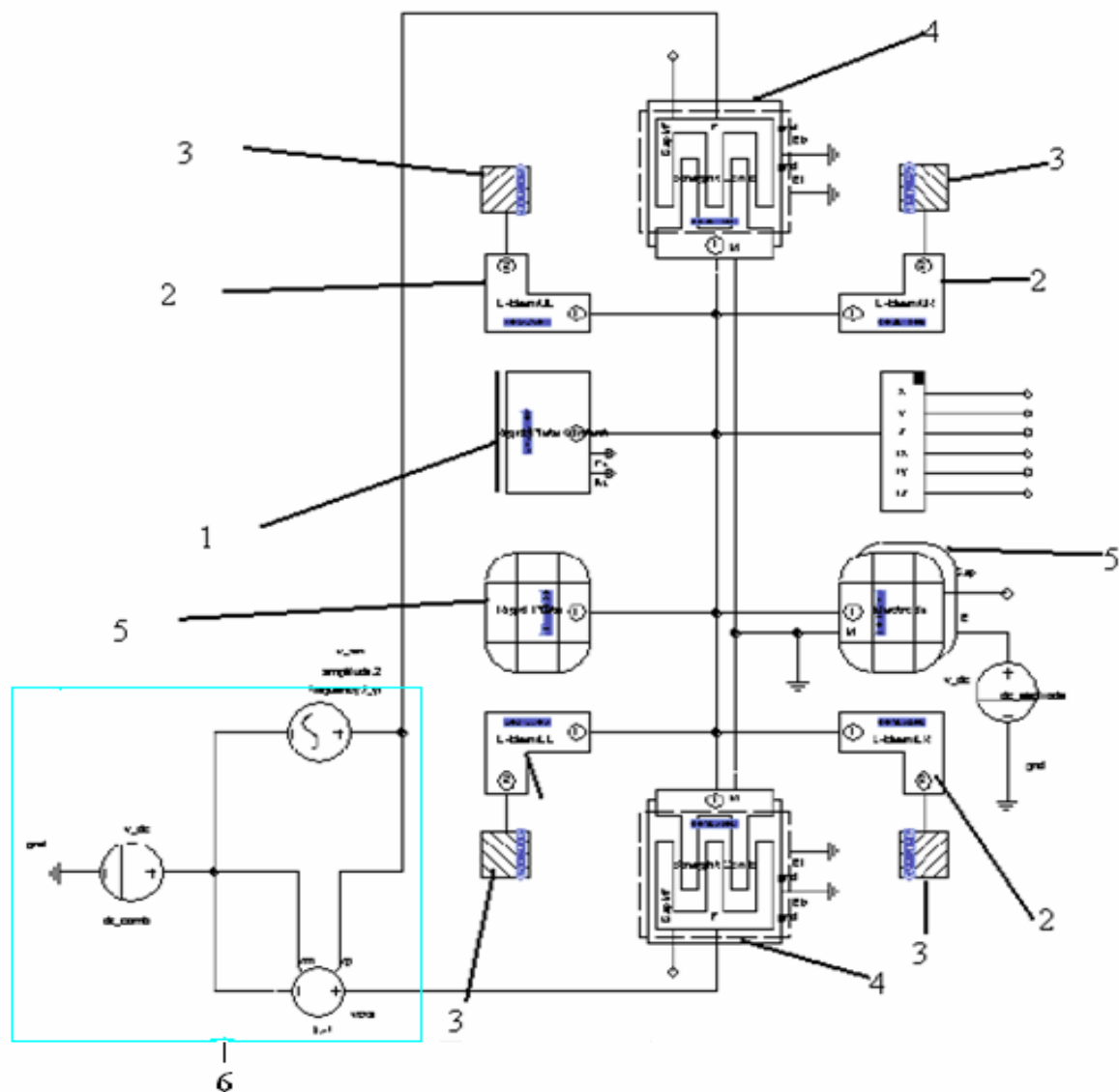
 Более общим и полным является маршрут проектирования **снизу-вверх** (на основе **Designer**, позволяет реализовать функции, не имеющие описания в библиотеках поведенческих моделей):

- 1) задается спецификация устройства самого низшего уровня
- 2) производится прорисовка его топологии
- 3) электромагнитное и механическое моделирование
- 4) при необходимости - итерационный цикл оптимизации
- 5) оптимизированные устройства группируются в более сложные интегрированные схемы, которые также анализируются и оптимизируются

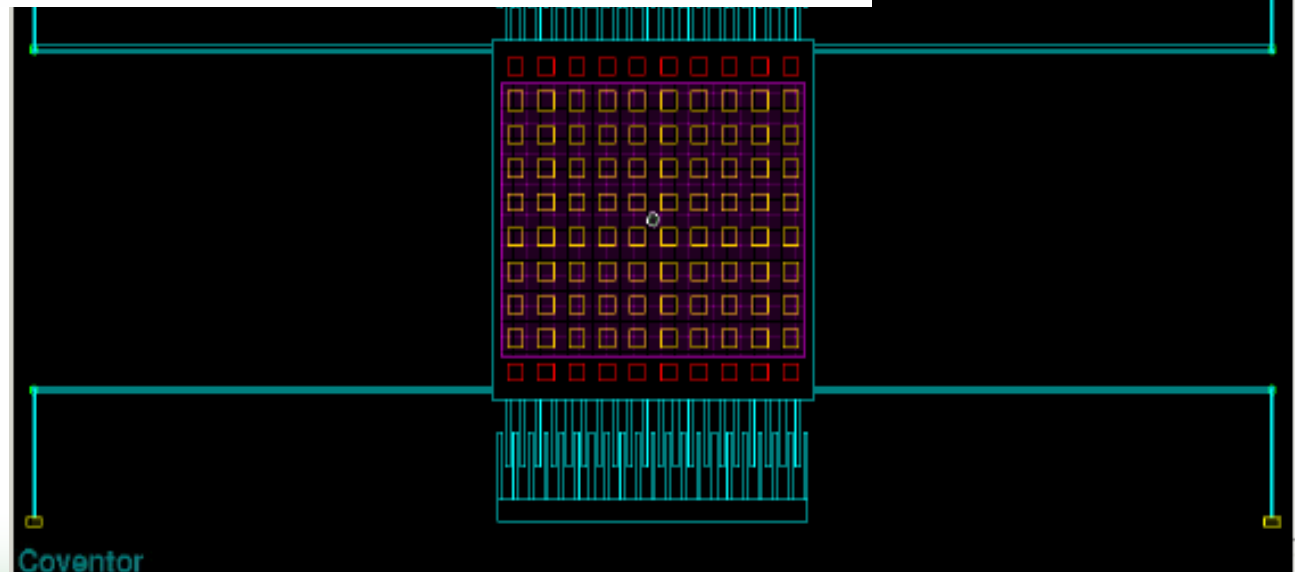
Интерфейс схемотехнического редактора программы *Architect* (проект вибрационного гироскопа LL-типа)

38

- 1-жесткая пластина
- 2-балки
- 3-опоры
- 4-ребенчатые приводы
- 5-электроды
- 6-система электростатического возбуждения



Layer Name	Color	Fill	V	S	Layer Polarity on Mask	Mask Name	Dark/Light Mask Fill
GND	blue	none	☒	☒	☒ + ☐ -	GND	☐ D ☒ I
ElectMask1	red	none	☒	☒	☒ + ☐ -	ElectMask1	☐ D ☒ I
MechMask	green	none	☒	☒	☒ + ☐ -	MechMask	☐ D ☒ I
KnotLayer	green	dots1	☒	☒	☒ + ☐ -	KnotLayer	☐ D ☒ I
ElectrodePlateLayer	cyan	dots1	☒	☒	☒ + ☐ -	ElectrodePlateLayer	☐ D ☒ I
ElectrodePlateLayer_pos	gray	none	☒	☒	☒ + ☐ -	ElectrodePlateLayer_pos	☐ D ☒ I
ElectrodePlateLayer_pos_perforation	magenta	none	☒	☒	☒ + ☐ -	ElectrodePlateLayer_pos_perforation	☐ D ☒ I
ElectMask_pos	orange	none	☒	☒	☒ + ☐ -	ElectMask_pos	☐ D ☒ I
ElectrodePlateLayer_perforation	pink	none	☒	☒	☒ + ☐ -	ElectrodePlateLayer_perforation	☐ D ☒ I
MechMask_pos	blue	none	☒	☒	☒ + ☐ -	MechMask_pos	☐ D ☒ I
MechMask_pos_perforation	red	none	☒	☒	☒ + ☐ -	MechMask_pos_perforation	☐ D ☒ I
MechMask_perforation	yellow	none	☒	☒	☒ + ☐ -	MechMask_perforation	☐ D ☒ I
AnchorLayer	cyan	dots1	☒	☒	☒ + ☐ -	AnchorLayer	☐ D ☒ I
BeamCapLayer	gray	dots1	☒	☒	☒ + ☐ -	BeamCapLayer	☐ D ☒ I



редактируемые базы данных применяющихся материалов (Material Properties Database)

41

Edit Materials in C:\EPHPI\Coventor_work\dunin\Shared\MPDI\...

New Material Import Material Copy Material Delete Material

Material	AIR	
Fab Process	normTandP	
Elastic Constants	Elastic-Iso	Edit
Density(kg/um^3)	Constant-Scalar	1.160000e-018
Stress(MPa)	Constant-Scalar	0.000000e+000
TCE(1/K)	Constant-Scalar	3.660000e-003
ThermalCond(pW/umK)	Constant-Scalar	2.620000e+004
SpecificHeat(pJ/kgK)	Constant-Scalar	1.007000e+015
ElectricCond(pS/um)	Constant-Scalar	0.000000e+000
Dielectric	Constant-Scalar	1.000000e+000
Viscosity(kg/um/s)	Constant-Scalar	1.860000e-011
PiezoResistiveCoeffs(1/MPa)	Constant_Scalar	Edit

Close ?

эмулятор технологического процесса формирования МЭМС-устройства (Process Editor) 42

Process Editor - [C:/EPHP/Coventor_work/dunin/Membrane1/Devices/membrane.proc]

File Edit View Tools Windows Help

Number	Step Name	Action	Layer Name	Material Name	Thickness	Mask Name	Photoresist	Etch Depth	Mask Offset	Sidewall Angle	Comments
0	Substrate	Substrate	Substrate	SILICON	10	GND					
1	Planar Fill	Planar Fill	Ti_Electrode	TITANIUM	0.05						
2	Straight Cut	Straight Cut				Ti_Electrode	+		0	0	
3	Stack Material	Stack Material	Au_Electrode	GOLD	0.3						
4	Straight Cut	Straight Cut				Au_Electrode	+		0	0	
5	Conformal Shell	Conformal Shell	Dielectric	Si3N4	0.1						
6	Straight Cut	Straight Cut				Dielectric	+		0	0	
7	Planar Fill	Planar Fill	Sacrifice	PSG	2.4						
8	Straight Cut	Straight Cut				Sacrifice	+		0	0	
9	Planar Fill	Planar Fill	Membrane	GOLD	1						
10	Straight Cut	Straight Cut				Membrane	+		0	0	
11	Straight Cut	Straight Cut				Hole	-		0	0	
12	Stack Material	Stack Material	Sacrifice	PSG	3						
13	Planar Fill	Planar Fill	UDielectric	Si3N4	0.1						
14	Planar Fill	Planar Fill	U_Au_Electrode	GOLD	1.5						
15	Straight Cut	Straight Cut				U_Electrode	+	1.6	0	0	
16	Delete	Delete		PSG							

Step Name: Substrate
 Action: Substrate
 Layer Name: Substrate

☒ Mask: GND
☐ Bounding Box: X1: 0, Y1: 0, X2: 0, Y2: 0

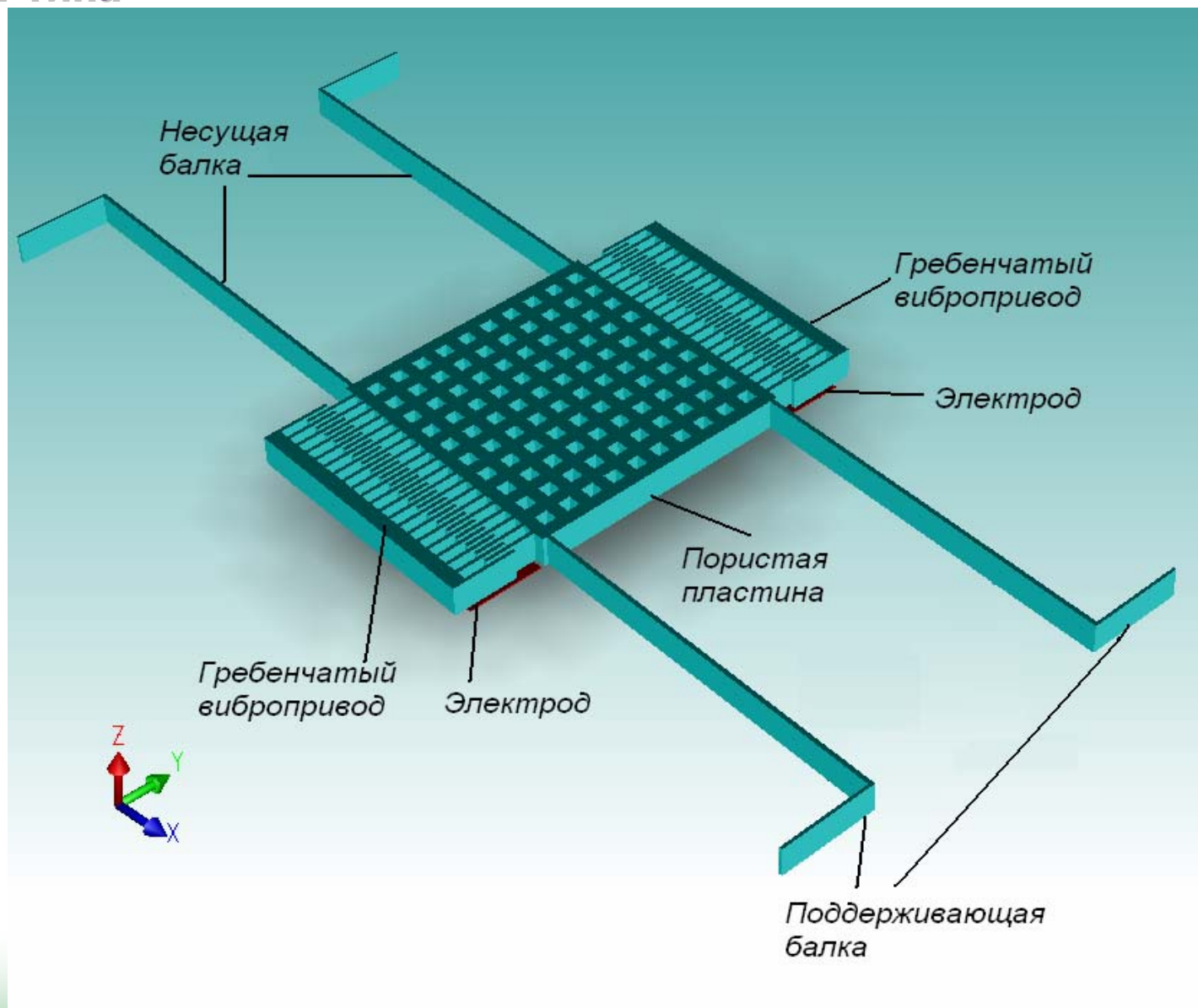
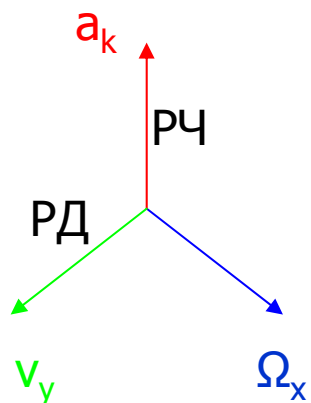
Thickness: Distribution: Scalar, Nominal Value: 10, Edit
 Material: SILICON
 Display Color: Cyan

Comments:

Process Library:

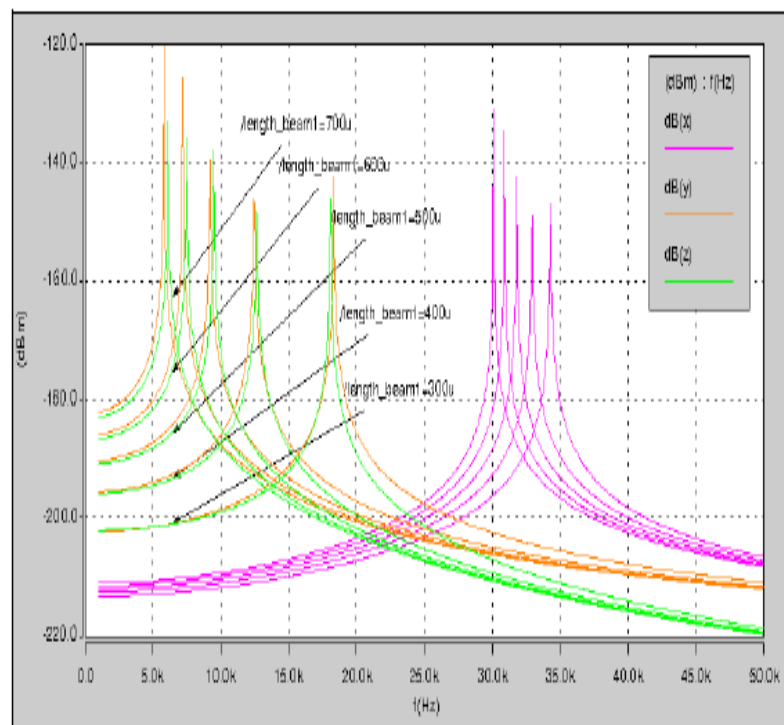
- Modeling Actions
 - Conformal Shell
 - Delete
 - Planar Fill
 - Stack Material
 - Straight Cut
- User-Defined Steps
 - Anisotropic Wet Etch - Back
 - Anisotropic Wet Etch - Front
 - Generic Wet Etch
 - Generic Dry Etch
 - Deep Reactive Ion Etch (DRIE)
 - Release Dry Etch
 - Release Wet Etch
 - Stripping
 - Thermal Oxidation
 - Generic PECVD
 - Sputtering
 - Evaporation
 - LPCVD
 - Spin Casting
 - Silicon-On-Insulator (SOI)
 - Ion Implantation Surface
 - Electroplating
 - LIGA
 - Lift-Off
 - Anodic Glass Wafer Bonding
 - Silicon Fusion Wafer Bonding
 - Pre CoventorWare 2005 Steps
 - Foundry Processes

Объемная модель микроэлектромеханического гироскопа LL-типа

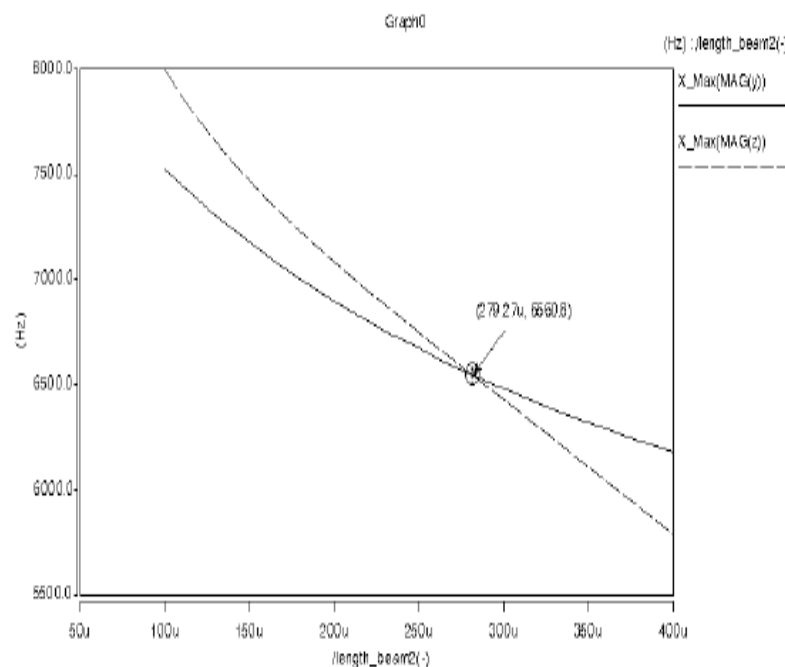


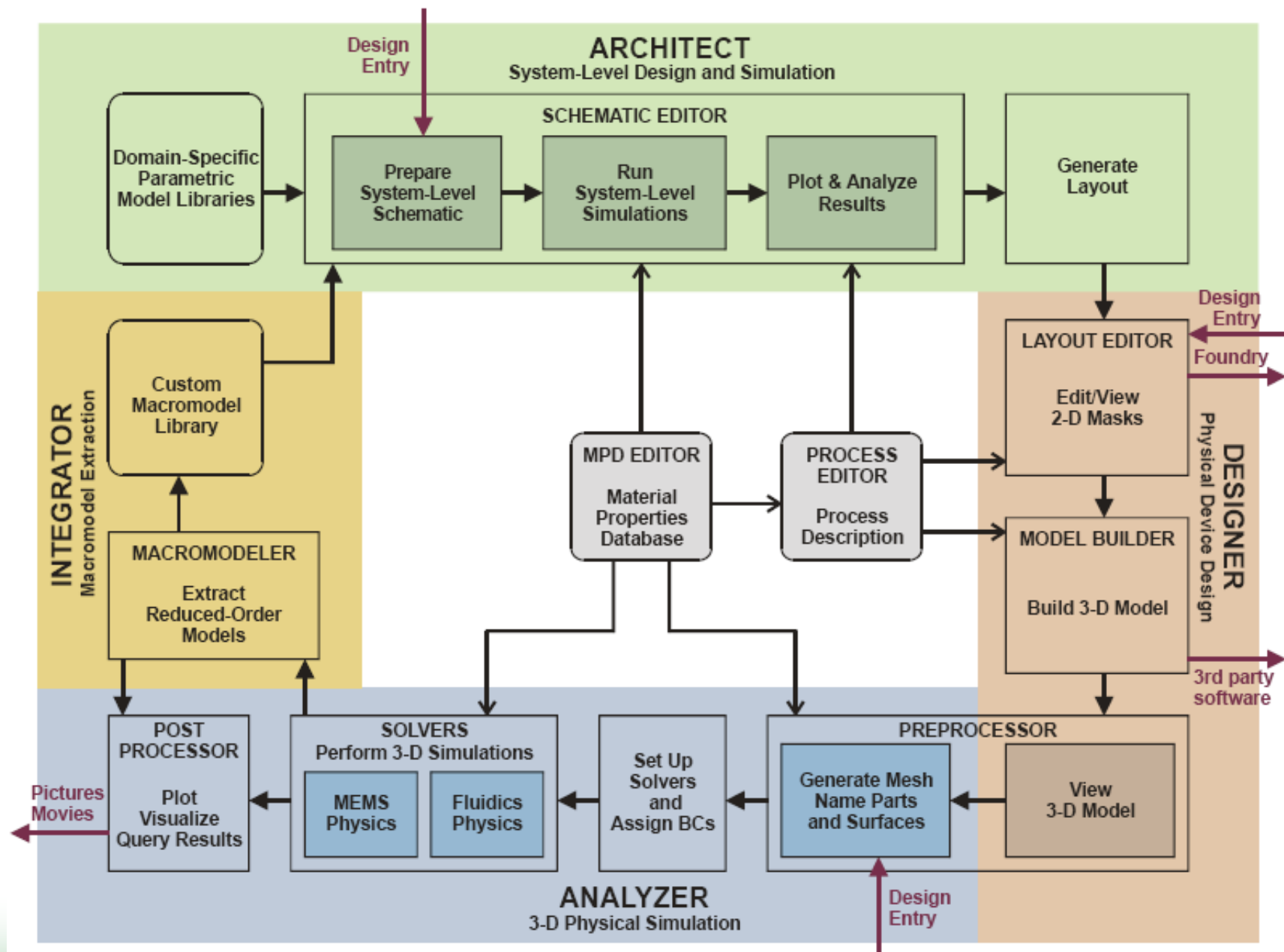
Оптимизация конструкции

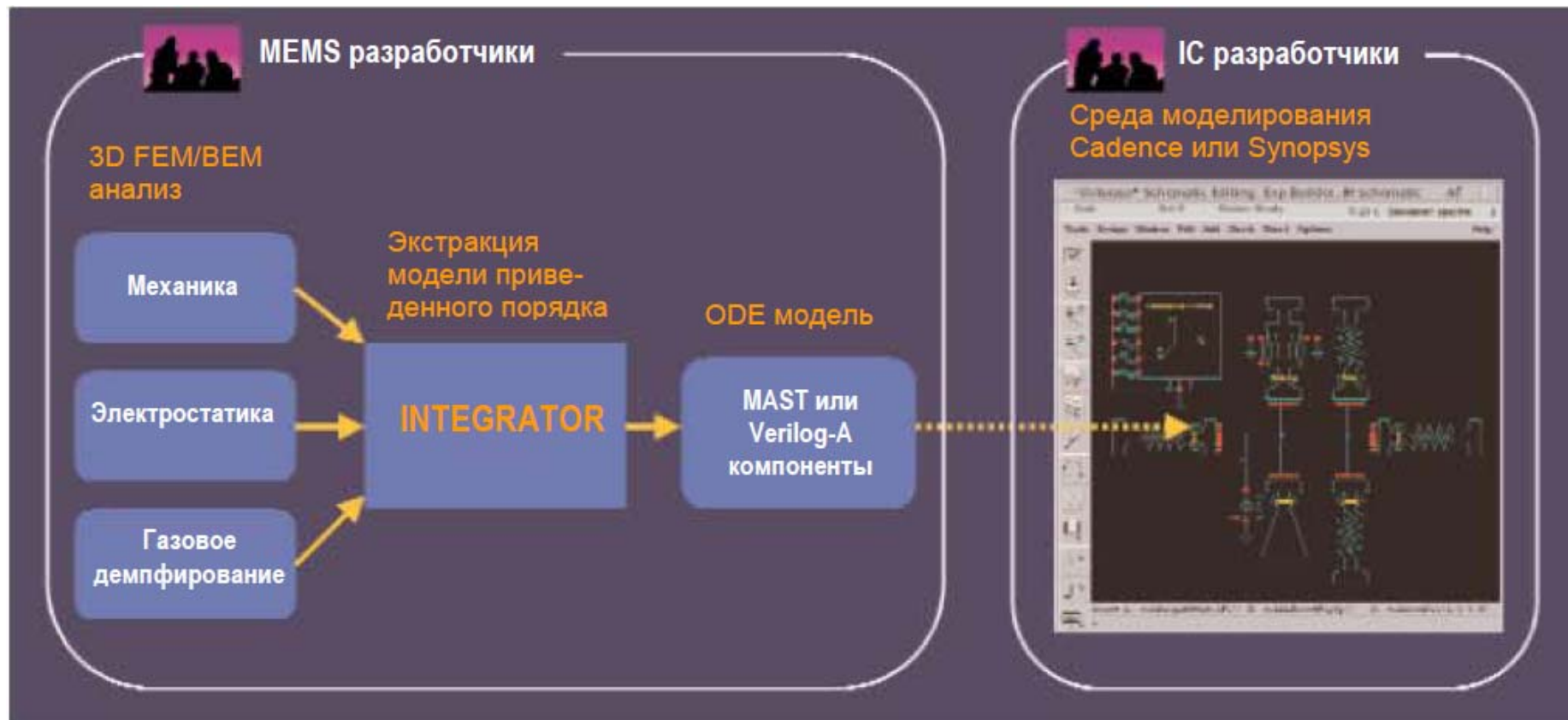
Длина горизонтальной составляющей балки
(L1)



Длина вертикальной составляющей балки
(L2)







Лекция 1. САПР в электронике

1.1. Общий взгляд на САПР СБИС

1.2. Приборно-технологическое моделирование

1.3. Проектирование микроэлектромеханических систем (МЭМС).

1.4. Проектирование печатных плат.

1.5. Проектирование радиоэлектронных систем.

1.6. Проектирование систем сбора и обработки данных.

...

9.3. Проектирование многослойных печатных плат

PCB - Printed Circuit Board

Основные производители САПР PCB:

Altium - **P-CAD** (редактор схем P-CAD Schematic и редактор топологии P-CAD PCB) является наиболее популярной EDA в России. Последняя версия системы — P-CAD 2006 SP2. В 2006 году компания Altium официально заявила о прекращении разработки данного продукта. 30 июня 2008 года была прекращена поддержка. Для замены этой системы компания Altium предлагает систему **Altium Designer**.

Mentor Graphics – **ExpeditionPCB, PADS (DxDesigner)**.

Cadence Design Systems – **Alegro PCB, Cadence OrCAD Capture**

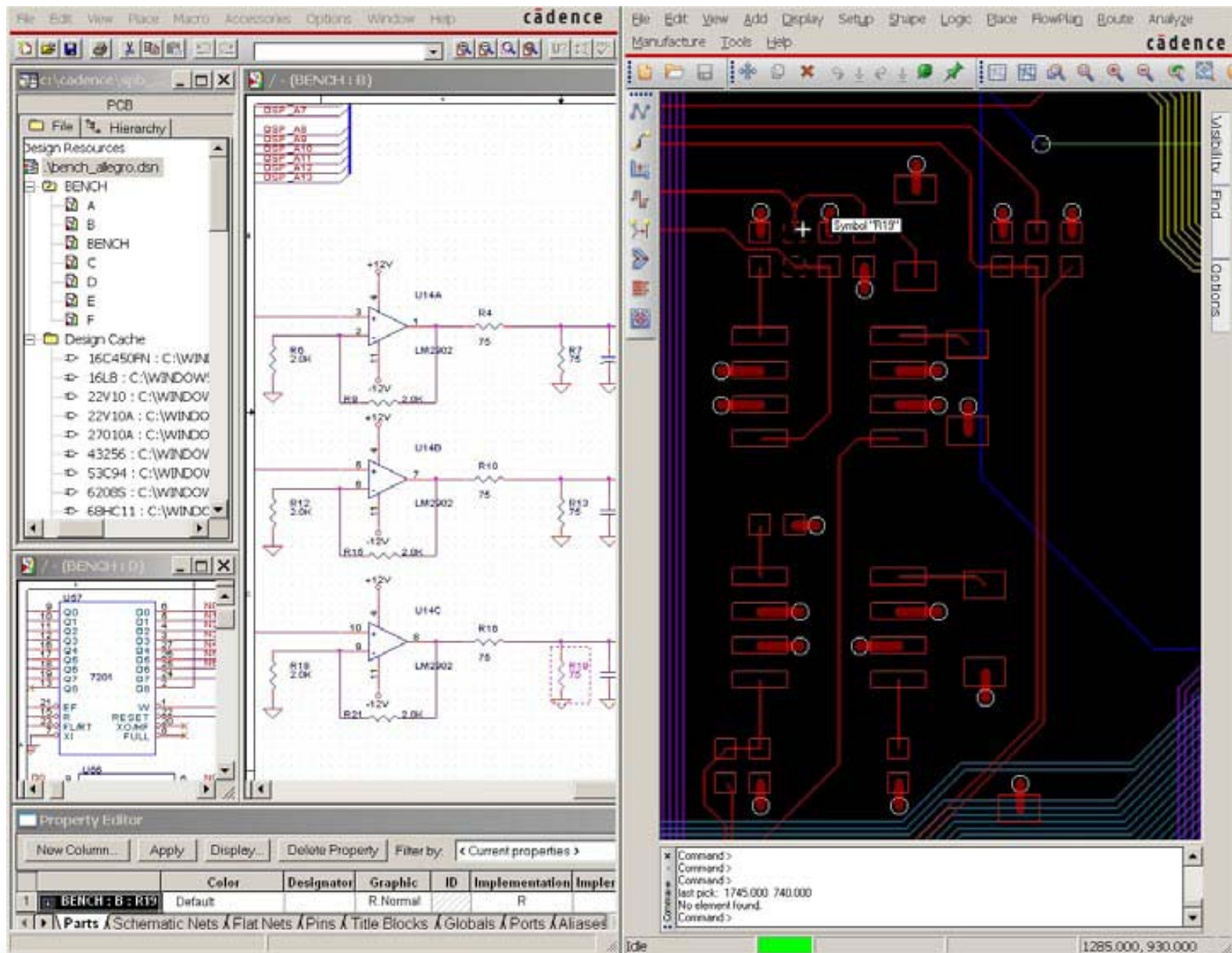
...

Во все современные САПР для PCB встроены:

- средства синтеза из HDL
- средства схемотехнического моделирования PSPICE или XSPICE

 Основные процедуры маршрута проектирования печатных плат:

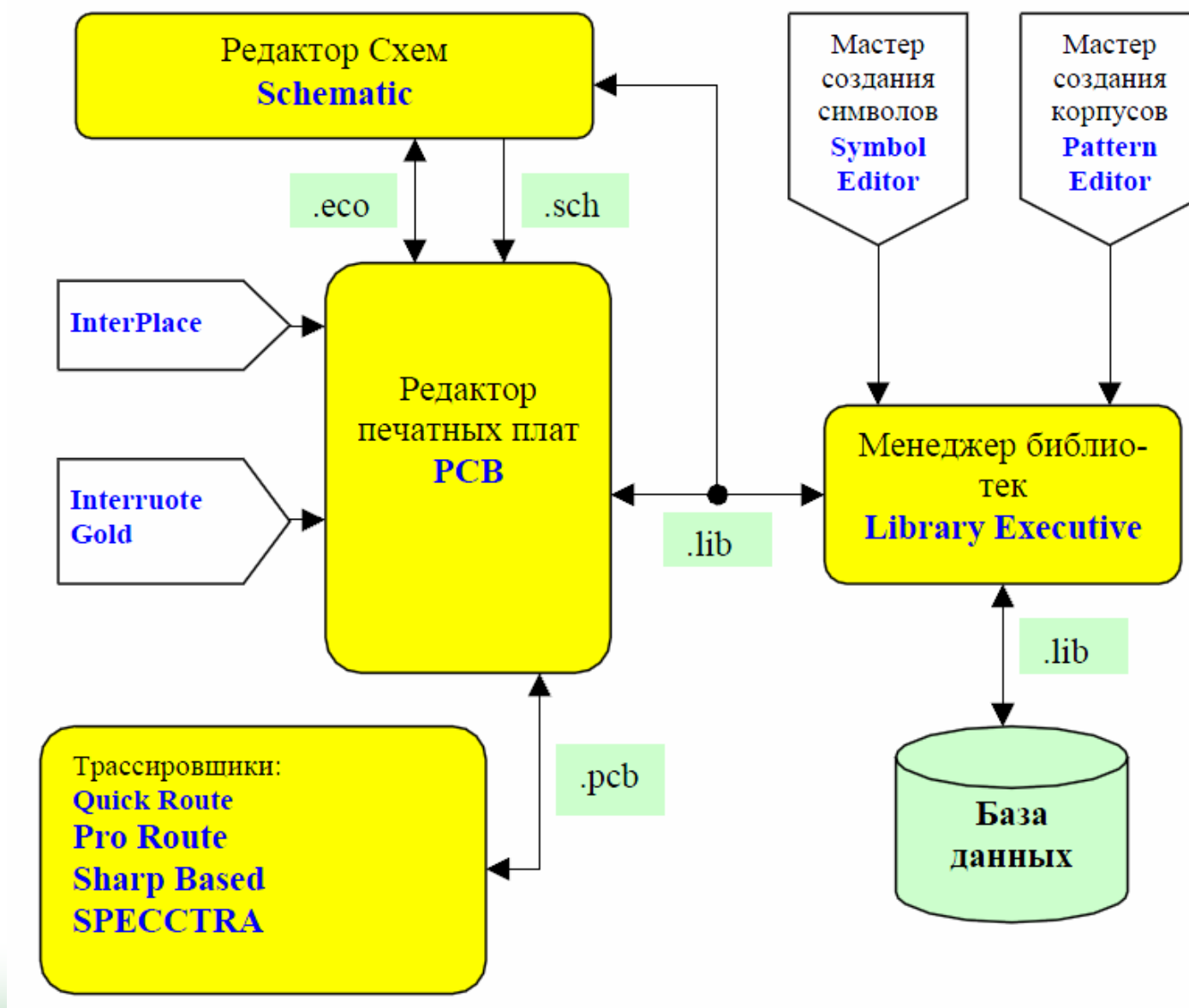
- подготовка библиотек символов, топологических посадочных мест и моделей компонентов графический (или HDL);
- ввод электрических схем;
- смешанное аналого-цифровое моделирование;
- интерактивное размещение компонентов;
- интерактивная и автоматическая трассировка проводников;
- контроль ошибок в схеме и на печатной плате;
- выпуск документации;
- анализ целостности сигналов и перекрестных искажений;
- подготовка файлов **Gerber** и **NC Drill** для производства;



Основные модули:

1. **Редактор схем (Schematic)** – позволяет создавать многоуровневые (иерархические) и многолистовые схемы. Позволяет создавать и помещать в библиотеки символы новых элементов и редактировать существующие.
2. **Редактор печатных плат (PCB)** – позволяет размещать компоненты на плате. Проводить трассировку проводников в ручном и интерактивных режимах. Позволяет контролировать технологические нормы и проектные правила.
3. **Менеджер библиотек (Library Executive, Library Manager)** – для работы с библиотеками, содержащими текстовую (о цоколевке) и графическую информацию о символах и корпусах.
4. **Трассировщики (Shape-based autorouter, Specctra)** – для автоматической разводки печатных плат. Анализируют полезную площадь печатной платы, выполняют процедуры расталкивания, разрывания и перерисовки проводников для получения эффективного размещения в соответствии с назначенной стратегией.
5. **Дополнительные утилиты** прокладки проводников и размещения компонентов (**Interrouter Gold, InterPlace**)

Типовая структура САПР РСВ (на примере PCAD)



Основные характеристики PCAD:

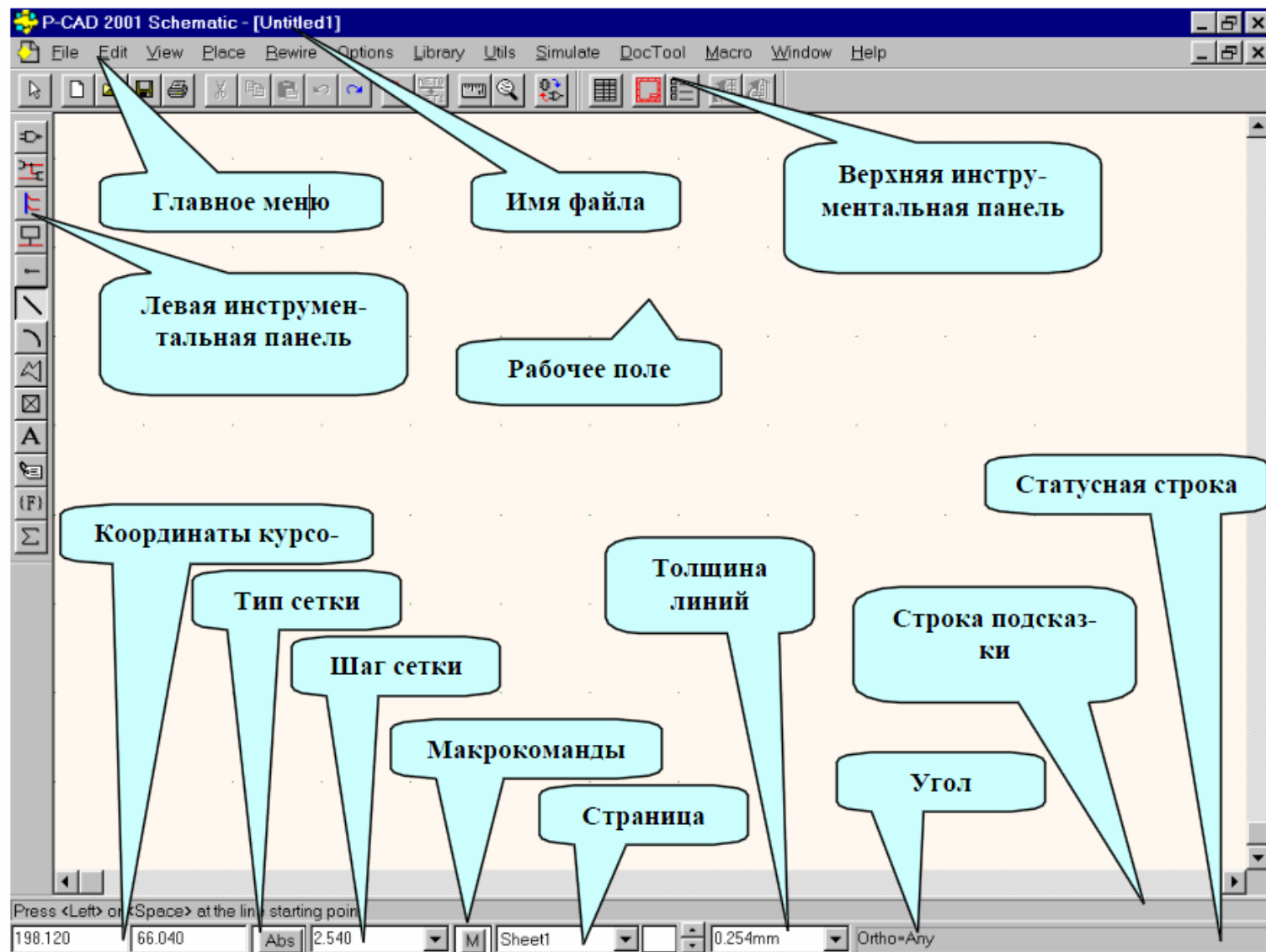
- ✓ 32-разрядная база данных;
- ✓ «горячая» связь между редактором плат и схемным редактором;
- ✓ возможность прямой и обратной коррекции (схемы и платы).
 - **для схемы**
- ✓ минимальный шаг сетки 0,1 мил в английской системе и 0,001 мм в метрической. Систему единиц можно изменить на любой фазе проекта;
- ✓ не более 20000 компонентов в одной библиотеке;
- ✓ не более 99 открытых библиотек. Библиотеки можно открывать по мере необходимости;
- ✓ не более 64000 цепей в проекте;
- ✓ не более 10000 выводов в компоненте;
- ✓ не более 5000 секций в компоненте;
- ✓ не более 2000 символов в атрибуте;
- ✓ не более 2000 символов в текстовой строке;
- ✓ не более 20 символов в имени вывода, имени цепи, позиционном обозначении вывода (пробелы, знаки табуляции, точки и скобки не допускаются);
- ✓ не более 30 символов в имени типа компонента (пробелы и знаки табуляции не допускаются);
- ✓ не более 30 символов в позиционном обозначении компонента (символы кириллицы, пробелы, знаки табуляции, точка и точка с запятой не допускаются).
- ✓ не более 999 страниц схем, максимальный размер листа 60x60 дюймов;
- ✓ дискретность угла поворота компонента в схеме 90 град;

Основные характеристики PCAD:

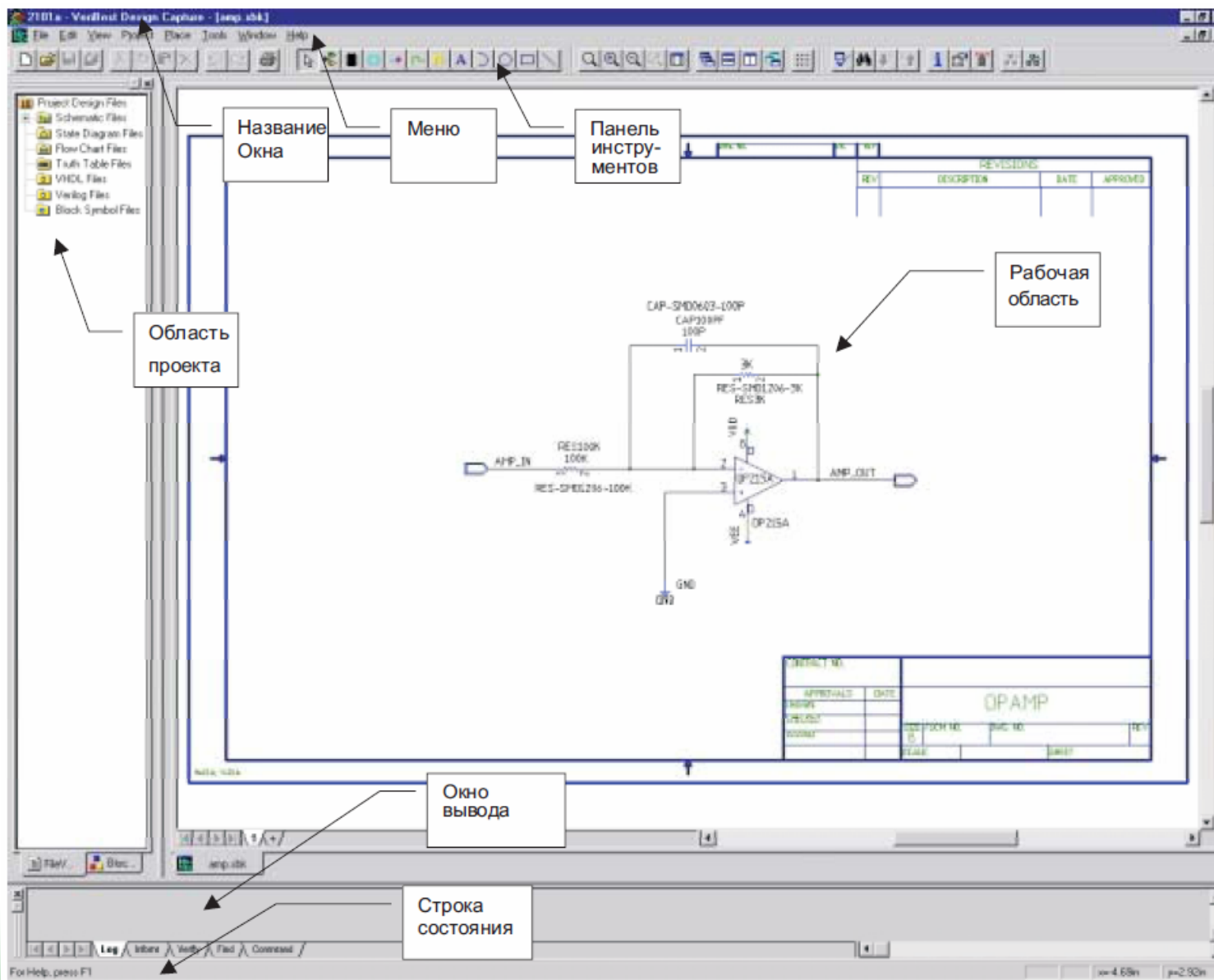
- для платы

- ✓ максимальный размер проектируемой печатной платы 60х60 дюймов;
- ✓ не более 999 слоев на печатной плате, из них 11 слоев предварительно определены;
- ✓ неограниченное количество компонентов в проекте;
- ✓ не более 64000 типов контактных площадок в проекте;
- ✓ ширина трассы не более 1 см (394 мил);
- ✓ минимальный угол поворота объекта на плате 0,1 град;
- ✓ не более 64000 стилей стеков контактных площадок в проекте;
- ✓ контактные площадки 11 форм;
- ✓ контроль соблюдения зазоров и полноты разводки ПП.

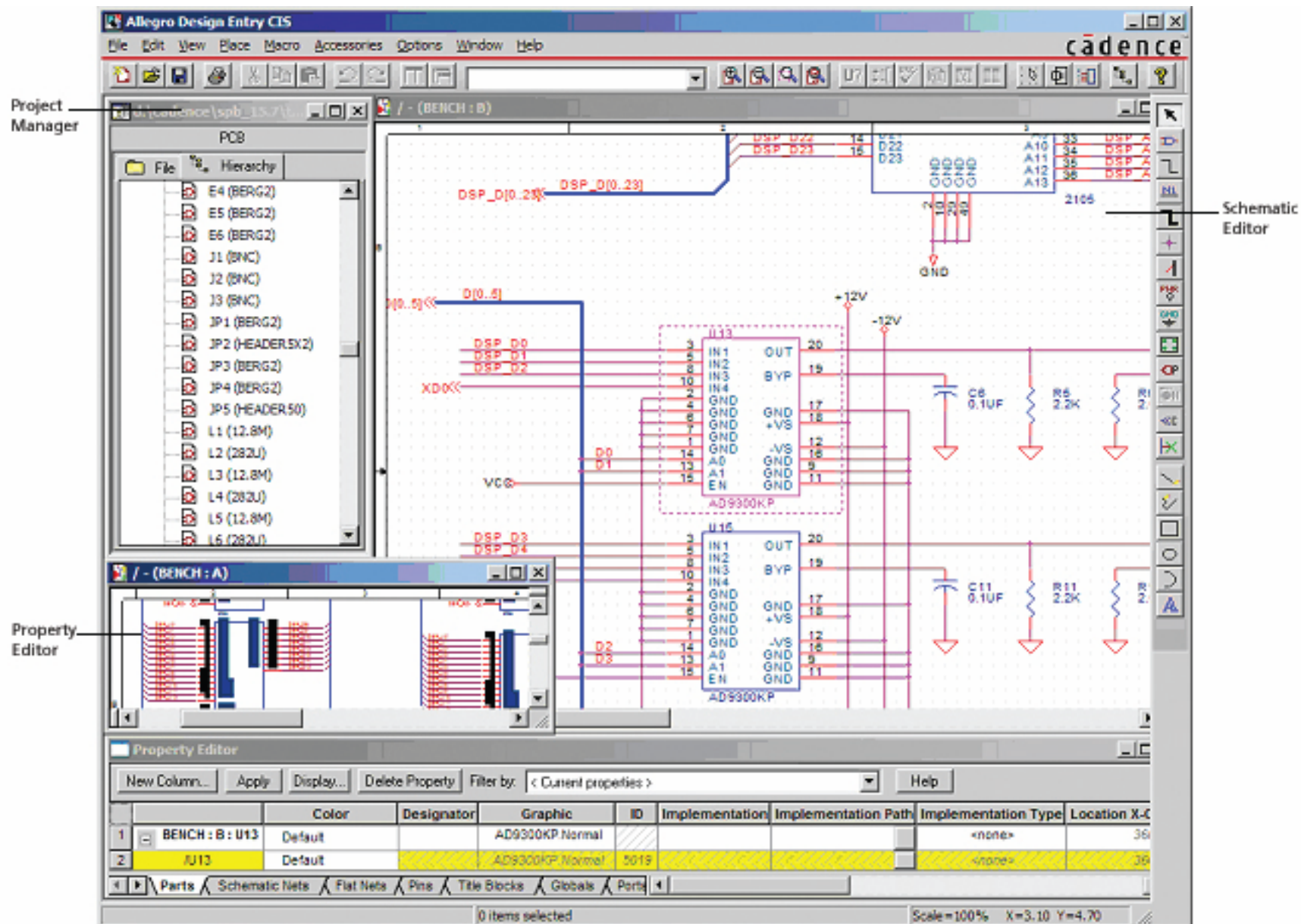
Интерфейс редактора схем PCAD



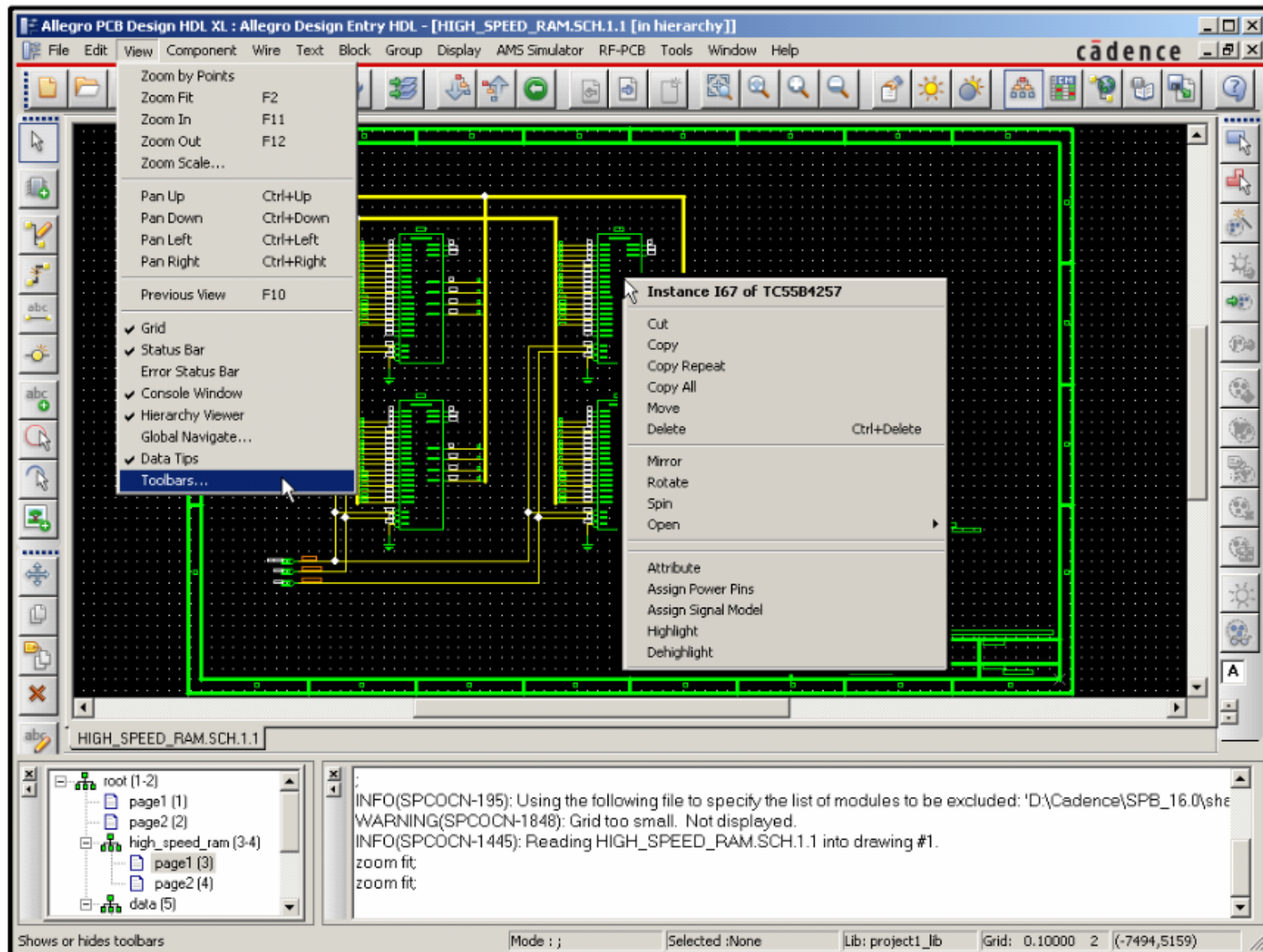
ExpeditionPCB



Alegro Entry Architect (Cadence)



Alegro PCB



Основные операции при проектировании печатных плат (проектные процедуры):

Схема:

- 1. Настройка редактора схем. Создание углового штампа и форматок.**
- 2. Создание и редактирование символов компонентов. Помещение символа в библиотеку.**
- 3. Разработка принципиальной электрической схемы.**
 - 3.1. Создание многостраничного проекта**
 - 3.2. Подключение библиотек.**
 - 3.3. Ввод и размещение символов библиотечных компонентов.**
 - 3.4. Ввод шин.**
 - 3.5. Соединение выводов компонентов.**
 - 3.6. Назначение имен цепям.**
 - 3.7. Нанесение на схему текстовых надписей.**
 - 3.8. Создание иерархического проекта.**
 - 3.9. Проверка схемы.**
 - 3.10. Вывод на печать.**
 - 3.11. Задание правил проектирования.**
 - 3.12. Создание файла параметров проекта.**
 - 3.13. Составление отчетов.**
 - 3.14. Составление списка цепей.**

Основные операции при проектировании печатных плат (типовой маршрут проектирования на примере PCAD):

Плата

- 4. Настройка редактора печатных плат.**
- 5. Создание компонентов.**
 - 5.1. Создание символа компонента.**
 - 5.2. Создание корпуса компонента.**
 - 5.3. Помещение компонента в библиотеку.**
- 6. Редактирование чертежа печатной платы.**
 - 6.1. Задание контура печатной платы.**
 - 6.2. Размещение компонентов на печатной плате.**
 - 6.3. Редактирование и просмотр атрибутов компонентов.**
 - 6.4. Трассировка печатных плат (ручная, интерактивная, автоматическая). Отчеты о трассировке.**
 - 6.5. Создание областей металлизации.**
- 7. Вывод управляющей информации для изготовителя платы.**
- 8. Разработка КД.**

«Плоский» проект полностью определяется в одном файле схемы, даже если он находится на нескольких страницах схемы.

«Иерархический» проект - отдельные функции реализуются в разных файлах, а эти файлы объединены в один проект.

Преимущества иерархического проекта

- Многократное использование схем – многократное вхождение одного блока в проект или разделение блока между несколькими проектами.
- Организация проекта – разные функции проекта могут выполняться разными иерархическими блоками (похоже на подпрограммы в компьютерной программе).
- Разделение нагрузки – разные инженеры могут работать над разными аспектами или функциями проекта и, когда разные схемы будут закончены, они все могут быть объединены в иерархический проект.
- Стандартизация – одни и те же иерархические блоки, разделяемые между несколькими проектами вызывают стандартизацию проектов.
- Поиск неисправностей – если ошибку можно изолировать в одном функциональном блоке проекта, то ее легче найти и исправить.

Недостатки иерархического проекта

- Иерархический проект в некоторых случаях сложнее полностью документировать чем плоский.
- Когда иерархический проект разделяется с кем-то незнакомым с иерархией, то могут возникнуть ошибки.

Замечание: Базы данных проектов.

Нисходящие средства типа Expedition PCB и средств моделирования не читают напрямую из схемы. Информация о проекте должна быть сначала записана в общую базу данных (CDB) перед тем как сможет использоваться нисходящими средствами.

CDB это база данных в двоичном формате, позволяющая обмениваться данными между средствами VeriBest. После того, как информация о схеме запишется в CDB, ее можно конвертировать в другой формат, например Verilog, EDIF, SPICE, ExpeditionPCB, VHDL, и т. д.

Общая база данных служит хранилищем данных об иерархии, устройствах и соединениях в проекте. Это источник сведений о структуре проекта, который могут использовать другие приложения для создания других представлений данных (например, списков соединений).

CDB может содержать данные о проекте, которые нельзя получить из схемы. CDB это часть проекта. Настоятельно рекомендуется хранить эту информацию вместе с проектом.

Лекция 1. САПР в электронике

1.1. Общий взгляд на САПР СБИС

1.2. Приборно-технологическое моделирование

1.3. Проектирование микроэлектромеханических систем (МЭМС).

1.4. Проектирование печатных плат.

1.5. Проектирование радиоэлектронных систем.

1.6. Проектирование систем сбора и обработки данных.

...

Комплексное программное
обеспечение для проектирования
ВЧ и СВЧ цепей и систем.



Agilent EEs of EDA



Системное проектирование ▶

www.agilent.com



Ведущие компании & рынок СВЧ САПР

Ведущие производители САПР

- *Synopsys*
- *Cadence*
- *Mentor*
- *Magma*
- **Agilent EEsof EDA**

Объем рынка СВЧ САПР в 2009 году



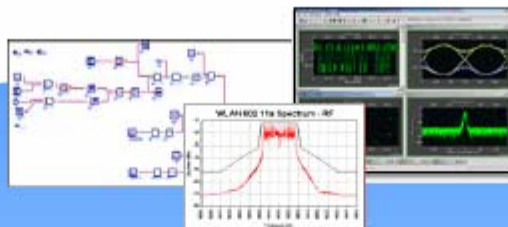
Gary Smith EDA's 2010 Market Trends Report – **67%** в 2010 году



Agilent Technologies

Agilent EEsof – Платформы 2011

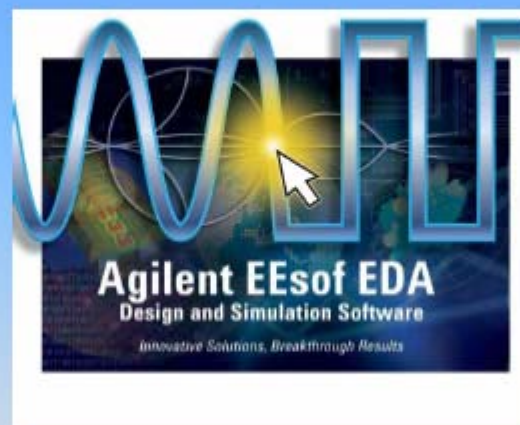
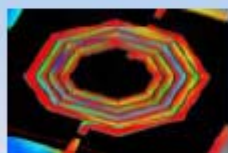
Проектирование на
системном уровне
**Agilent Ptolemy
SystemVue**



Получение
поведенческих
моделей
IC-CAP



ЭМ анализ
**Momentum
FEM
FDTD**



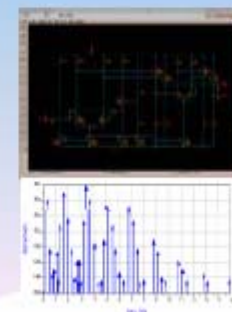
Проверка прототипов
Connected Solutions



ВЧ/СВЧ
моделирование
**ADS
GENESYS**



RFIC
проектирование
GoldenGate

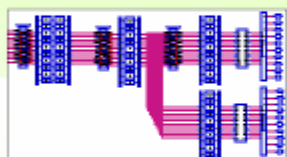


Пример: Проектирование высокоскоростной плата для ПК с помощью САПР Advanced Design System

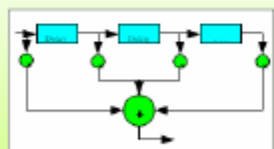


Расчеты ИС

Linear, Nonlinear Simulators
IC Design Kit



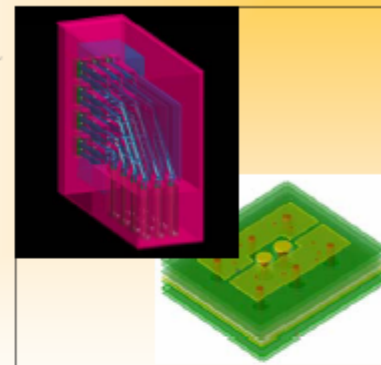
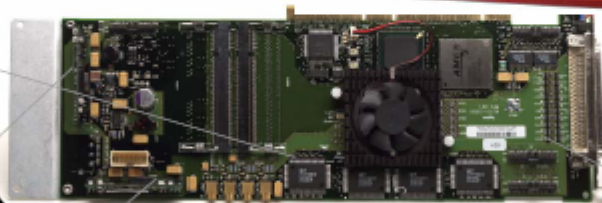
Высокоскоростной цифровой канал



Цифровые эквалайзеры

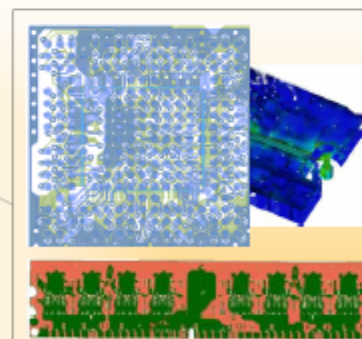
System Level Simulation using
Ptolemy

Компоненты



Разъемы и коннекторы

Finite-Difference Time-Domain
Technology

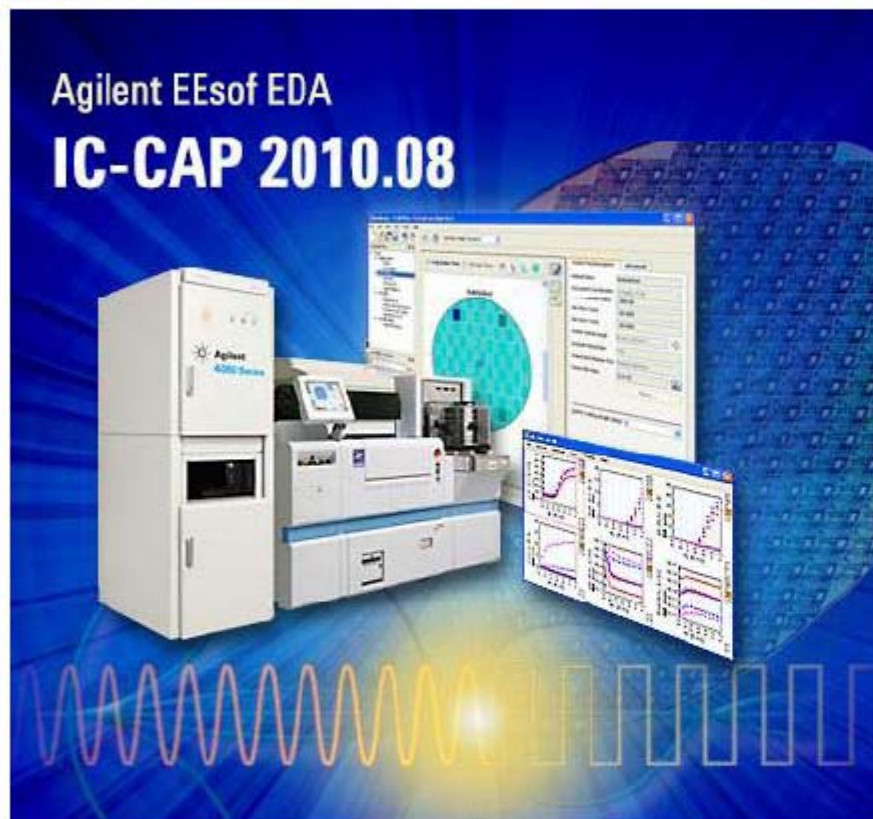


Печатная плата и модули

Method-of-Moments
Technology



1. Agilent IC-CAP - Решение в области моделирования КОМПОНЕНТОВ



**Integrated Circuit Characterization
and Analysis Program (IC-CAP)**

- Ведущая в индустрии платформа моделирования
- Наиболее быстрое и точное ПО для моделирования транзисторов
 - Мощное средство характеристики и анализа широкого диапазона полупроводниковых устройств
- **IC-CAP WaferPro** обеспечивает автоматизацию DC и RF измерений на пластине
- **IC-CAP Extraction Packages** измерение и экстракция моделей (BSIM4, PSP, HiSim HV, CMOS)



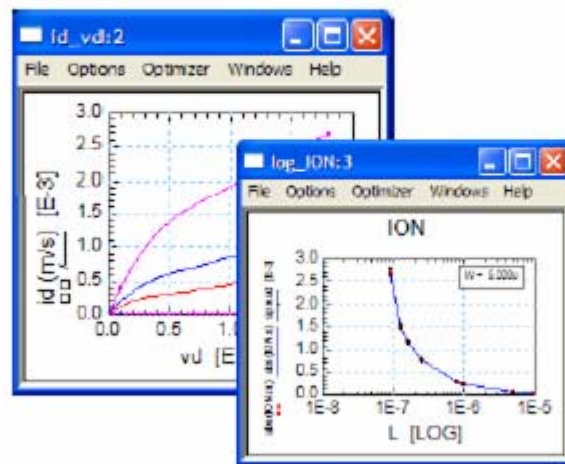
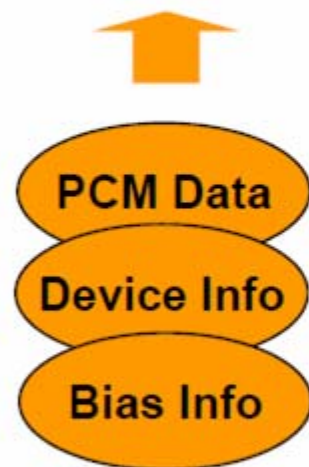
IC-CAP Agilent EEsof EDA

Три основных этапа

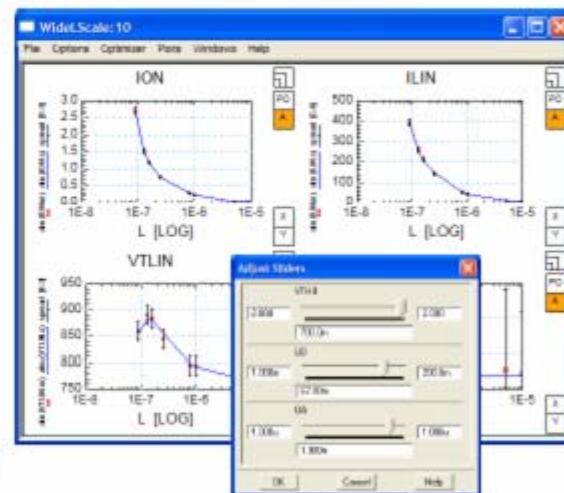
1. Импорт данных

2. Обработка данных

3. Генерация модели



Работа с
графиками и I-V
диаграммами



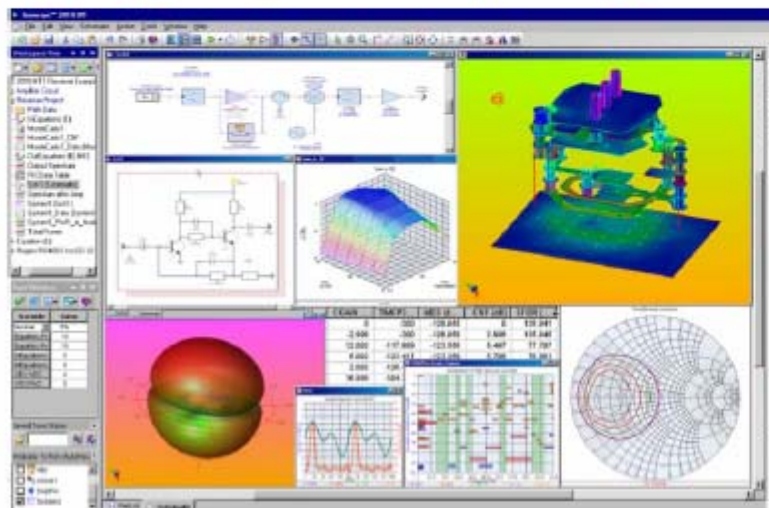
моделирование

2. Agilent GENESYS



Agilent Technologies

Доступное, высокопроизводительное средство для СВЧ проектирования



- Схемы (синтез)
- Топология
- Графическое представление данных
- Линейный, гармонический баланс, переходной процесс, ЕМ расчеты
- Интерфейс связи с технологическим оборудованием

Преимущества:

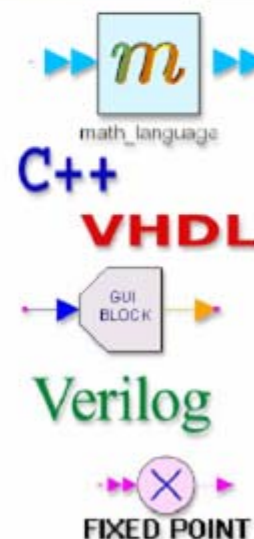
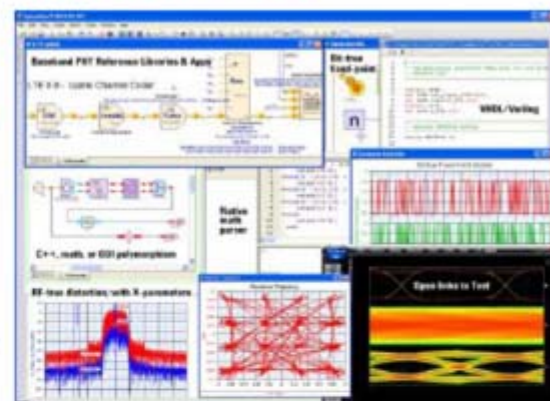
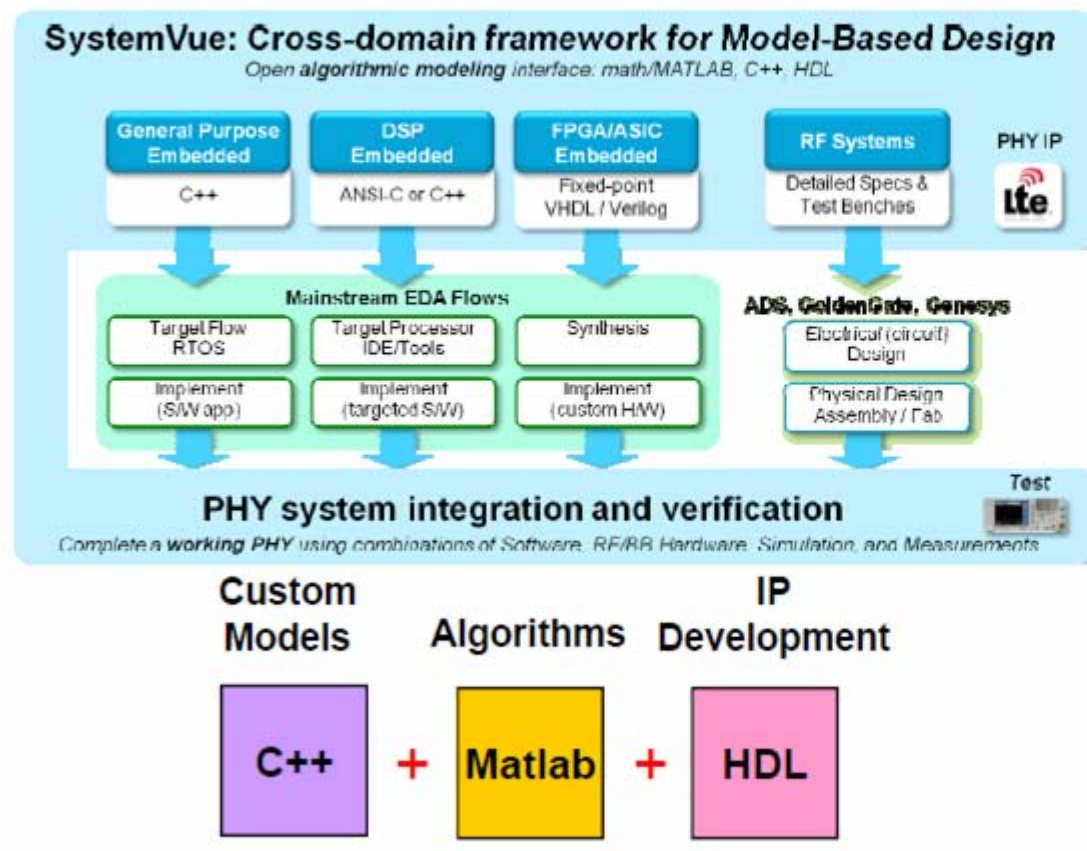
1. Простой в использовании интерфейс
2. Уникальный блок Синтеза
3. Низкая стоимость – от 5k\$
4. Поддержка многоядерных систем
5. X-параметры



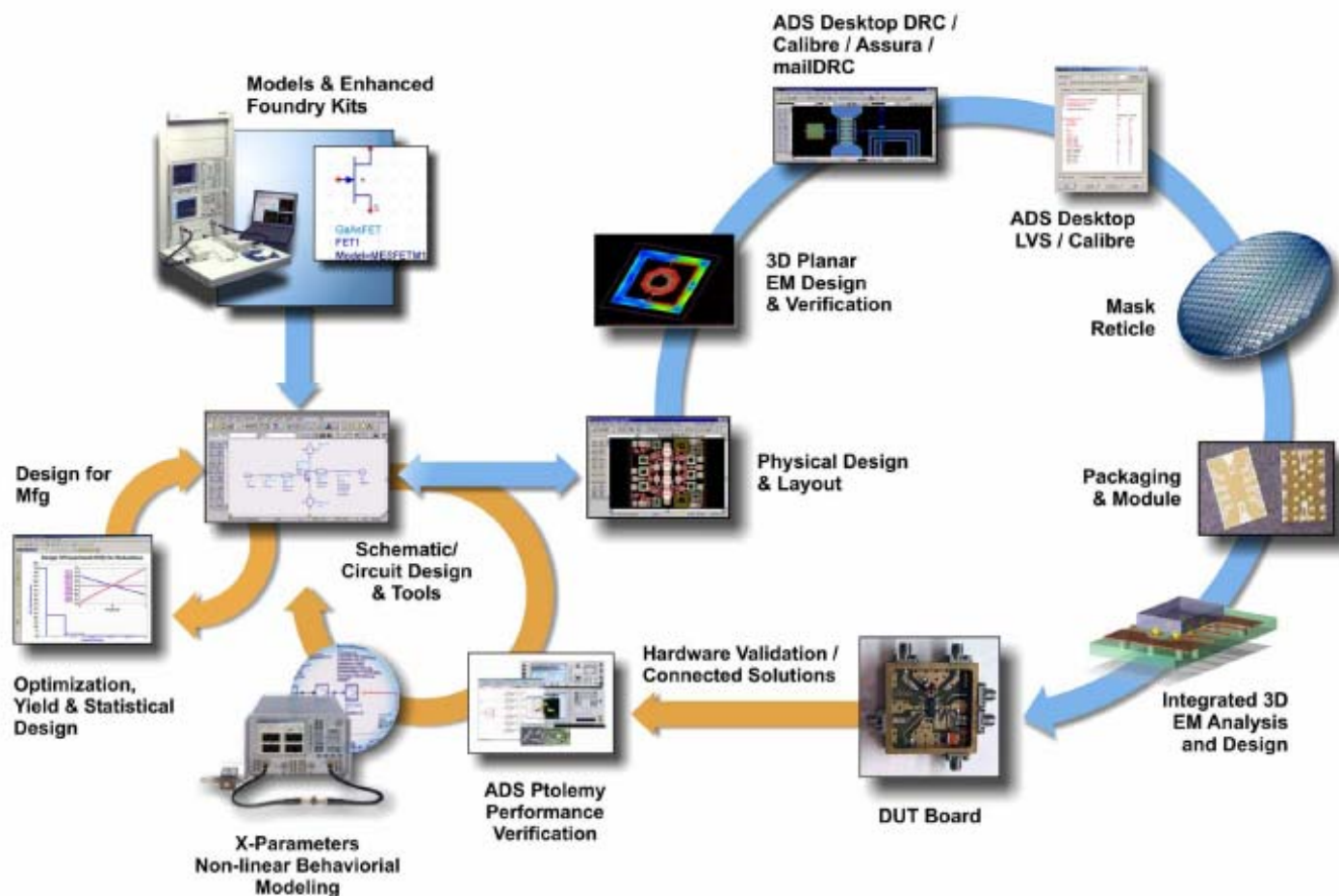
3. SystemVue

- САПР для исследований на системном уровне(ESL)

Connecting Major Digital and RF Design Flows



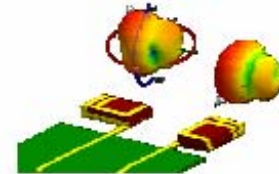
Полный маршрут разработки MMIC/Module в ADS



Требования рынка - Co-Design ADS2009

4G LTE смартфоны- малый размер, низкая стоимость – нужно уместить большее количество функций и компонентов

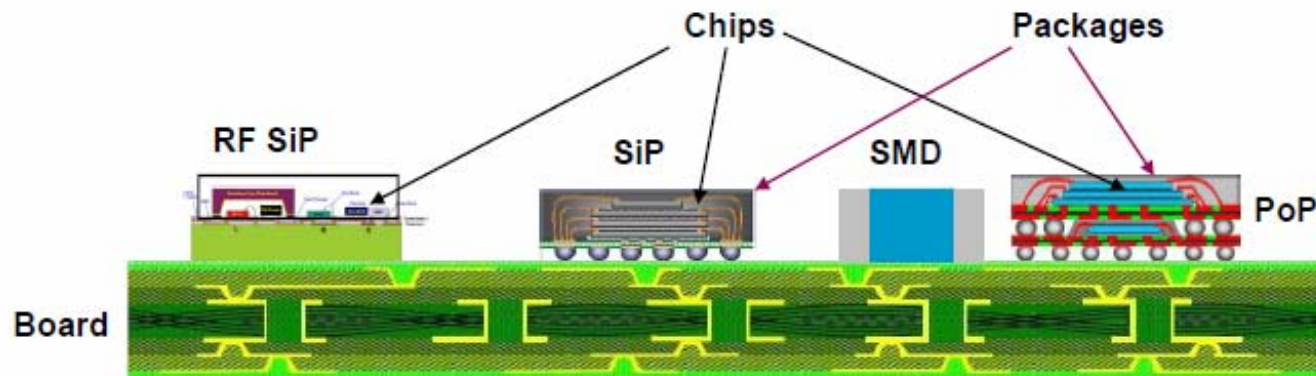
- 4G с совместимостью 3G, 2G
- Bluetooth, Wifi
- Multiband MIMO антенны



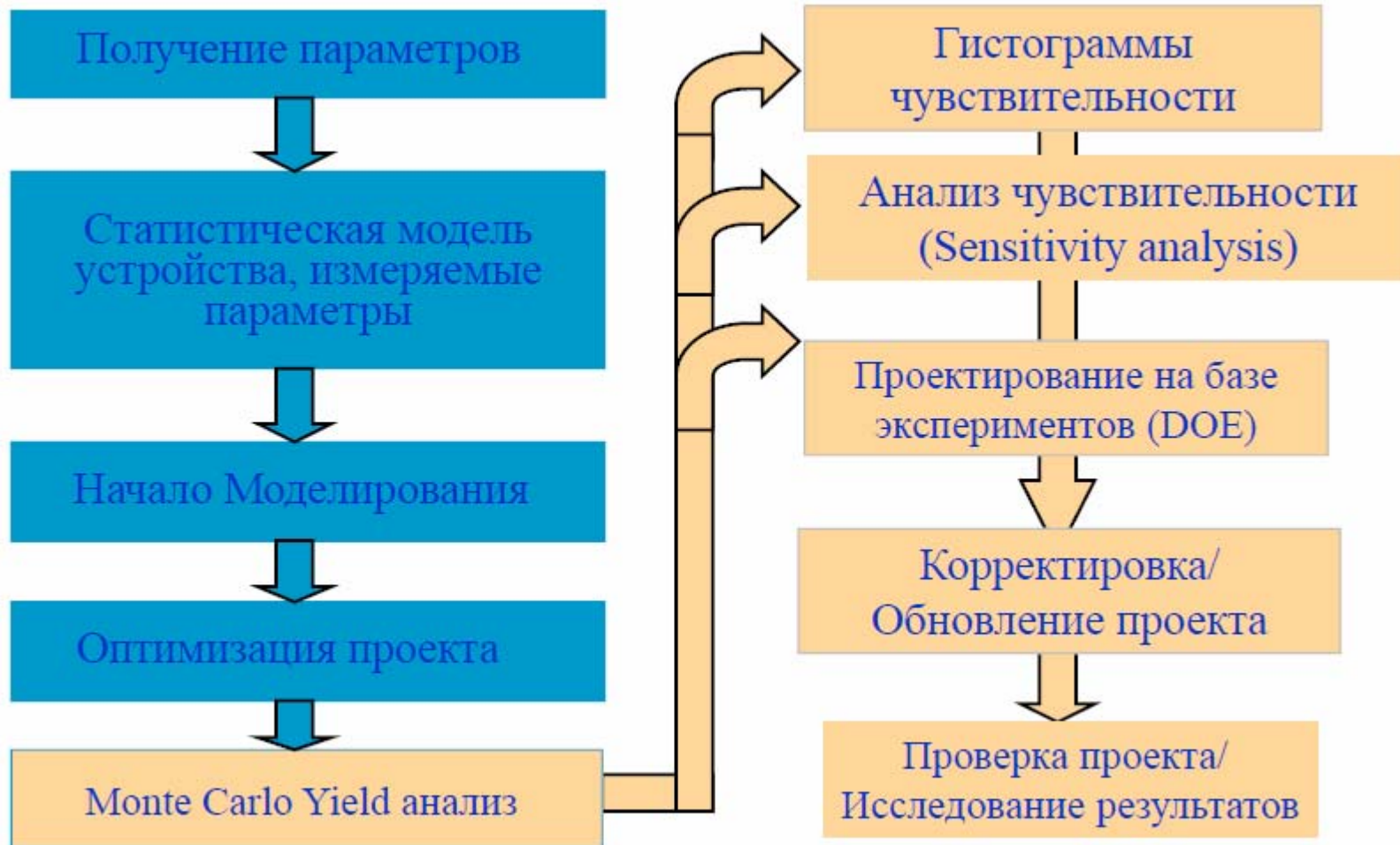
Фокус на высокочастотные и высокоскоростные компоненты-

Требуется совмещение нескольких технологий

- Не возможно выполнить на одном чипе (время, риски, стоимость)



Этапы проектирования для производства (DFM)

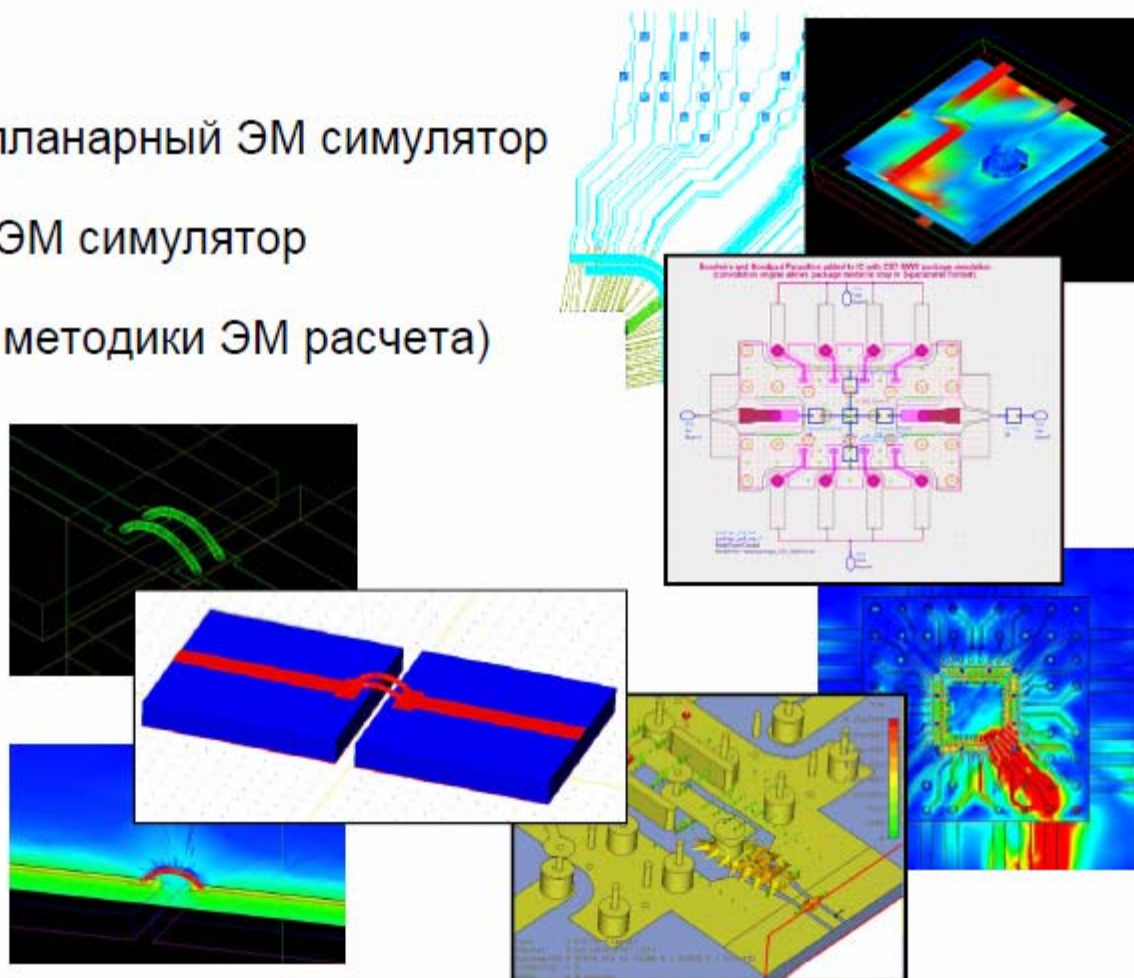


САПР Agilent для ЭМ анализа

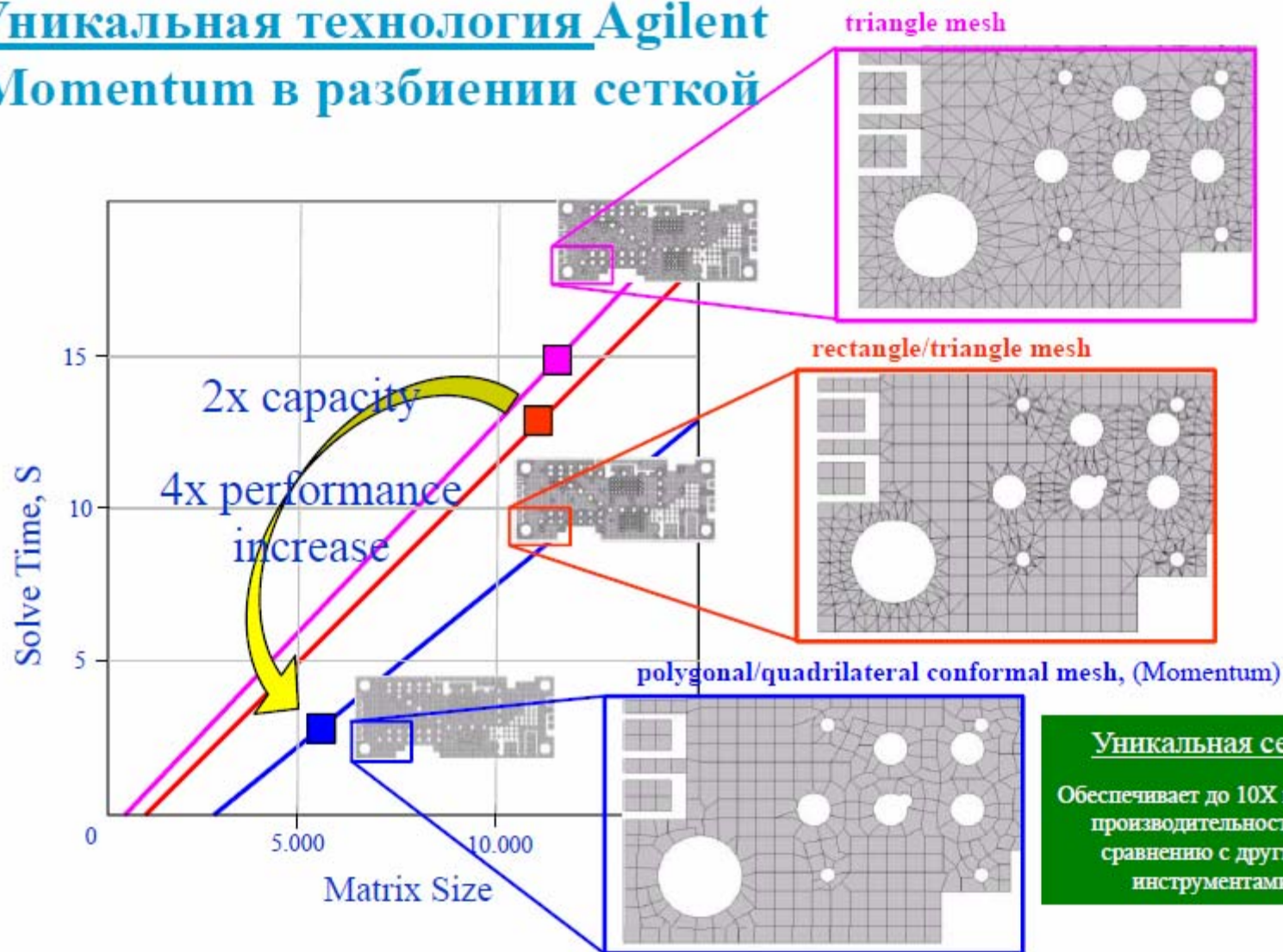
Momentum – 2.5D планарный ЭМ симулятор

FEM for ADS – 3D ЭМ симулятор

EMPro (FEM+FDTD методики ЭМ расчета)



Уникальная технология Agilent Momentum в разбиении сеткой



Уникальная сетка

Обеспечивает до 10X прирост производительности по сравнению с другими инструментами



Agilent Technologies

Agilent EESof EDA Overview

апрель, 2011

Лекция 1. САПР в электронике

1.1. Общий взгляд на САПР СБИС

1.2. Приборно-технологическое моделирование

1.3. Проектирование микроэлектромеханических систем (МЭМС)

1.4. Проектирование печатных плат

1.5. Проектирование радиоэлектронных систем

1.6. Проектирование систем сбора и обработки данных

...

 Компания **National Instruments** является разработчиком и лидером технологии виртуальных приборов – революционной концепции, изменившей подходы и методику проведения измерений и разработки систем автоматизации.

Максимально используя возможности компьютеров и современных информационных технологий, виртуальные приборы позволили повысить производительность и снизить стоимость решений за счет применения гибкого и простого в освоении программного обеспечения, такого как среда графического программирования LabVIEW, а также модульного оборудования, такого как, например, модули стандарта *PXI*, предназначенного для сбора данных и управления приборами.

Типовые решения систем сбора данных NI



National Instruments LabVIEW :

*среда **графического программирования**, в которой можно создавать гибкие и масштабируемые приложения измерений, управления и тестирования с минимальными временными и денежными затратами.*

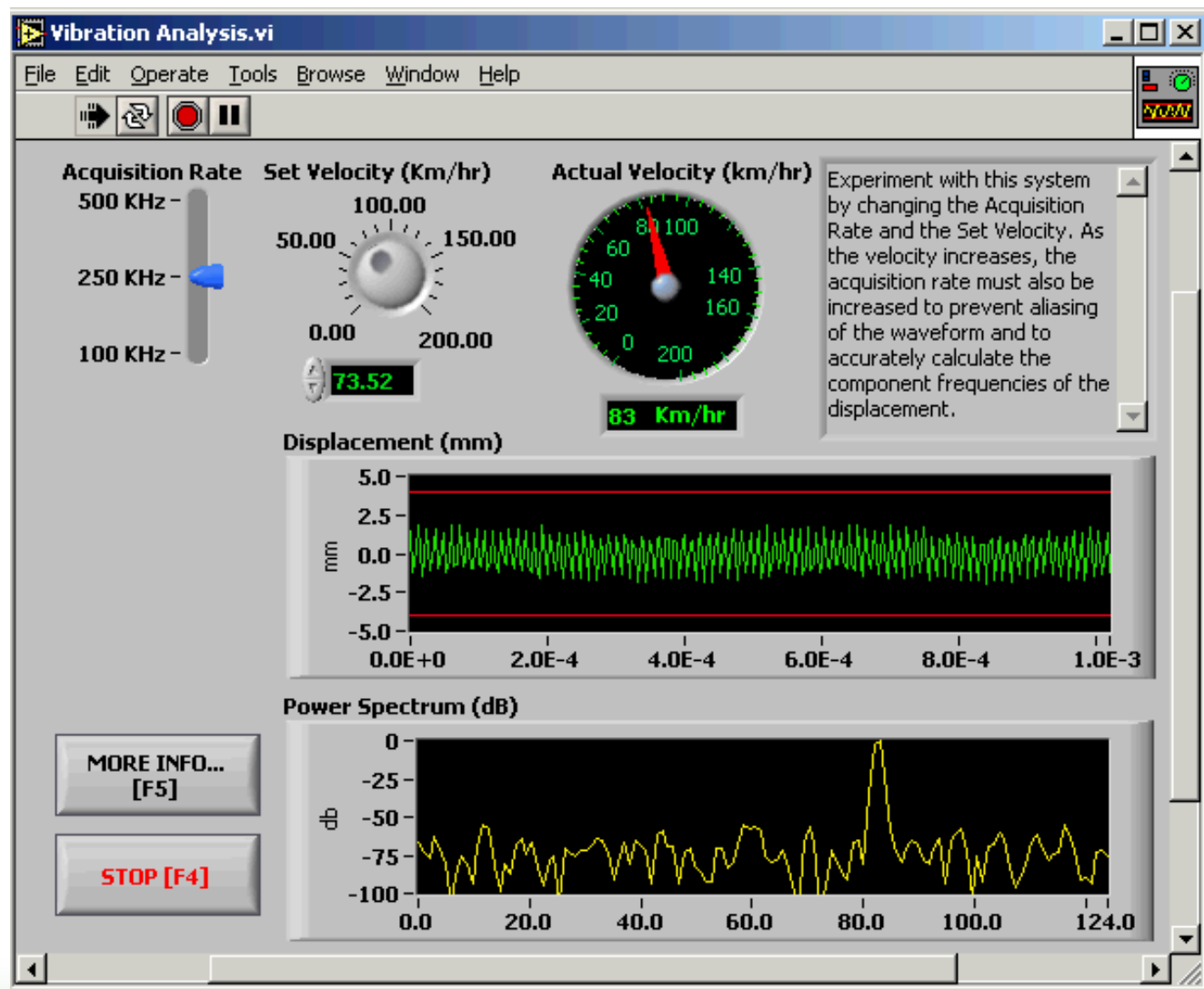
- сочетает гибкость традиционного языка программирования с интерактивной технологией Экспресс ВП*
- интуитивно понятный процесс графического программирования, автоматическое создание кода,*
- использование помощников при конфигурировании измерений,*
- шаблоны приложений*
- настраиваемые Экспресс ВП.*

Благодаря этим особенностям и новички, и эксперты могут легко и быстро создавать приложения в LabVIEW, уделяя больше внимания решению проблем, связанных с измерениями и управлением, а не программированию.

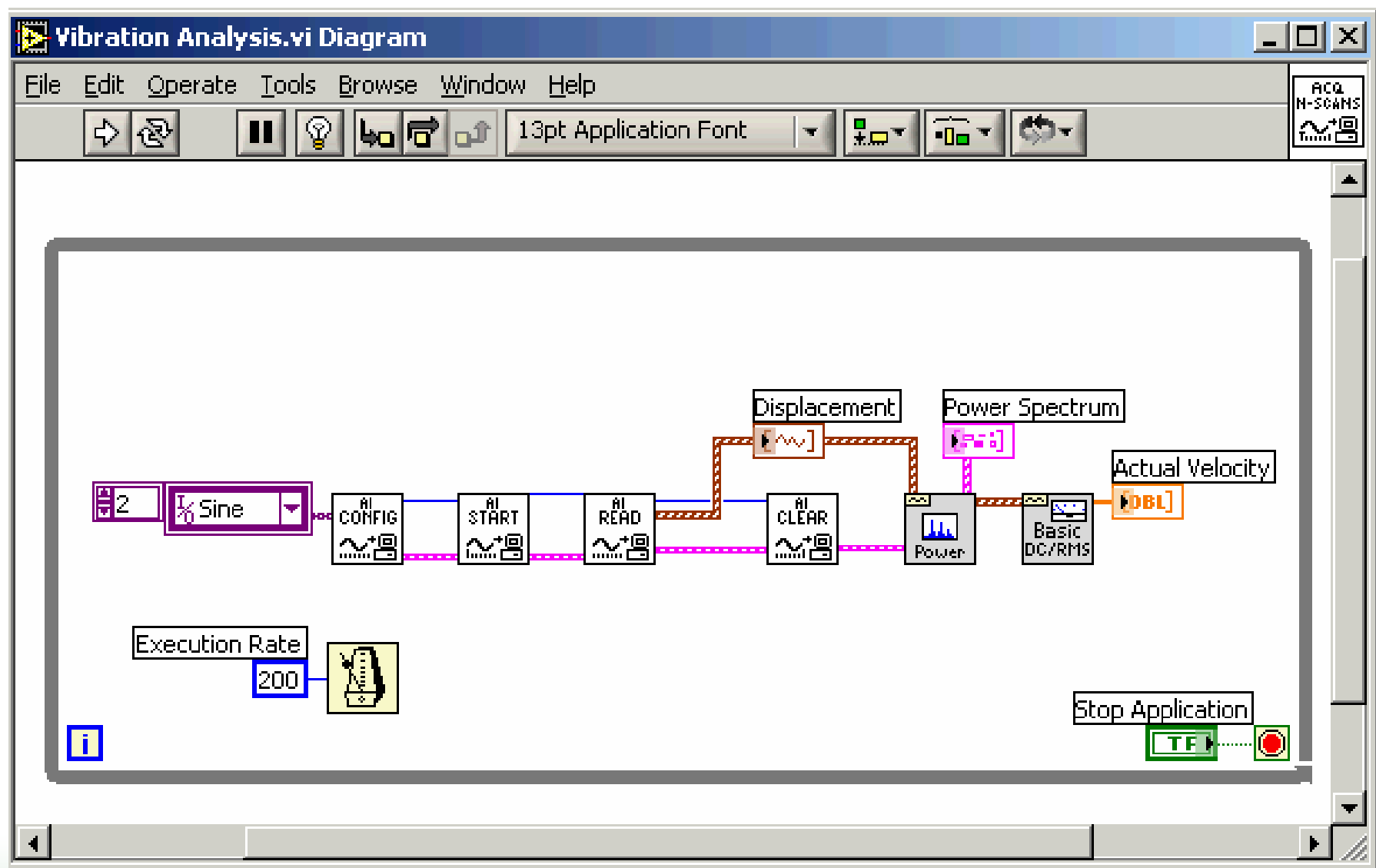
Применения LabView:

- **Автомобильная промышленность**
- **Телекоммуникации**
- **Аэрокосмическая промышленность**
- **Полупроводниковая промышленность**
- **Разработка и производство электроники**
- **Управлением технологическими процессами**
- **Биомедицина**

Пример интерфейса ВП LabView



Пример программирования ВП в LabView



Достоинства LabVIEW:

- Полноценный язык программирования***
- Интуитивно понятный процесс графического программирования***
- Широкие возможности сбора, обработки и анализа данных, управления приборами, генерации отчетов и обмена данных через сетевые интерфейсы***
- Драйверная поддержка более 2000 приборов***
- Возможности интерактивной генерации кода***
- Шаблоны приложений, тысячи примеров***
- LabVIEW может использоваться на всех этапах технологического процесса: от моделирования и разработки прототипов продуктов до широкомасштабных производственных испытаний***
- Высокая скорость выполнения откомпилированных программ***
- Обучение и техническая поддержка мирового уровня***
- Совместимость с операционными системами Windows2000/NT/XP, Mac OS X, Linux и Solaris.***