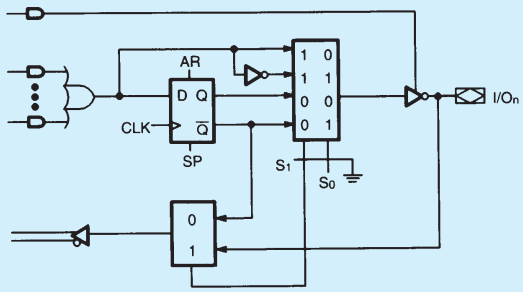


Bild 17: Die Ausgangsmakrozelle des MACH211 entspricht dem Typ PALCE22V10

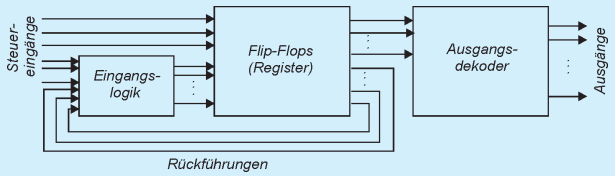


Bild 18: Allgemeines Modell des Schaltungsentwurfs einer Register-Logikschaltung

die, die in den Schaltkreis „gebrannt“ werden) unterscheiden sich.
Bild 17 zeigt das Prinzip beim MACH211. Die „Kästen“ mit den Einsen und Nullen symbolisieren die Umschalter, die bei der Programmierung den Signalweg festlegen. Das von der AND/OR-Matrix kommende Signal kann bei S1 = 1 und S0 = 0 direkt auf den Ausgang geführt werden. Ebenso ist eine direkte Rückführung auf die Matrix möglich. Wir nennen diese Schaltungsart „kombinatorischer Ausgang“. Indem S0 auf 1 geschaltet wird, wird das invertierte Signal verwendet.
In Bild 17 finden wir auch die einzige Art von Flip-Flop, die für einen Schaltungsentwurf verwendet werden kann: das D-Flip-Flop. Sein D-Eingang führt auf die And-/Or-Matrix. Der Takteingang CLK führt auf eine der beiden möglichen Taktleitungen des Schaltkreises und ist mit allen Taktleitungen aus den anderen Makrozellen des Blocks verbunden.
Daraus ergibt sich eine wesentliche Konsequenz, die bereits erwähnt wurde: Wir können nur synchron arbeitende sequentielle Schaltungen aufbauen. Das heißt, daß jede mit Flip-Flops arbeitende Schaltung durch einen einzigen Takt gesteuert wird und der Zustand einer Schaltung nach dem Takt vom Zustand aller Ausgänge vor dem Takt über die Benutzung der D-Eingänge abgeleitet wird. Einfach den Takteingang an den Ausgang der vorhergehenden Stufe anzuschließen, das funktioniert logischerweise nicht.

■ Synchrone Schaltungen

Synchron arbeitende Schaltungen sind im eigentlichen Sinn nichts Besonderes. Sie sind vielleicht nur etwas ungewohnt. Beim Einsatz von Standard-Logik-Schaltkreisen (TTL, CMOS) wäre einfach der Aufwand oft zu hoch. Die asynchrone Schaltungstechnik hat deshalb eine größere Verbreitung gefunden. Es erfordert etwas Umdenken, und man kann genausogut synchrone Schaltungen entwerfen.
Asynchrone Schaltungen haben aber einige entscheidende Nachteile. Nehmen wir einen asynchronen Zähler an, so ist der Takteingang jedes nachfolgenden Flip-Flops mit dem Ausgang des vorhergehenden verbunden. Je länger die Kette ist, um so länger braucht natürlich auch das Signal, um die Kette zu durchlaufen (das gilt natürlich nur für den Fall, daß alle Flip-Flops der Kette ihren Zustand ändern müssen). Sollen die Zählerausgänge über eine logische Verknüpfung dekodiert werden, so ergeben sich bis zum Eintreten des stabilen Zustands undefinierte Zustände.
Erst wenn alle Flip-Flops einen stabilen Zustand erreicht haben, können nachfolgende Dekoder den Zählerstand übernehmen und auswerten.
Je länger die Zählerkette ist, desto problematischer wird das Zeit- und Störverhalten. Synchron arbeitende Schaltungen kennen dieses Problem nicht: Alle Flip-Flops werden gleichzeitig gesetzt. Der Nachteil synchroner Schaltungen ist der höhere Aufwand, der ziemlich viel Ressourcen des Schaltkreises benötigt. Dem stehen aber entscheidende Vorteile gegenüber.
Zusammengefaßt sind das:

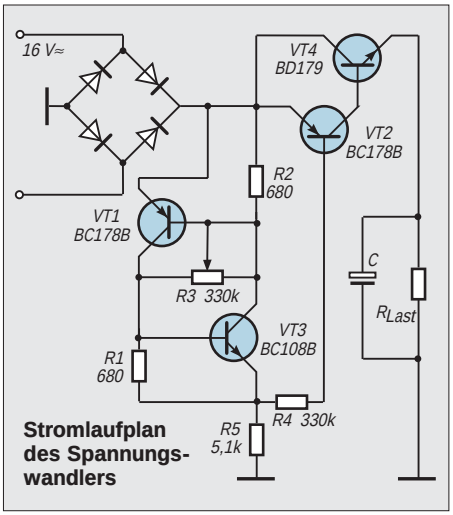
– definiertes Zeitverhalten,
– geringe Störimpulse,
– keine undefinierten Zustände,
– systematischer Schaltungsentwurf möglich.

In Bild 17 entdecken wir in der Makrozelle den einzigen zur Verfügung stehenden Flip-Flop-Typ: das D-Flip-Flop. Was nun? Kein Problem. Jeder Flip-Flop-Typ läßt sich in einen anderen umwandeln. Das Prinzip ist das gleiche wie beim Entwurf einer vollständigen Schaltung.
Die Logikschaltungen unter Verwendung von Flip-Flops bezeichnen wir im Gegensatz zur kombinatorischen Logik als Register-Logik. Das Grundprinzip finden wir in Bild 18. Zentrales Element sind die Flip-Flops. Am Eingang finden wir ein kombinatorisches Schaltungsnetzwerk, welches sowohl die Rückführungen von den Ausgängen als auch zusätzliche Eingangssignale verknüpft. Ausgangsseitig kann ein Dekodierungsnetzwerk angeschlossen sein, muß aber nicht. Ausgehend von dieser allgemeinen Struktur, ist jede beliebige sequentiell arbeitende Schaltung realisierbar.

(wird fortgesetzt)

Spannungswandler mit Begrenzung

Der Begrenzungsspannungswandler besteht aus Halbleiterelementen, die durchschalten, je nachdem, ob die Höhe der Eingangsspannung über oder unter einer bestimmten (Begrenzungs-)Schwelle liegt.
Derartige Begrenzungsspannungswandler lassen sich für die unterschiedlichsten Zwecke einsetzen, neben dem Einsatz in Netzteilen eignet sich das Prinzip ebenso für die Amplitudenselektion von Signalen oder als Begrenzer in Frequenzvervielfachern. Die Eingangswechselspannung wird in der vorliegenden Schaltung über die Diodenbrücke gleichgerichtet. Als Steuerungselemente, welche die Begrenzungshöhe bestimmen, bilden VT1, VT3 sowie R1 bis R3 die Funktion einer „regelbaren Z-Diode“ nach.
Bei Eingangswerten unterhalb der „Z-Spannung“ sind VT2/VT4 geöffnet, und die Eingangsspannung wird in Richtung Last durchgeschaltet. Sobald die Eingangsspannung jedoch den Begrenzungswert ereicht bzw. überschreitet, öffnet die Regelschaltung, wodurch VT2/VT4 nun ihrerseits geschlossen werden und die Last stromlos geschaltet wird. Beim Einsatz der Schaltung als Hochstromquelle sollten die Transistoren entsprechend dimensioniert werden.



Stromlaufplan des Spannungswandlers

Michail A. Schustow