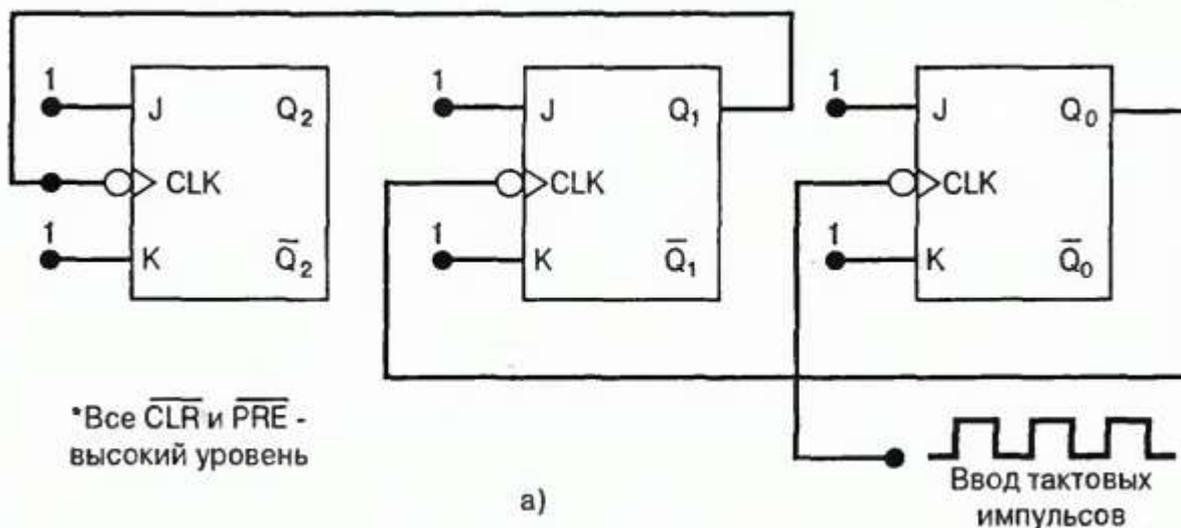


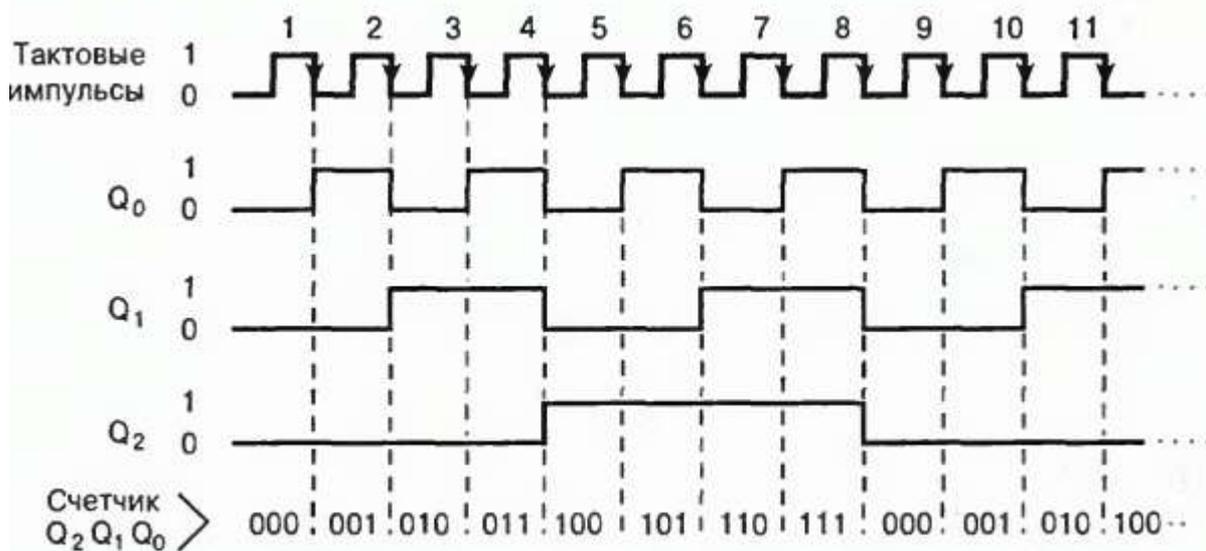
Деление частоты и счет.



*Все \overline{CLR} и \overline{PRE} - высокий уровень

J	K	CLK	Q
0	0	↓	Q_0
1	0	↓	1
0	1	↓	0
1	1	↓	\overline{Q}_0

Каждый триггер в этой схеме имеет собственные входы J и K в единичном состоянии, так что триггер будет изменять свое состояние каждый раз, когда на входе CLK тактовый сигнал будет изменять свой уровень с *высокого* на *низкий*. Однако тактовые импульсы подаются только на вход CLK триггера Q_0 . Выход Q_0 подключен ко входу CLK триггера Q_1 , выход триггера Q_1 в свою очередь, подключен ко входу CLK триггера Q_2 . Временные диаграммы, приведенные показывают, как триггеры изменяют свои состояния с приходом тактовых импульсов.



1. Триггер Q_0 переключается при поступлении на него отрицательного фронта каждого тактового импульса. Таким образом, частота сигнала на *выходе* Q_0 равна *половине* частоты тактового сигнала.
2. Триггер Q_1 переключается каждый раз, когда выходной сигнал с триггера Q_0 изменяет свой уровень с *высокого* на *низкий*. Следовательно, частота сигнала на выходе Q_1 в точности равна половине частоты сигнала с Q_0 , а значит, равна *одной четвертой* частоты тактового сигнала.
3. Триггер Q_2 переключается тогда, когда выходной сигнал Q_1 изменяет свой уровень с *высокого* на *низкий*. Значит, сигнал на выходе Q_2 имеет частоту, равную половине частоты сигнала с Q_1 , т.е. *одной восьмой* частоты тактового сигнала.
4. Выходной сигнал каждого триггера представляет собой прямоугольное колебание (с 50% коэффициентом заполнения импульсной последовательности) — сигнал типа “меандр”.

Используя необходимое количество триггеров, можно сконструировать схему, которая будет делить частоту в любое количество раз, кратное степени 2. Говоря конкретно, используя N триггеров, можно построить схему, в которой частота сигнала на выходе последнего триггера будет равна $1/2^N$ от исходной частоты.

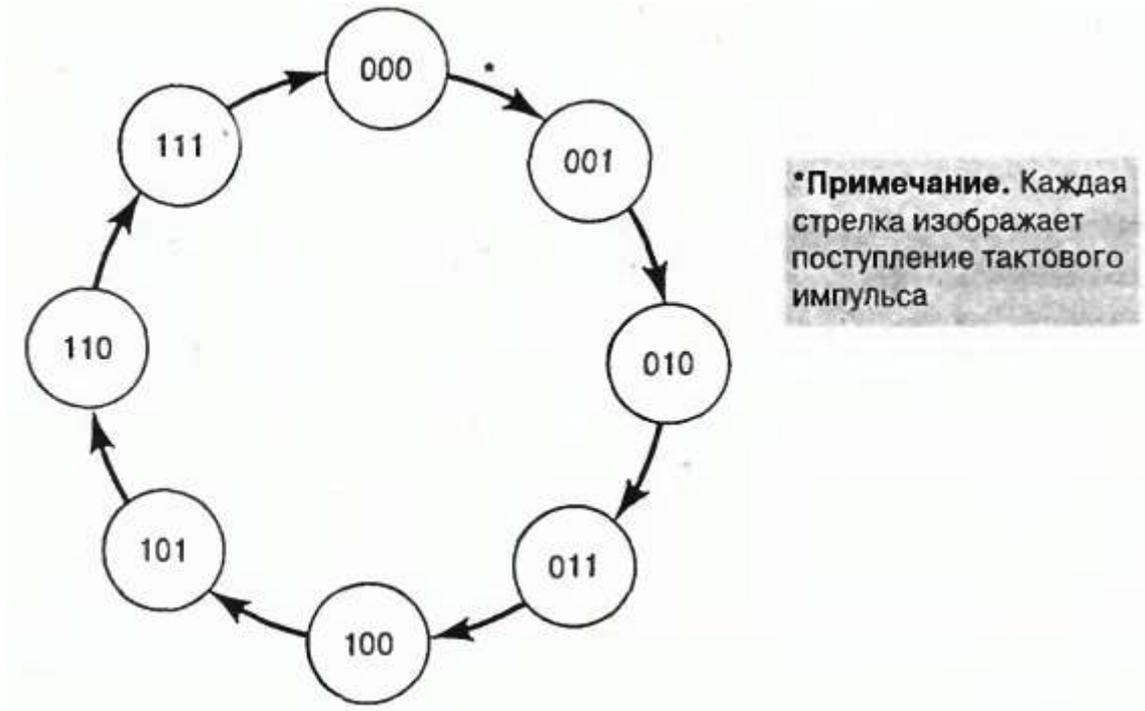
Такое применение триггеров называется делением частоты. Многие задачи требуют такого деления. Возьмем, например, кварцевые часы. Термин *кварцевые* означает, что в них используется кристалл кварца, чтобы сгенерировать сигнал с чрезвычайно стабильной частотой. Частота такого природного резонатора на кварцевом кристалле в ваших часах составляет 1 МГц или больше. Чтобы отображать изменение времени на секундном дисплее, частота генератора колебаний делится на такое значение, которое даст возможность получить стабильный во времени и точный сигнал с выходной частотой 1 Гц.

2^2	2^1	2^0	
Q_2	Q_1	Q_0	
0	0	0	Перед подачей тактовых импульсов
0	0	1	После 1-го импульса
0	1	0	После 2-го импульса
0	1	1	После 3-го импульса
1	0	0	После 4-го импульса
1	0	1	После 5-го импульса
1	1	0	После 6-го импульса
1	1	1	После 7-го импульса
0	0	0	После 8-го импульса – возврат к 000
0	0	1	После 9-го импульса
0	1	0	После 10-го импульса
0	1	1	После 11-го импульса
⋮	⋮	⋮	⋮
⋮	⋮	⋮	⋮
⋮	⋮	⋮	⋮

Вдобавок к функционированию в качестве делителя частоты показанная на слайде 13 схема также может работать как двоичный счетчик. Эта функция прослеживается при изучении последовательности смены состояний триггеров после прохождения тактового импульса. Результаты сведены в таблицу состояний. Первые восемь состояний $Q_2Q_1Q_0$ записанные в таблице, являются числовой двоичной последовательностью от 000 до 111.

Таким образом, после прохождения первых семи импульсов схема начинает функционировать как двоичный счетчик, в котором состояния триггеров представляют собой двоичные числа, эквивалентные количеству прошедших через схему импульсов. Такой счетчик может считать до $111_2 = 7_{10}$ после чего происходит сброс в состояние 000.

Диаграмма переходов



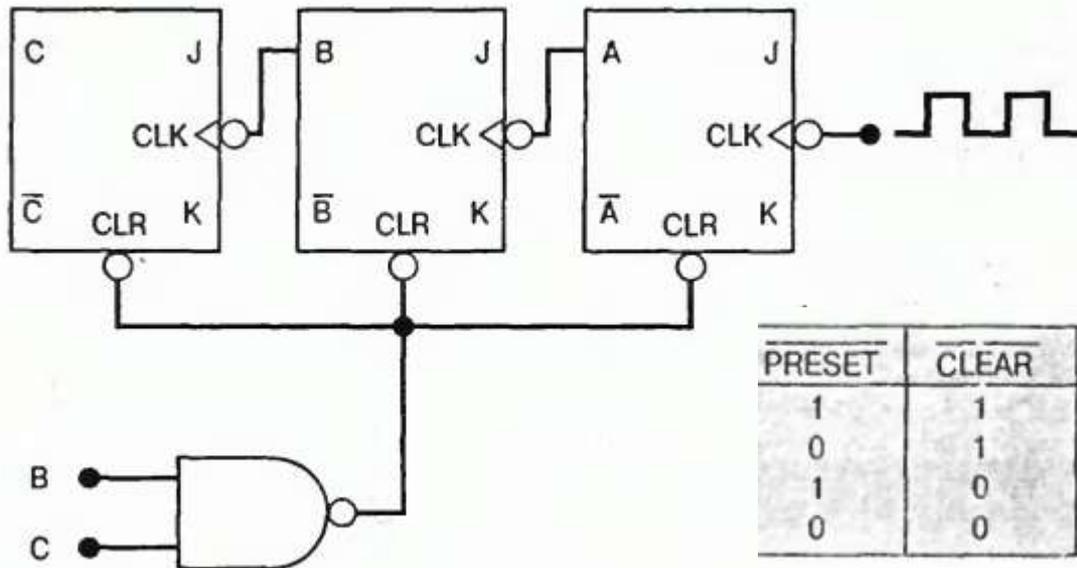
Коэффициент пересчета

Счетчик, изображенный на слайде 13, имеет $2^3 = 8$ различных состояний (от 000 до 111). Такой счетчик называют *счетчиком* с $K_{пер} = 8$, где $K_{пер}$ показывает количество состояний в данной числовой последовательности, или говорят, что его коэффициент равен восьми. Если к схеме такого счетчика добавить еще триггер, последовательность состояний будет насчитывать уже двоичные числа от 0000 до 1111, т.е. всего 16 состояний. Такой счетчик называется *счетчиком* с $K_{пер} = 16$. Вообще, если соединить между собой N триггеров таким образом, то получившийся счетчик будет иметь 2^N различных состояний и называется *счетчик* с $K_{пер} = 2^N$. Такой счетчик может досчитать до числа 2^{N-1} перед тем, как он возвратится в нулевое состояние.

Коэффициент пересчета счетчика также показывает, какую частоту можно получить при делении с помощью данной схемы на выходе последнего триггера. Например, четырехбитовый счетчик должен содержать четыре триггера, каждый из которых будет представлять один двоичный разряд (бит) — счетчик с $K_{пер} = 2^4 = 16$. Следовательно, он сможет досчитать до 15 ($= 2^4 - 1$). Этот счетчик также можно будет использовать для деления частоты входного импульсного сигнала на 16 коэффициент пересчета.

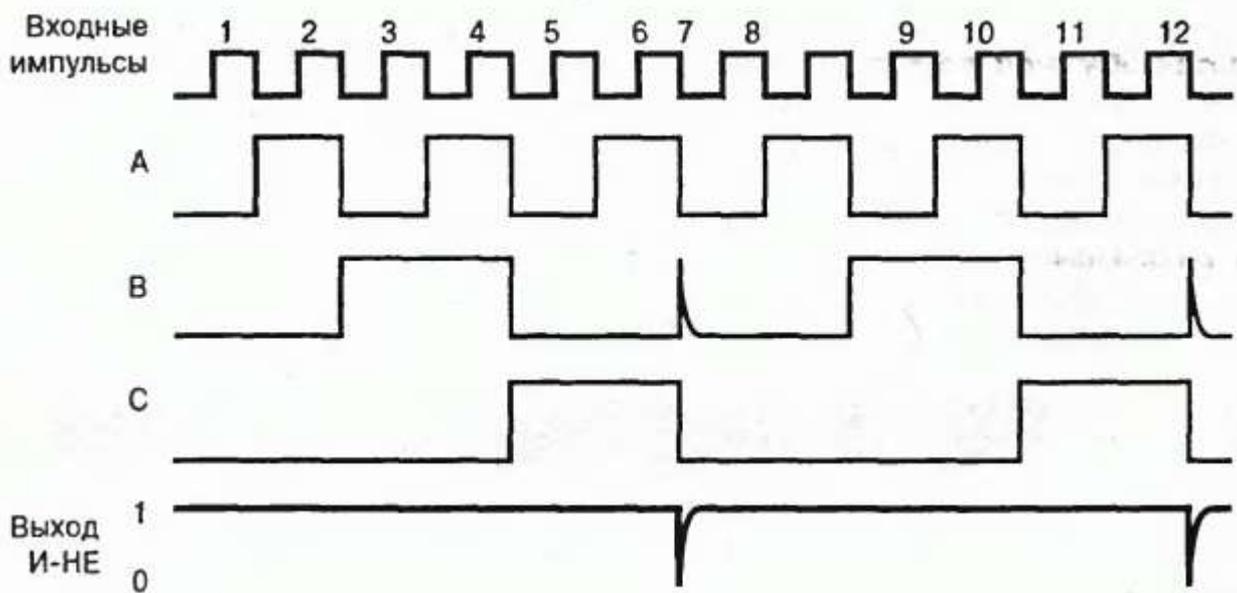
Счетчики с коэффициент пересчета менее 2^N

На всех входах J и K присутствует 1



J	K	CLK	Q ₀
0	0	↓	Q ₀
1	0	↓	1
0	1	↓	0
1	1	↓	\bar{Q}_0

PRESET	CLEAR	Реакция триггера
1	1	Синхронизируемая работа*
0	1	Q = 1 (независимо от CLK)
1	0	Q = 0 (независимо от CLK)
0	0	Не используется

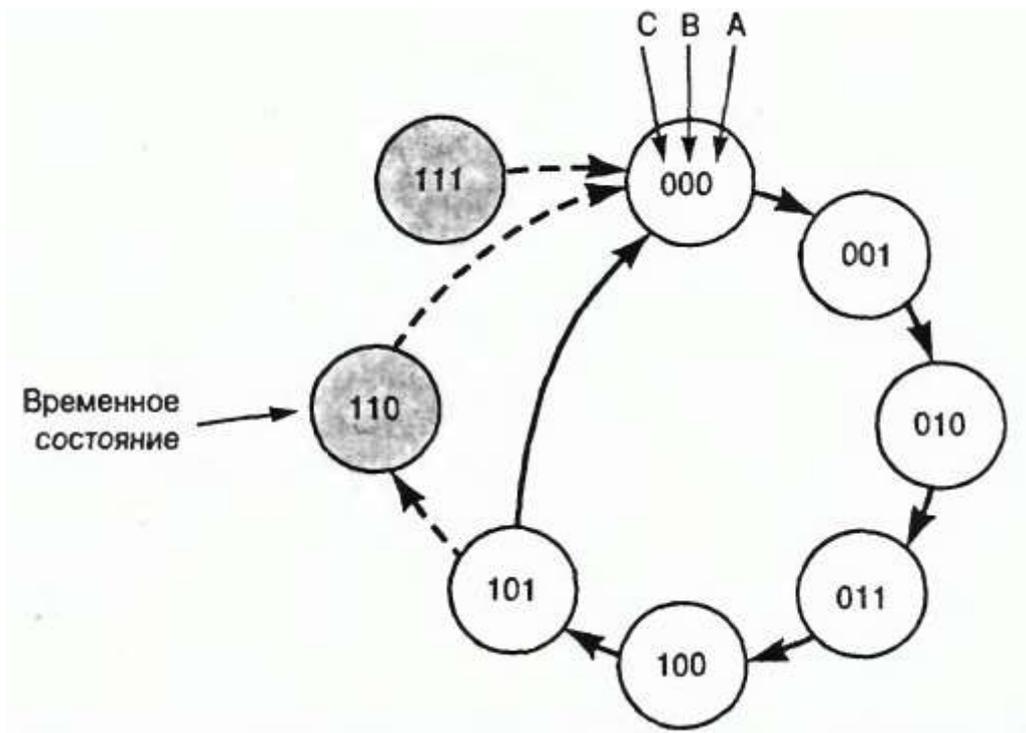


1. Выход элемента *И-НЕ* подсоединен к асинхронному входу сигнала сброса каждого триггера. До тех пор, пока на выходе элемента *И-НЕ* наблюдается *высокий* уровень сигнала, в счетчике ничего не происходит. Когда уровень сигнала будет *низким*, произойдет сброс всех триггеров, а счетчик установится в состояние 000.
2. Входы элемента *И-НЕ* являются выходами триггеров *B* и *C*, а уровень сигнала на выходе элемента становится *низким* всякий раз, когда $B = C = 1$. Это состояние наступает, когда счетчик переходит из состояния 101 в состояние 110 в момент срабатывания схемы по отрицательному фронту шестого входного импульса. *Низкий* уровень сигнала на выходе элемента *И-НЕ* немедленно (обычно в течение нескольких наносекунд) сбрасывает счетчик в состояние 000. Когда триггеры сброшены, уровень сигнала на выходе элемента *И-НЕ* становится снова *высоким* и состояния $B=C=1$ больше не существует.
3. Счетная последовательность такова:



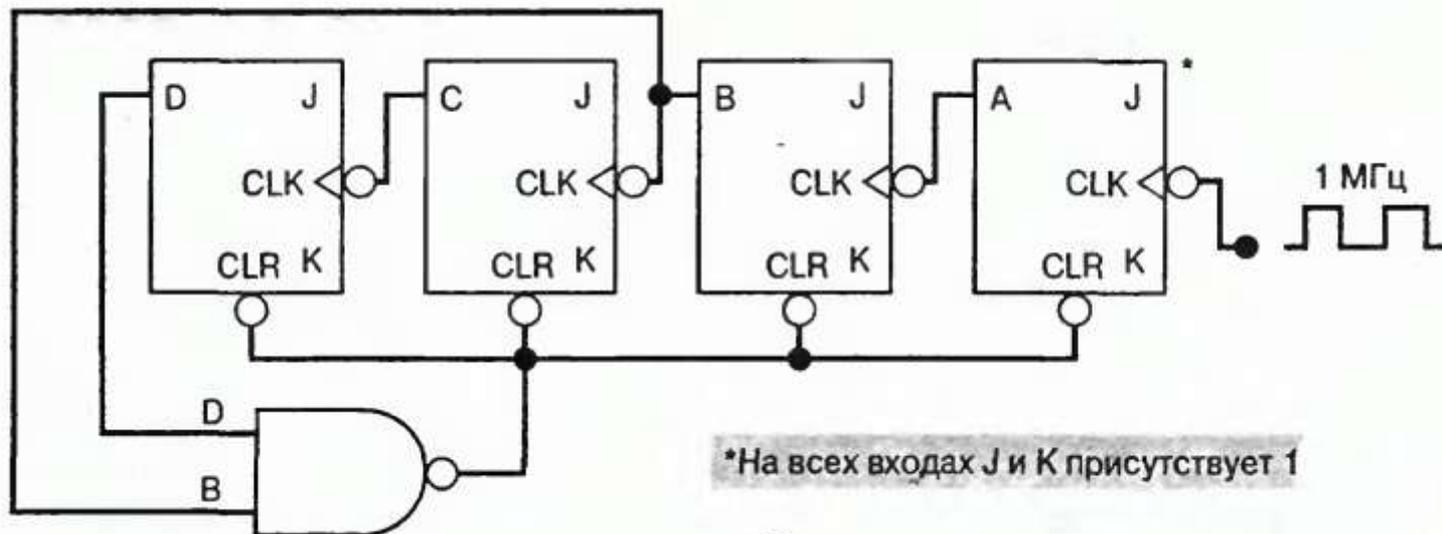
Несмотря на то, что счетчик переходит в состояние 110, через несколько наносекунд он сбрасывается в состояние 000. Таким образом, можно сказать, что этот счетчик просчитывает значения от 000 (ноль) до 101 (пять) и затем сбрасывается в 000. Счетчик перескакивает значения 110 и 111, используя только шесть различных состояний. Значит, это счетчик с $K_{пер} = 6$.

Обратите внимание, что сигнал на выходе триггера B содержит *узкие импульсы (помехи)* по причине кратковременного нахождения счетчика в состоянии 110 перед сбросом в состояние 000. Импульсы *помех* весьма кратковременные и никак не отображаются на светодиодах или цифровых индикаторах (это может представлять проблему при условии, что выход триггера B будет использоваться для управления другими схемами вне счетчика). На выходе триггера C сигнал имеет частоту, равную одной шестой от входной частоты; другими словами, счетчик с $K_{пер} = 6$ делит входную частоту на шесть. Сигнал на C не симметричен прямоугольному (50% рабочего цикла), поскольку у него высокий уровень сигнала только для двух периодов тактовых импульсов, тогда как для четырех периодов тактовых импульсов уровень сигнала *низкий*.



Отметим, что в состоянии 111 нет стрелки, так как счетчик не может установиться в это состояние. Впрочем, состояние 111 может установиться при включении питания, когда триггеры переходят в произвольное состояние. К чему это приведет???

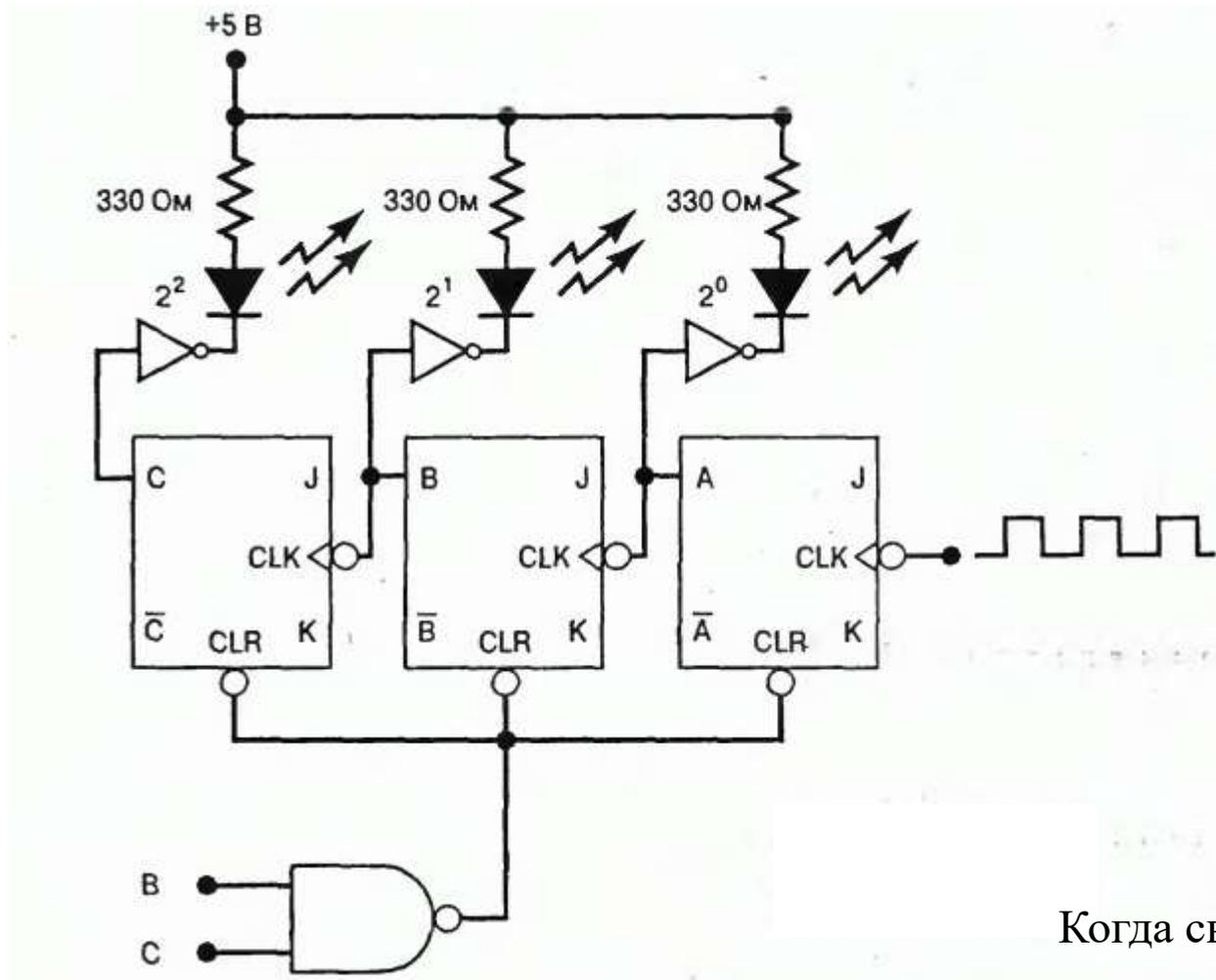
Двоично-десятичный счетчик



б)

Счетчик с $K_{пер} = 10$ относится к **десятичным** счетчикам. Фактически, десятичным счетчиком является любой счетчик, который имеет десять различных состояний, необязательно последовательных. Десятичный счетчик на рис. просчитывает последовательность от 0000 (ноль) до 1001 (9_{10}). Обычно такие счетчики называют двоично-десятичными счетчиками по причине использования ими десяти двоично-десятичных кодовых групп 0000, 0001, ..., 1000 и 1001. Таким образом, счетчик с $K_{пер} = 10$, а также счетчик, который просчитывает состояния в двоичной системе от 0000 до 1001, называется **двоично-десятичным** счетчиком.

Десятичные счетчики (особенно двоично-десятичные) нашли широкое применение в системах, где подсчитываются импульсы или события. Результаты подсчетов отображаются на некоторых типах десятичных цифровых выводов. Десятичный счетчик также часто используется для деления частоты *на десять*. Входные импульсы попадают на триггер *A*, выходные импульсы снимаются с выхода триггера *D*, где частота уже в десять раз меньше входной.

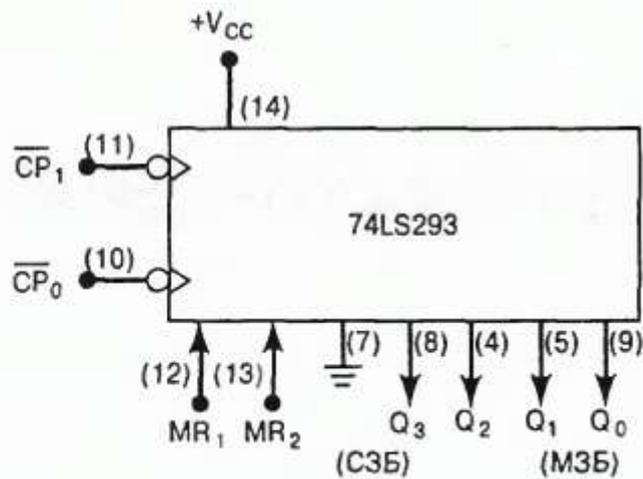
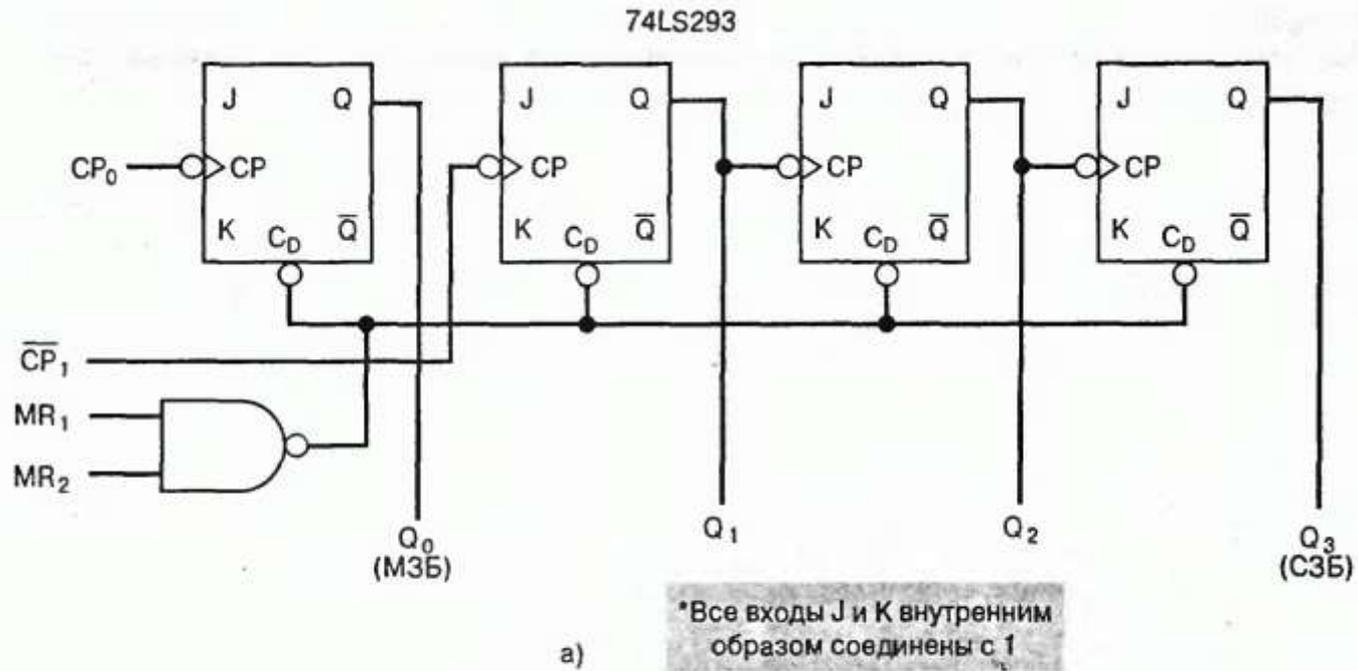


Когда светиться светодиод?

Основной алгоритм

Для создания счетчика, который начинает отсчет из состояния “все нули” и имеет $K_{\text{пер}} = X$, необходимо:

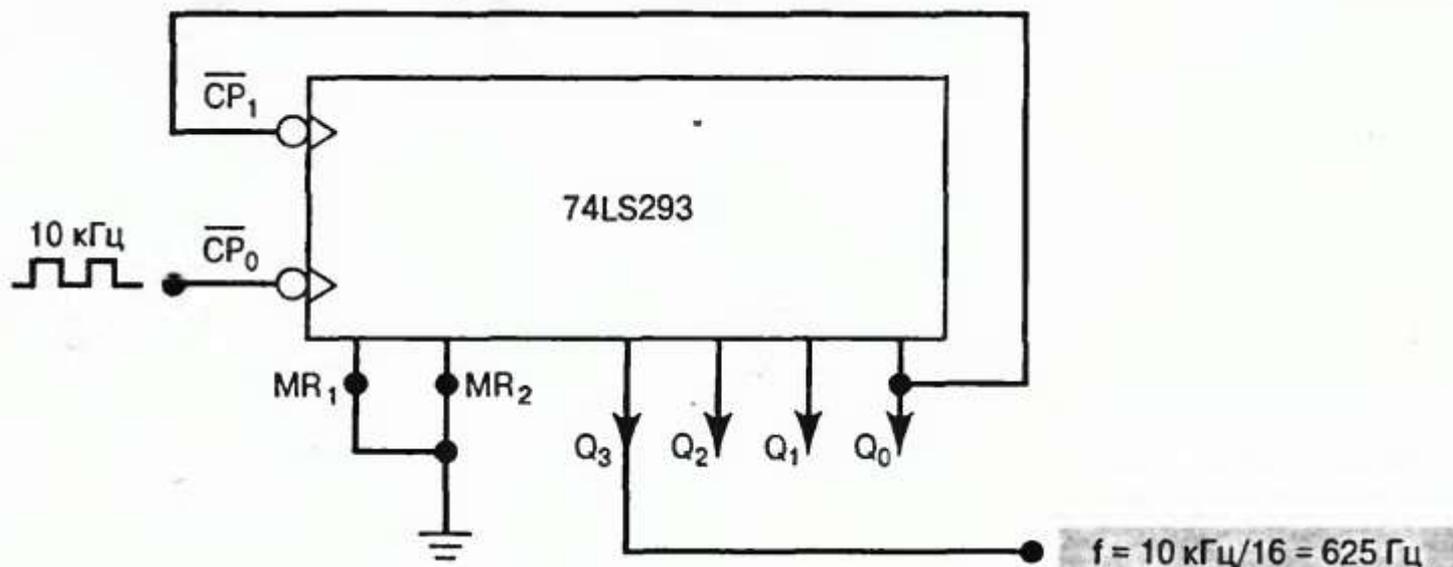
1. Определить наименьшее количество триггеров, которое удовлетворяет условию 2^N и соединить их в счетчик. Если $2^N = X$, то пп. 2 и 3 выполнять не нужно.
2. Подсоединить элемент И-НЕ к асинхронным входам сигнала сброса всех триггеров.
3. Определить, какие триггеры будут иметь *высокий* уровень сигнала при достижении состояния X , а затем подсоединить прямые выходы этих триггеров ко входам элемента И-НЕ.

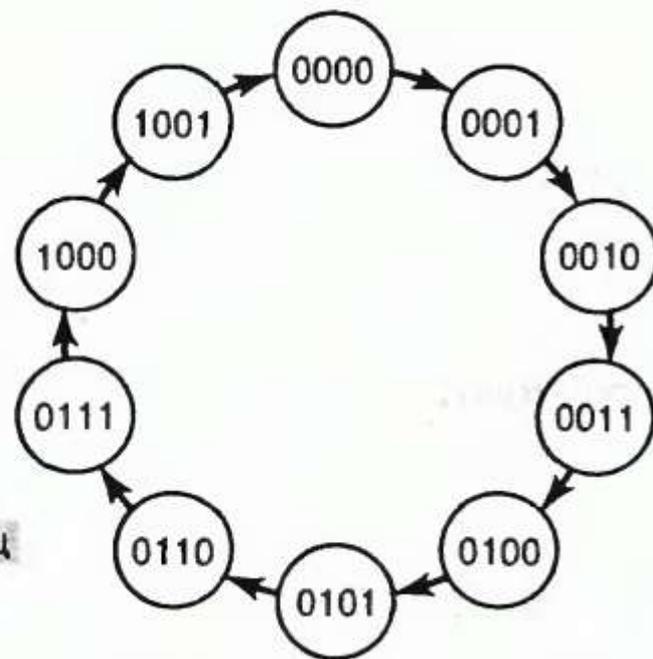
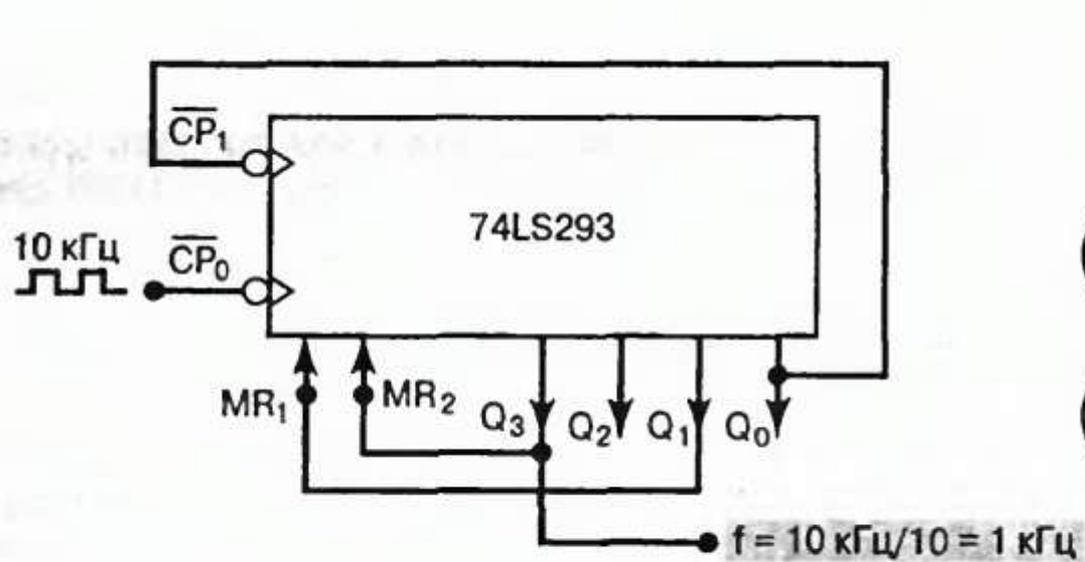


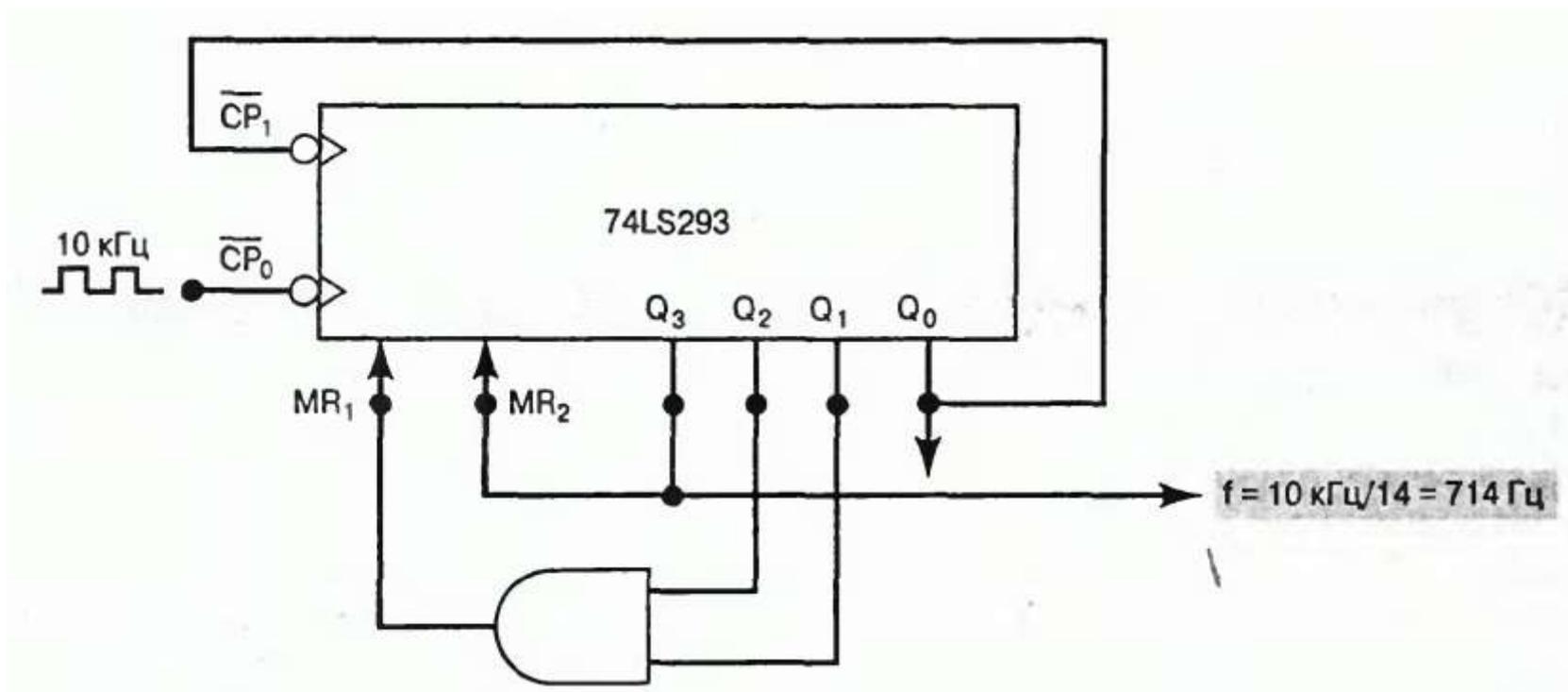
ТТЛ

b)

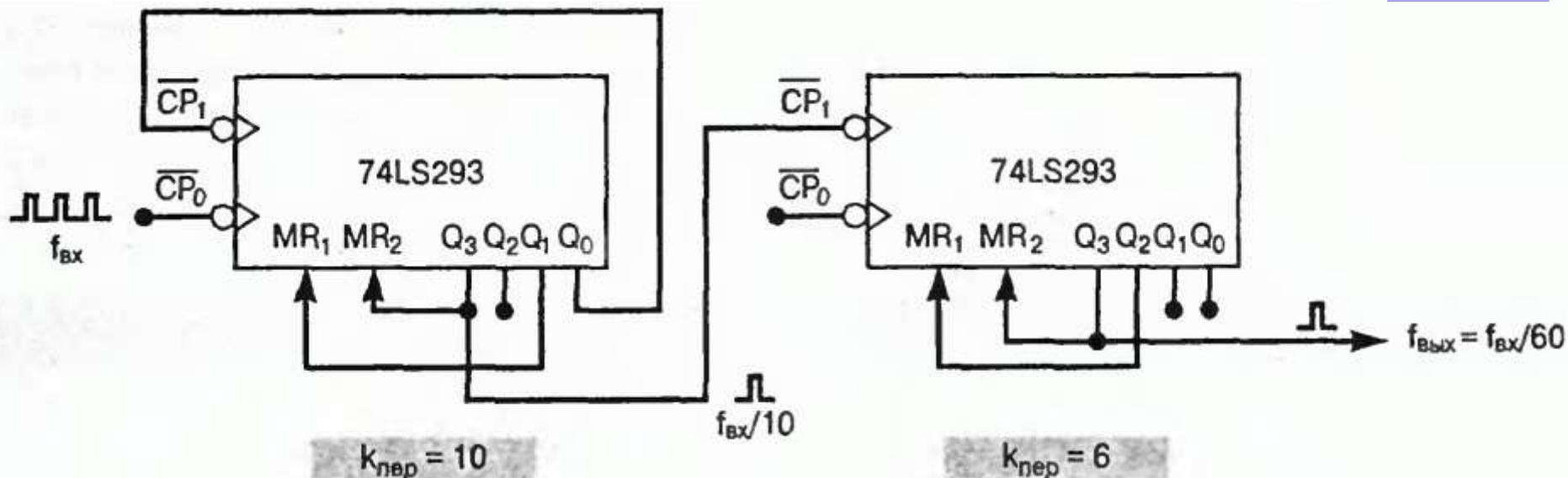
1. Схема 74LS293 имеет четыре J-K-триггера с выходами Q_0 , Q_1 , Q_2 , Q_3 . Выход Q_0 — это младший значащий разряд, а Q_3 — старший значащий разряд. Триггеры показаны с расположенным слева младшим значащим разрядом, это сделано для выполнения условия прохождения входного сигнала слева направо. Счетчики изображаются с расположенным справа младшим значащим разрядом, это размещение будет использовано и далее.
2. У каждого триггера есть вход CP (вход синхронизации), это второе название входа CLK . Входы синхронизации Q_0 и Q_1 , $\overline{CP_0}$ и $\overline{CP_1}$, соответственно, внешне доступны. Полосы инверсии над этими входами указывают на то, что они управляются по отрицательному фронту.
3. Каждый триггер имеет асинхронный вход сброса C_D , управляемый по низкому уровню сигнала. Эти входы подсоединены к выходу двухвходового логического элемента И-НЕ с входами MR_1 и MR_2 ; входы MR предназначены для задающего сброса. Для сброса счетчика в состояние 0000 на обоих входах MR должен быть высокий уровень сигнала.
4. Триггеры Q_1 , Q_2 и Q_3 соединены как трехбитовый асинхронный счетчик. Триггер Q_0 внутри счетчика ни к чему не подсоединен. Это позволяет либо подсоединить Q_0 к Q_1 для формирования четырехбитового счетчика, либо использовать Q_0 отдельно.





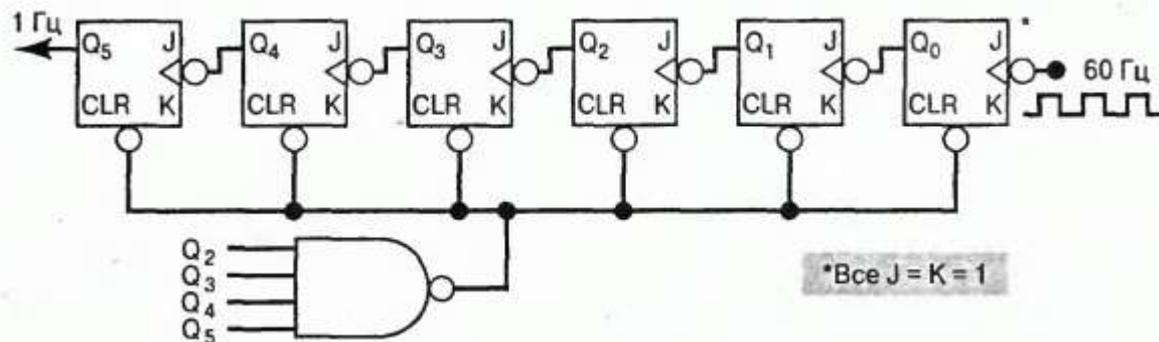


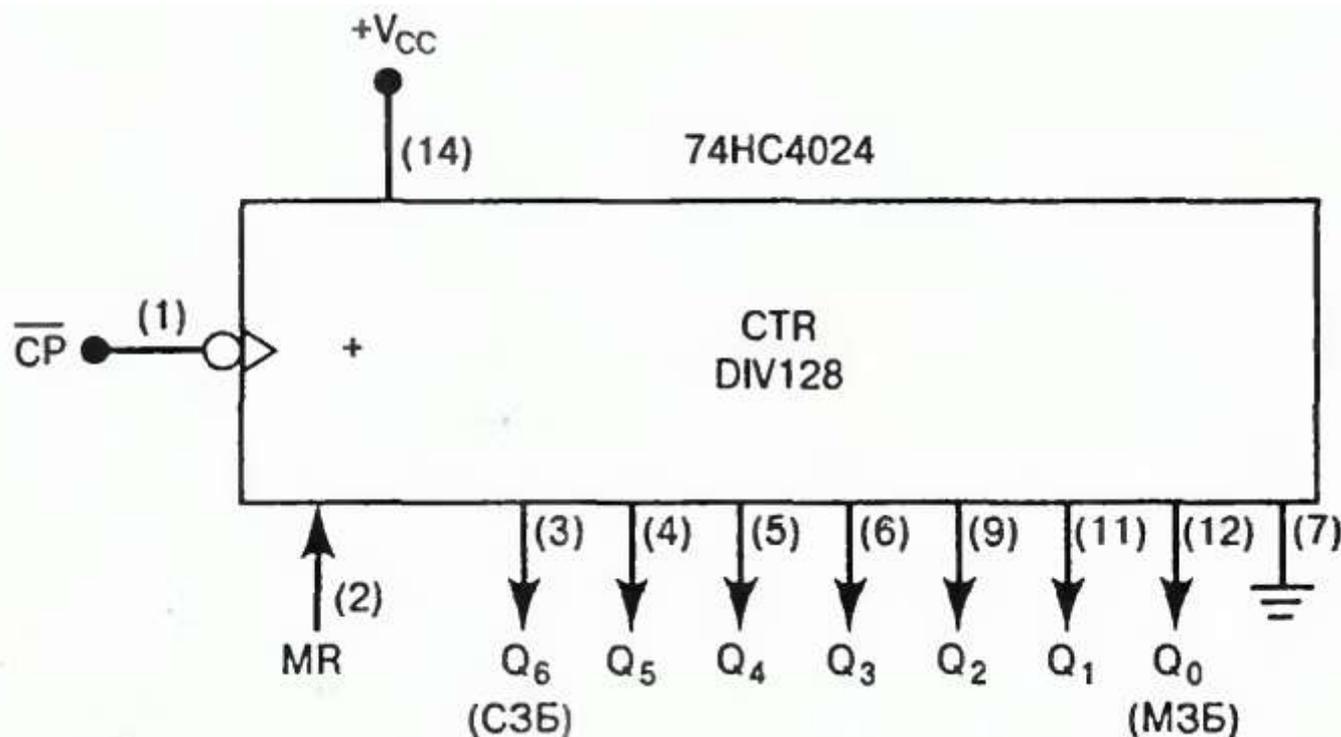
Почему внешний И?



Эта схема делит входную частоту на шестьдесят в два этапа. Счетчик слева составлен таким образом, что он имеет $K_{пер} = 10$, таким образом счетчик делит входную частоту на десять. Этот сигнал попадает на вход \overline{CP}_1 второго счетчика, который, в свою очередь, имеет $K_{пер} = 6$ (заметим, что Q_0 не был использован). Таким образом, на выходе триггера Q_3 будет получена следующая частота:

$$f_{вых} = \frac{f_{вх} / 10}{6} = \frac{f_{вх}}{60}.$$

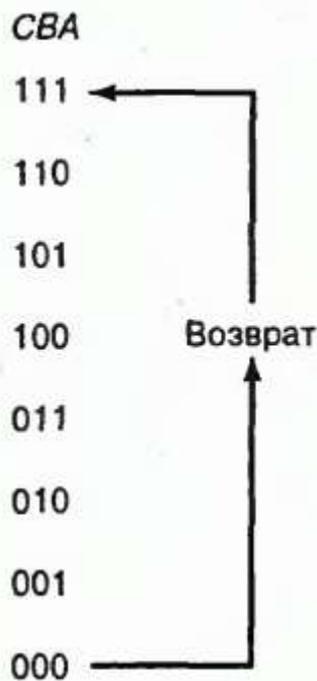


КМОП

Коэффициент пересчета данного счетчика может быть изменен на другой, меньший 128, посредством использования входа MR , как это было сделано в случае с 74LS293. Например, можно подсоединить выходы Q_4 и Q_5 к логическому элементу И, а выход элемента И — ко входу MR . Как только счетчик достигнет значения 0110000 (48₁₀), сразу же произойдет сброс в состояние 0000000. Таким образом, используемая счетная последовательность будет находиться в диапазоне от 0000000 до 0101111 (от нуля до сорока семи), т.е. это счетчик с $K_{пер} = 48$.

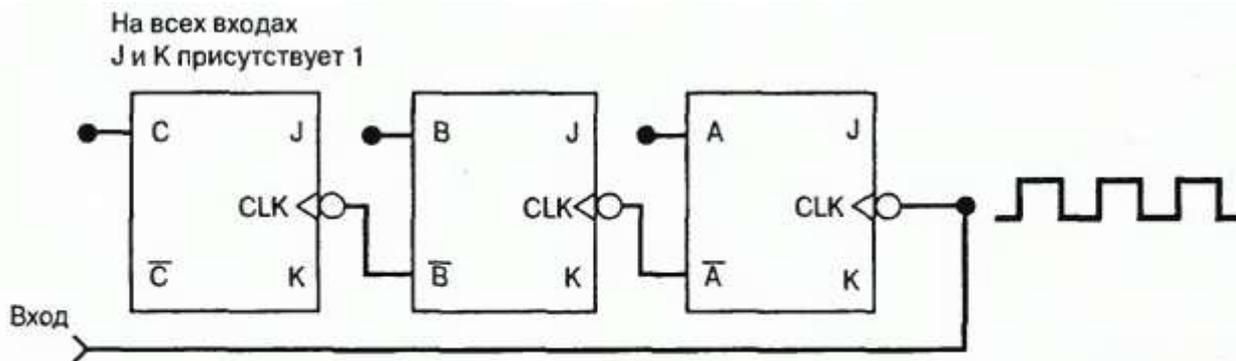
Все рассмотренные до этого момента счетчики считали от нуля вверх, до максимального значения, это — *суммирующие счетчики*.

Относительно несложно сформировать асинхронные *вычитающие счетчики*, которые будут считать по убывающей — от максимального значения до нуля. Однако прежде чем изучать схему асинхронных вычитающих счетчиков, рассмотрим *обратную* последовательность для трехбитового вычитающего счетчика:

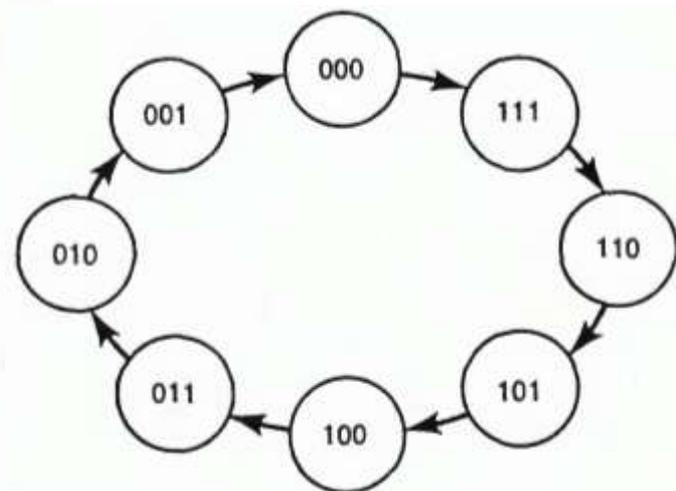
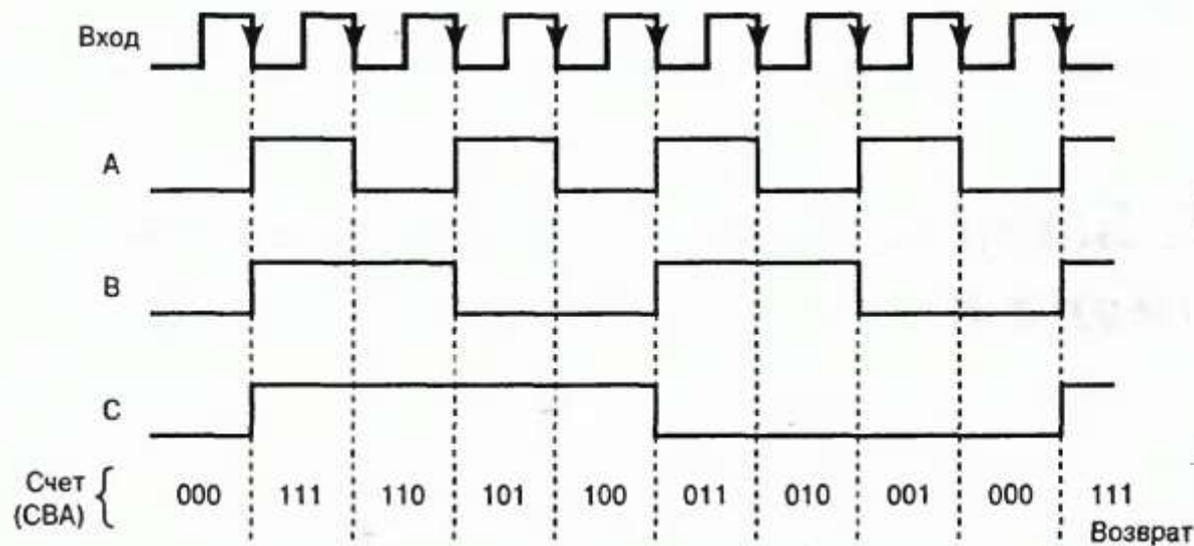


A, B и C представляют состояния выходов триггеров, в которые переходит счетчик. Можно заметить, что триггер *A* (младший значащий разряд) *изменяет свое состояние на каждом шаге последовательности, как это было у суммирующего счетчика*. Триггер *B* *изменяет состояние каждый раз, когда на триггере A уровень сигнала переходит из высокого в низкий*; триггер *C* *меняет состояние каждый раз в момент изменения сигнала на триггере B с низкого уровня на высокий*.

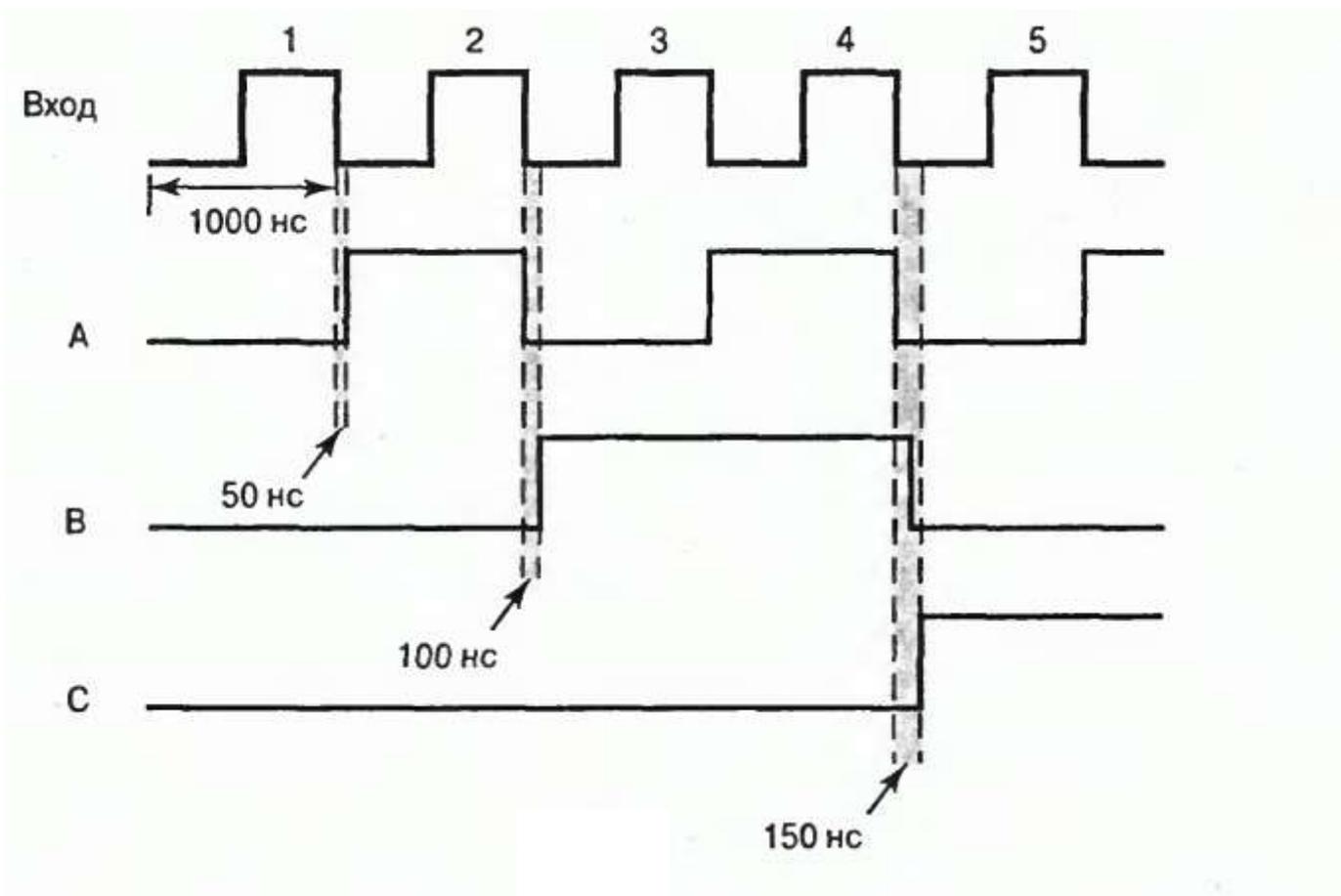
Таким образом, в вычитающем счетчике каждый триггер, кроме первого, должен переключаться в момент, когда уровень сигнала на предыдущем триггере *изменяется с низкого на высокий*. Если триггеры имеют входы *CLK*, которые реагируют на отрицательные переходы (из высокого в низкий), то перед каждым входом *CLK* можно разместить инвертор. Впрочем, такой же эффект можно получить путем управления каждым входом *CLK* триггера, используя *инверсный* выход предыдущего триггера.

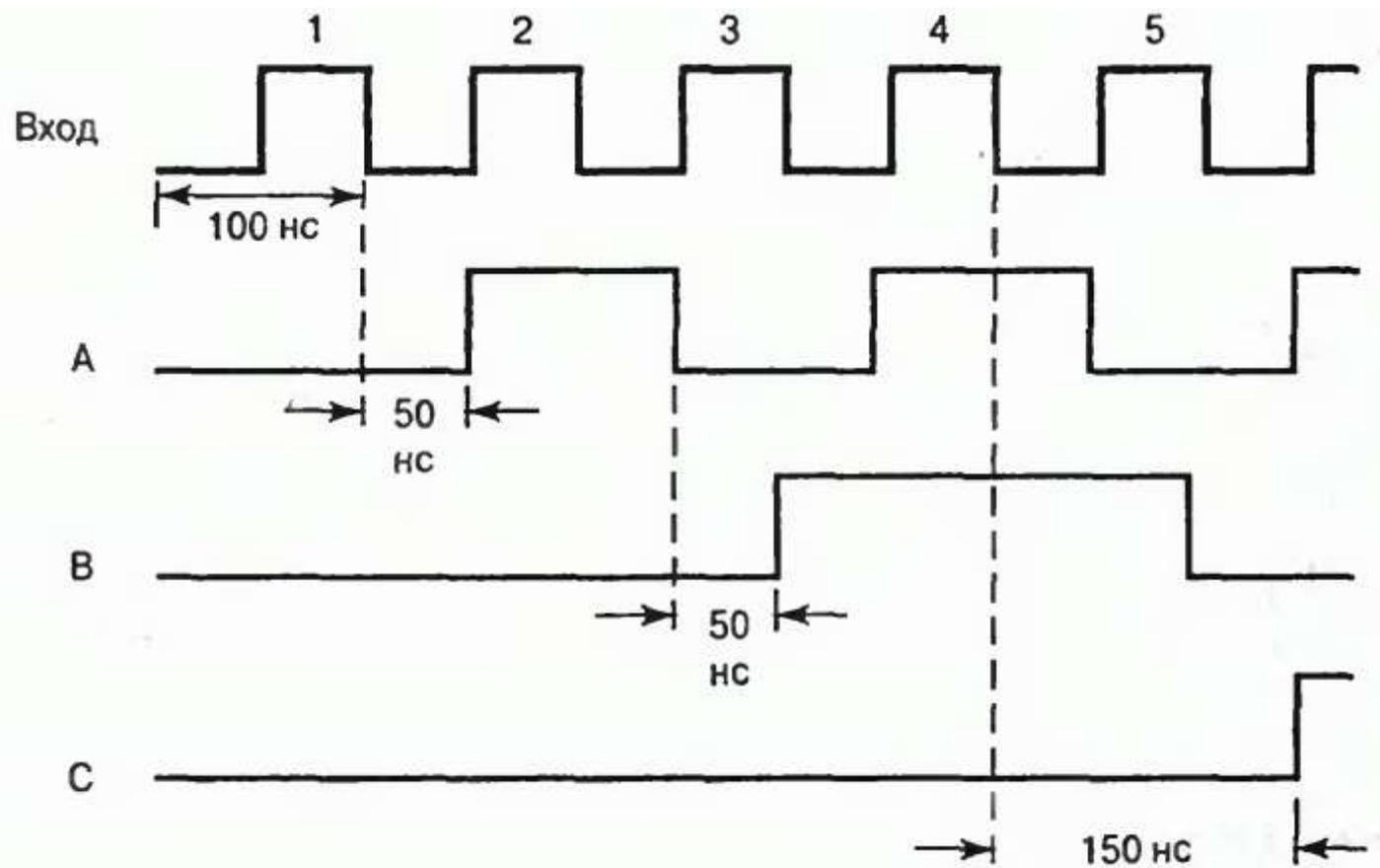


J	K	CLK	
0	0	↓	Q_0
1	0	↓	1
0	1	↓	0
1	1	↓	\bar{Q}_0



Задержка на распространение сигнала в асинхронных счетчиках

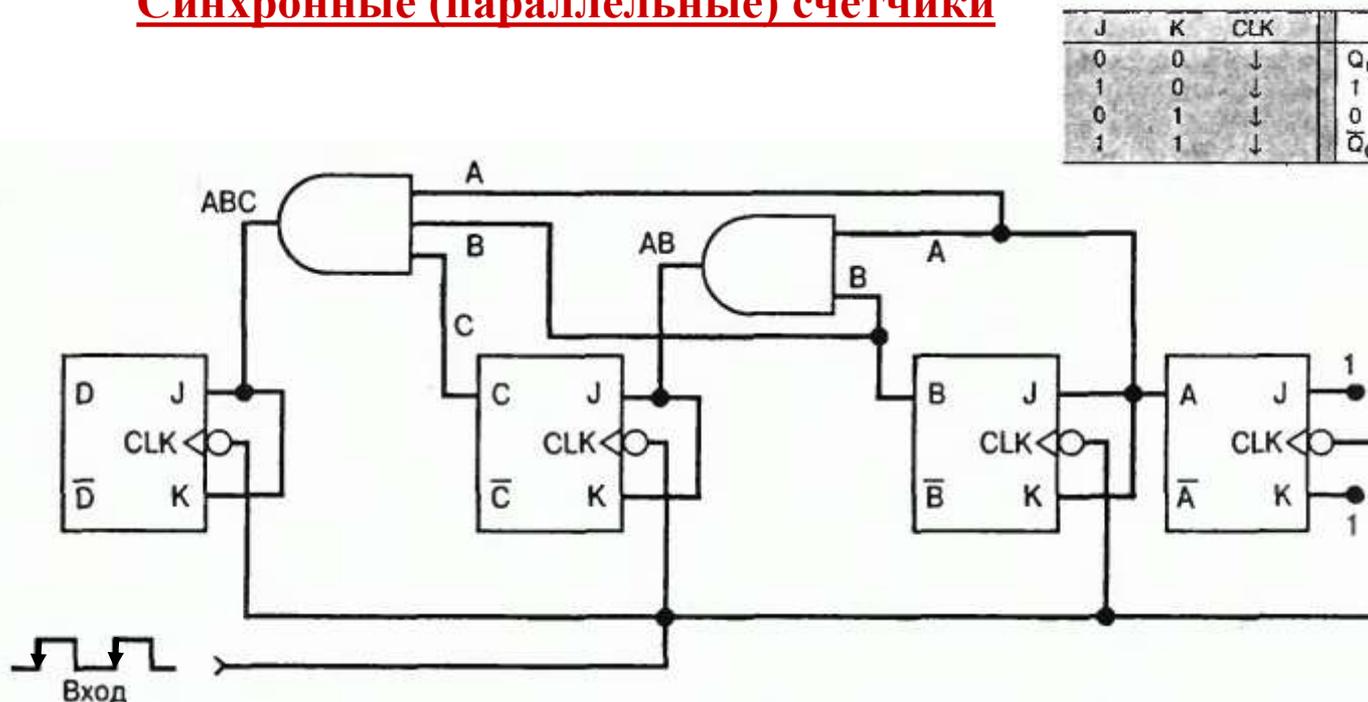




Условие равенства
100 не выполняется

$$T_{\text{вход}} \geq N \times t_{\text{зд}}$$

$$f_{\text{max}} = \frac{1}{N \times t_{\text{зд}}}$$

Синхронные (параллельные) счетчики

J	K	CLK	
0	0	↓	Q_0
1	0	↓	1
0	1	↓	0
1	1	↓	\bar{Q}_0

Счет	D	C	B	A
0	0	0	0	0
1	0	0	0	1
2	0	0	1	0
3	0	0	1	1
4	0	1	0	0
5	0	1	0	1
6	0	1	1	0
7	0	1	1	1
8	1	0	0	0
9	1	0	0	1
10	1	0	1	0
11	1	0	1	1
12	1	1	0	0
13	1	1	0	1
14	1	1	1	0
15	1	1	1	1
0	0	0	0	0
.
.
.	.	и т.д.	.	.

1. Входы CLK всех триггеров соединены вместе таким образом, что входной синхросигнал поступает на все триггеры одновременно.
2. Только у триггера А, младшего значащего бита, на входах J и K всегда высокий уровень сигнала. Входы J и K других триггеров управляются некоторой комбинацией выходов триггеров.
3. Синхронный счетчик нуждается в большей компоновке схемы, чем асинхронный счетчик.

Работа схемы

В этой схеме счет осуществляется в момент реакции схемы на отрицательный фронт входного импульса. Для того чтобы счет был правильным, необходимо чтобы в схеме переключались только те триггеры, для которых выполняется условие $J=K=1$ в момент прихода отрицательного фронта импульса. Рассмотрим счетную последовательность, чтобы понять, что это означает для каждого триггера.

Счетные последовательности показывают, что триггер B должен изменять свое состояние по каждому отрицательному фронту, который приходит, пока $A=1$. Например, в состоянии 0001 следующее переключение по отрицательному фронту должно переключить триггер B в состояние 1; в состоянии 0011 следующее переключение по отрицательному фронту должно переключить триггер B в состояние 0 и т.д. Эта операция достигается посредством подключения выхода триггера A ко входам и триггера B , т.е. $J=K=1$, только когда $A=1$.

Счетная последовательность показывает, что триггер C должен изменять свое состояние по каждому отрицательному фронту, который приходит, пока $A=B=1$.

Например, в состоянии 0011 следующее переключение по отрицательному фронту должно переключить триггер C в состояние 1; в состоянии 0111 следующее переключение по отрицательному фронту должно переключить триггер C в состояние 0 и т.д. Если вывести логический сигнал AB на входы и триггера C , то триггер C переключится только при условии $A=B=1$.

Подобным образом триггер D должен изменять свое состояние по каждому отрицательному фронту, который приходит, пока $A=B=C=1$. В состоянии 0111 следующее переключение по отрицательному фронту должно переключить триггер D в состояние 1; в состоянии 1111 следующее переключение по отрицательному фронту должно переключить триггер D в состояние 0. Если вывести логический сигнал ABC на входы J и K триггера D , то триггер D переключится только при условии $A=B=C=1$.

Основное правило для создания синхронного счетчика

Входы J и K каждого триггера должны быть подсоединены таким образом, чтобы на них был высокий уровень сигнала только тогда, когда на выходе каждого триггера младшего порядка уровень сигнала высокий.

Преимущество синхронных счетчиков по сравнению с асинхронными

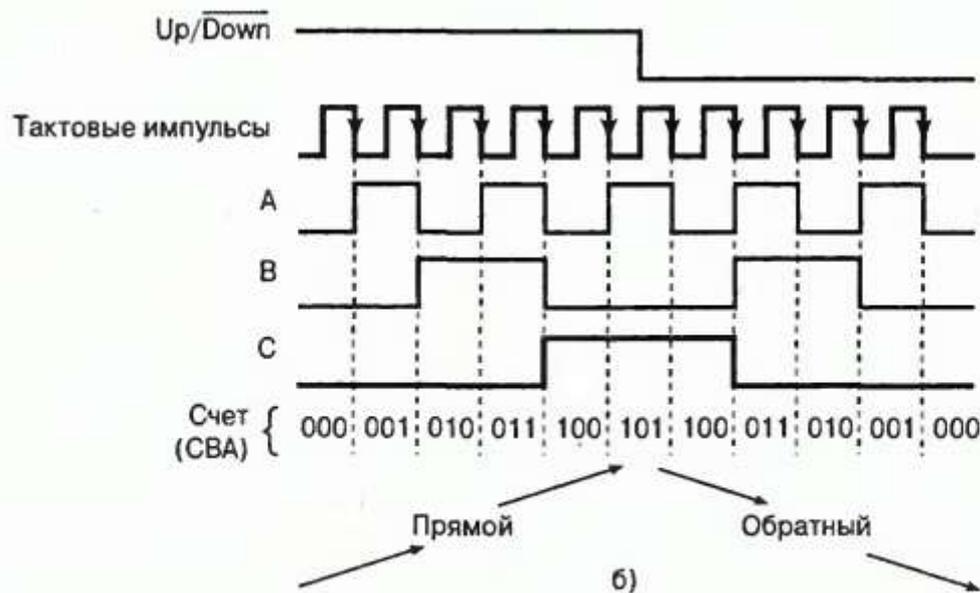
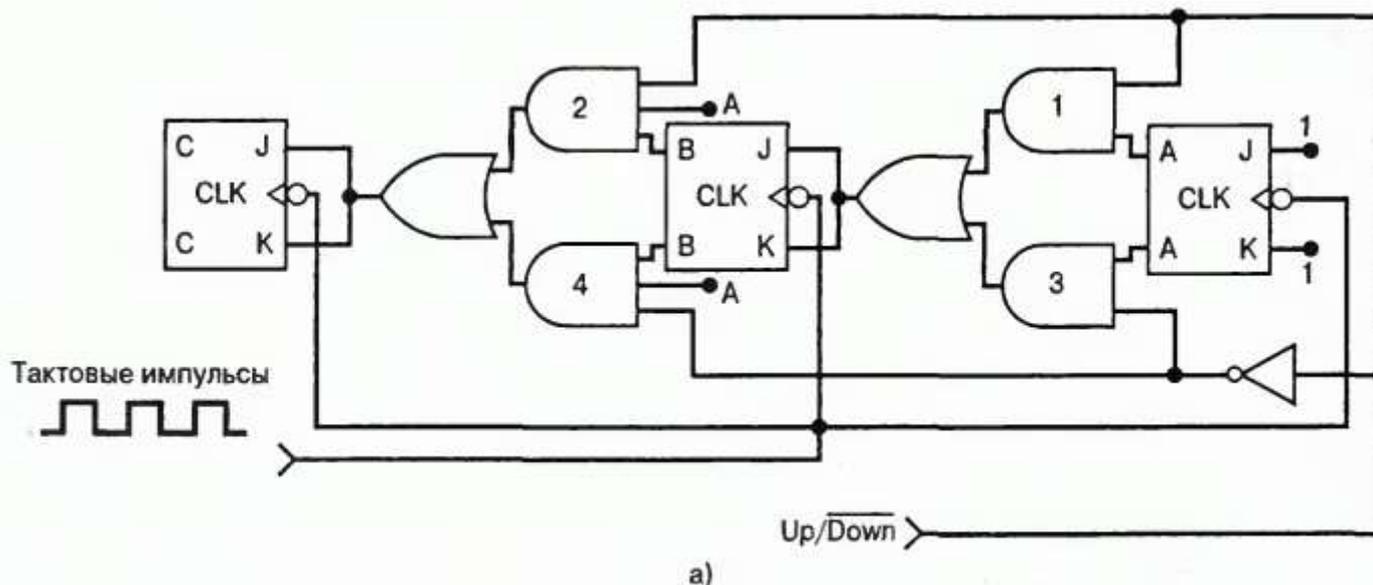
В параллельном счетчике все триггеры переключаются одновременно, т.е. все триггеры синхронно переключаются в момент прихода отрицательного фронта входных тактовых импульсов. Таким образом, в отличие от асинхронных счетчиков общая задержка распространения сигнала не вычисляется посредством сложения задержек всех триггеров, входящих в состав счетчика. Вместо сложения времен задержки всех счетчиков общее время реакции синхронного счетчика, подобного изображенному на рис. 7.17, является суммой времени переключения *одного* триггера и времени передачи на новые логические уровни через *одиночный* логический элемент И до достижения сигналом входов J и K . Таким образом, для синхронного счетчика

$$\text{общая задержка} = t_{зд}(\text{триггера}) + t_{зд}(\text{логического элемента И}).$$

Общая задержка не зависит от количества триггеров в счетчике и она обычно меньше, чем у асинхронных счетчиков с тем же количеством триггеров. Таким образом, синхронный счетчик может работать с более высокой входной частотой. Безусловно, принципиальная схема синхронного счетчика более сложна, чем асинхронного.

Асинхронный последовательный счетчик можно сделать вычитающим, если использовать инверсный выход каждого триггера для управления следующим триггером счетчика. Параллельные вычитающие счетчики можно сформировать аналогичным методом — используя инверсные выходы для управления следующими входами J и K .

На след. рис. показано, как формируется параллельный реверсивный счетчик. Контрольный вход Up/\overline{Down} следует за тем, с каких (прямых или инверсных) выходов триггера сигнал поступает на входы J и K следующего триггера. Когда на Up/\overline{Down} наблюдается *высокий* уровень сигнала, элементы И 1 и 2 открыты, пока элементы 3 и 4 закрыты (отметим инвертор). Это позволяет соединить выходы A и B через логические элементы 1 и 2 со входами J и K триггеров B и C . Когда на Up/\overline{Down} *низкий* уровень сигнала, элементы И 1 и 2 закрыты, пока элементы 3 и 4 открыты. Это позволяет соединить выходы A и B через логические элементы 3 и 4 со входами J и K триггеров B и C . На рис. 7.18, б показаны формы сигналов при работе схемы. Заметим, что для первых пяти входных тактовых импульсов Up/\overline{Down} находится в состоянии 1 и счетчик суммирующий; для пяти последних — $Up/\overline{Down} = 0$ и счетчик вычитающий.



J	K	CLK	
0	0	↓	Q_0
1	0	↓	1
0	1	↓	0
1	1	↓	$\overline{Q_0}$

а) Синхронный реверсивный счетчик с $K_{пер} = 8$; б) счетчик суммирует, пока управляющий вход $Up/\overline{Down} = 1$, и вычитает, когда на управляющем входе ноль

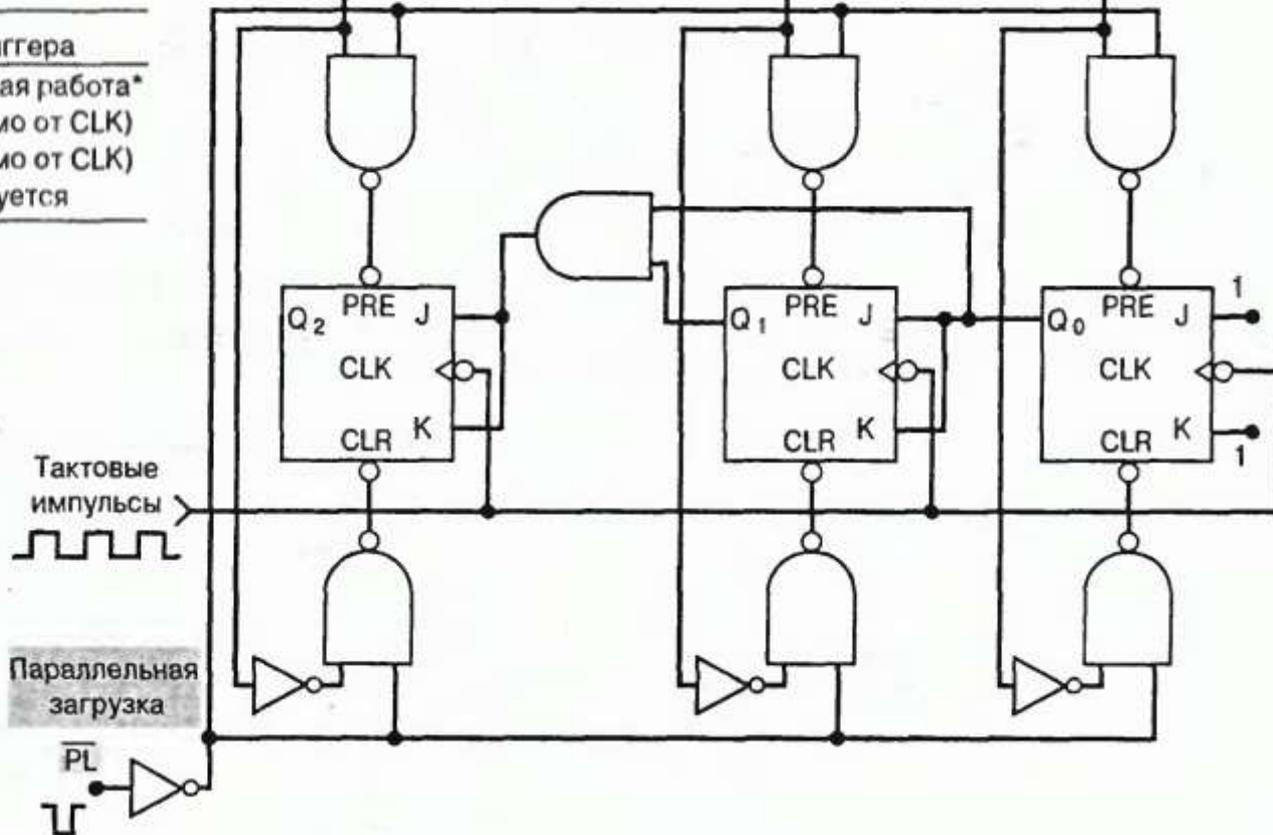
Предустанавливаемые счетчики

Многие синхронные (параллельные) счетчики, которые изготавливаются в виде ИС, разработаны как **предустанавливаемые**; другими словами, они могут быть установлены на любой требуемый счет либо их можно сделать асинхронными (независимо от синхронизирующего сигнала) или синхронными (на управляющем изменении уровня синхросигнала). Эта предустановочная операция выполняется в счетчиках с параллельной установкой.

Параллельные входы данных P_2 P_1 P_0

PRESET	CLEAR	Реакция триггера
1	1	Синхронизируемая работа*
0	1	$Q = 1$ (независимо от CLK)
1	0	$Q = 0$ (независимо от CLK)
0	0	Не используется

J	K	CLK	
0	0	↓	Q_0
1	0	↓	1
0	1	↓	0
1	1	↓	\bar{Q}_0



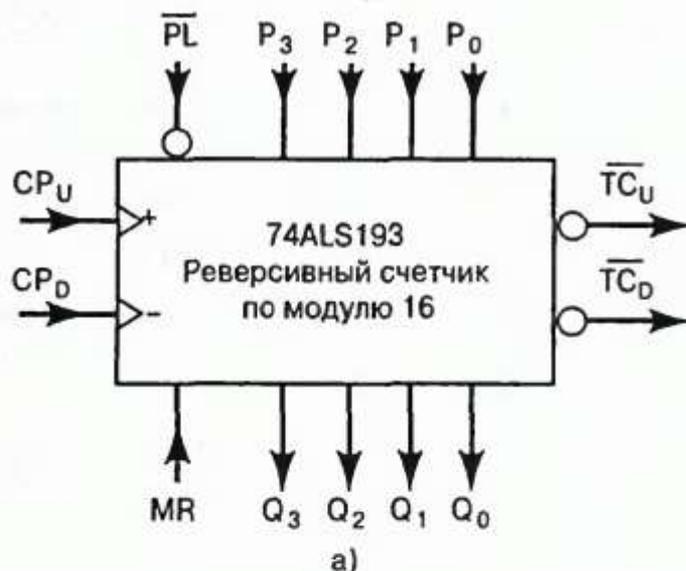
На пред. рис. показана логическая схема трехбитового предустановливаемого параллельного суммирующего счетчика. Входы J , K и CLK соединены для работы в виде параллельного суммирующего счетчика. Асинхронные входы PRESET (вход предустановки) и CLEAR (вход сброса) подсоединены для выполнения асинхронной предустановки. Счетчик совершает любой требуемый счет в любое время путем выполнения следующих действий:

1. Подача требуемого кода на параллельные информационные входы P_2 , P_1 и P_0 .
2. Подача *низкого* уровня сигнала на вход параллельной установки \overline{PL} .

Данная процедура выполняет асинхронную передачу сигналов P_2 , P_1 и P_0 в триггеры Q_1 , Q_2 и Q_0 соответственно. Это *принудительная передача* независимо от состояний входов J , K и CLK . Влияние входа CLK будет заблокировано, пока на \overline{PL} уровень сигнала *низкий*. При $\overline{PL} = 0$ каждый триггер будет иметь один из своих асинхронных входов активированным. Как только на входе \overline{PL} установится *высокий* уровень сигнала, триггеры смогут реагировать на сигналы, поступающие на входы CLK , и будут продолжать счет в суммирующем режиме со значения, которое было загружено в счетчик.

Например, $P_2 = 1$, $P_1 = 0$ и $P_0 = 0$. Пока на входе \overline{PL} *высокий* уровень сигнала, эти входы параллельной загрузки не влияют на работу счетчика. Если в счетчик поступают синхроимпульсы, то он будет выполнять нормальные операции в суммирующем режиме. Теперь предположим, что на \overline{PL} подан *низкий* уровень сигнала в момент, когда счетчик находился в состоянии 010 (т.е. $Q_1 = 0$, $Q_2 = 1$ и $Q_0 = 0$). *Низкий* уровень сигнала на \overline{PL} сформирует *низкие* уровни на входе CLK триггера Q_1 и на входах PRE триггеров Q_2 и Q_0 таким образом, что счетчик перейдет в состояние 101 независимо от происходящего на входе CLK . Счетчик будет удерживаться в состоянии 101 до тех пор, пока \overline{PL} деактивируется (на нем появится *высокий* уровень сигнала); в это время счетчик продолжит счет в суммирующем режиме из состояния 101.

Пример предустановливаемого счетчика



а)

Выбор режима

MR	\overline{PL}	CP _U	CP _D	Режим
H	X	X	X	Асинхронный сброс
L	L	X	X	Асинхронная инициализация
L	H	H	H	Без изменений
L	H	↑	H	Прямой счет
L	H	H	↑	Обратный счет

H — высокий; L — низкий;
 X — безразличный;
 ↑ — положительный фронт

в)

Вывод	Описание
CP _U	Тактовый вход прямого счета (активный положительный перепад)
CP _D	Тактовый вход обратного счета (активный положительный перепад)
MR	Асинхронный главный вход сброса (активный высокий уровень)
\overline{PL}	Асинхронный вход параллельной загрузки (активный низкий уровень)
P ₀ -P ₃	Параллельные входы данных
Q ₀ -Q ₃	Выходы триггеров
\overline{TC}_D	Конечный выход при обратном счете, выход заема (активный низкий уровень)
\overline{TC}_U	Конечный выход при прямом счете, выход переноса (активный низкий уровень)

б)

ИС 74ALS193 — реверсивный синхронный счетчик с асинхронной предустановкой и сбросом: а) логическое обозначение; б) входные/выходные характеристики; в) предустановливаемый параллельный счетчик с асинхронной предустановкой

Входы синхронизации CP_U и CP_D

Счетчик реагирует на положительный фронт импульса, поступающего на один или два входа синхронизации. CP_U — суммирующий вход синхронизации. Когда импульсы поступают на этот вход, счетчик увеличивает значение (суммирует) по каждому положительному фронту импульса до максимального значения 1111. Затем он сбрасывается в состояние 0000 и запускается снова. CP_D — вычитающий вход синхронизации. Когда импульсы поступают на этот вход, счетчик уменьшает значение (вычитает) по каждому положительному фронту импульса до минимального значения 0000, затем он сбрасывается в 1111 и снова запускается. Таким образом, когда для счета используется один вход синхронизации, другой вход синхронизации неактивен (на нем *высокий* уровень сигнала).

Вход задающего сброса

Вход задающего сброса — это асинхронный вход, управляемый *высоким* уровнем сигнала, который сбрасывает счетчик в состояние 0000. Вход MR будет удерживать счетчик в состоянии 0000 до тех пор, пока $MR = 1$. Он преобладает над *всеми* другими входами.

Предустановочные входы

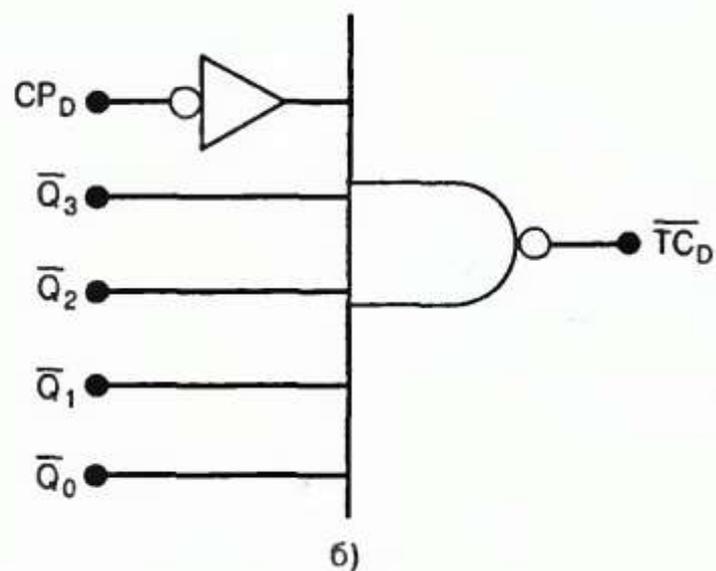
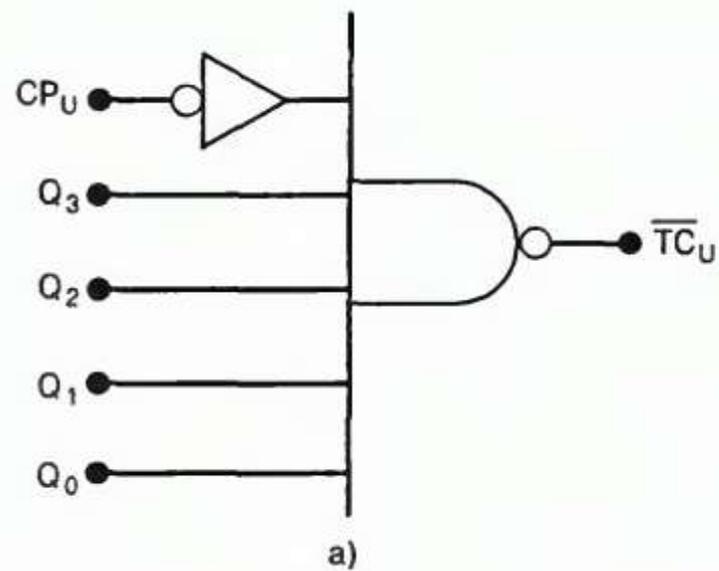
Триггеры, входящие в состав счетчика, могут быть предустановлены по тем же логическим уровням, которые имеются на входах параллельной загрузки P_3, P_2, P_1, P_0 в момент перехода уровня сигнала на входе параллельной загрузки \overline{PL} из *высокого* в *низкий*. Это асинхронная предустановка, которая отменяет счетную операцию. Впрочем, \overline{PL} никак не отреагирует, если вход MR находится в своем управляемом по *высокому* уровню сигнала состоянии.

Счетные выходы

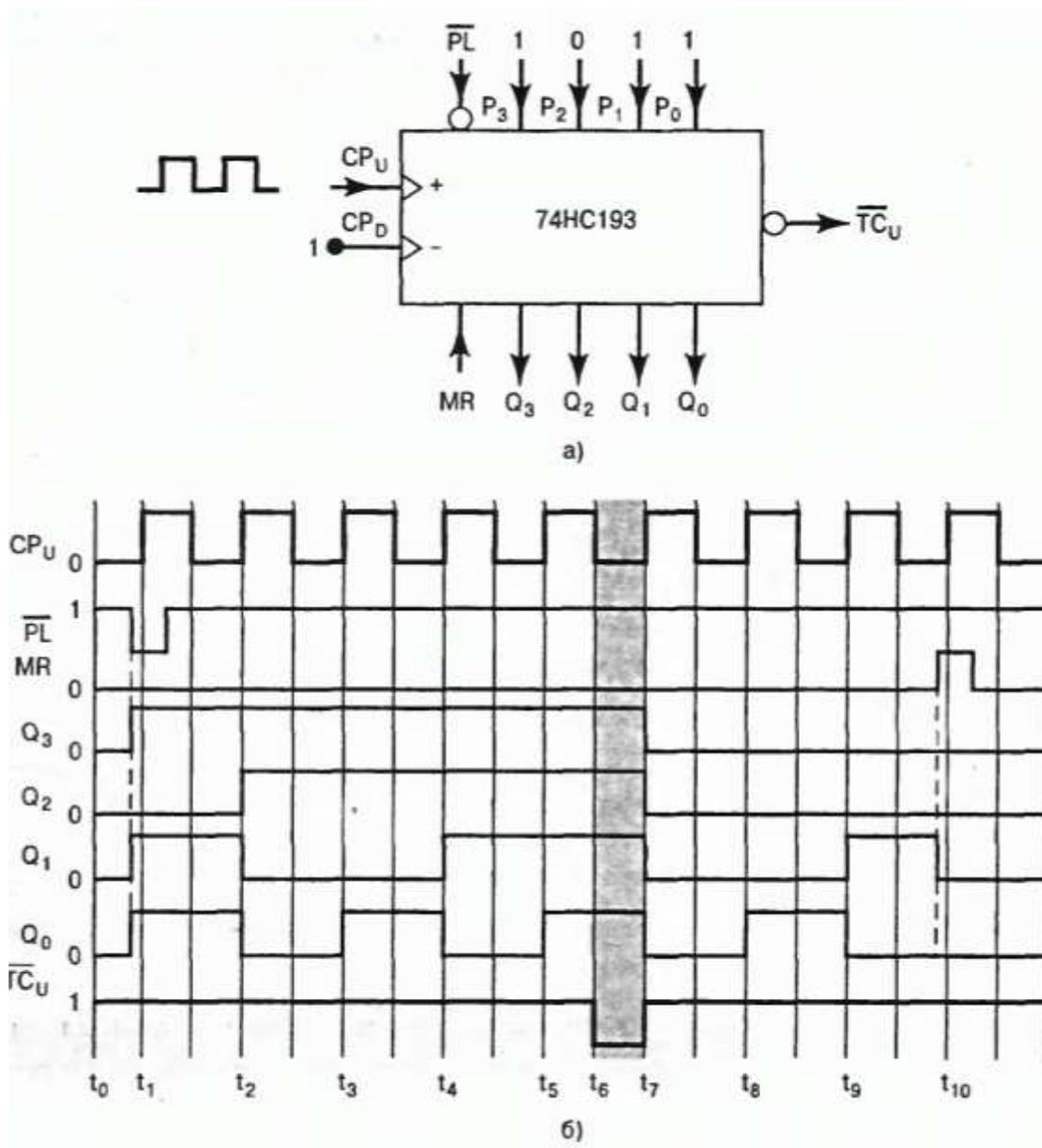
Текущее состояние счетчика всегда подается на выходы триггеров Q_3 , Q_2 , Q_1 и Q_0 , где Q_0 — младший значащий разряд, а Q_3 — старший значащий разряд.

Выходы конечного счета

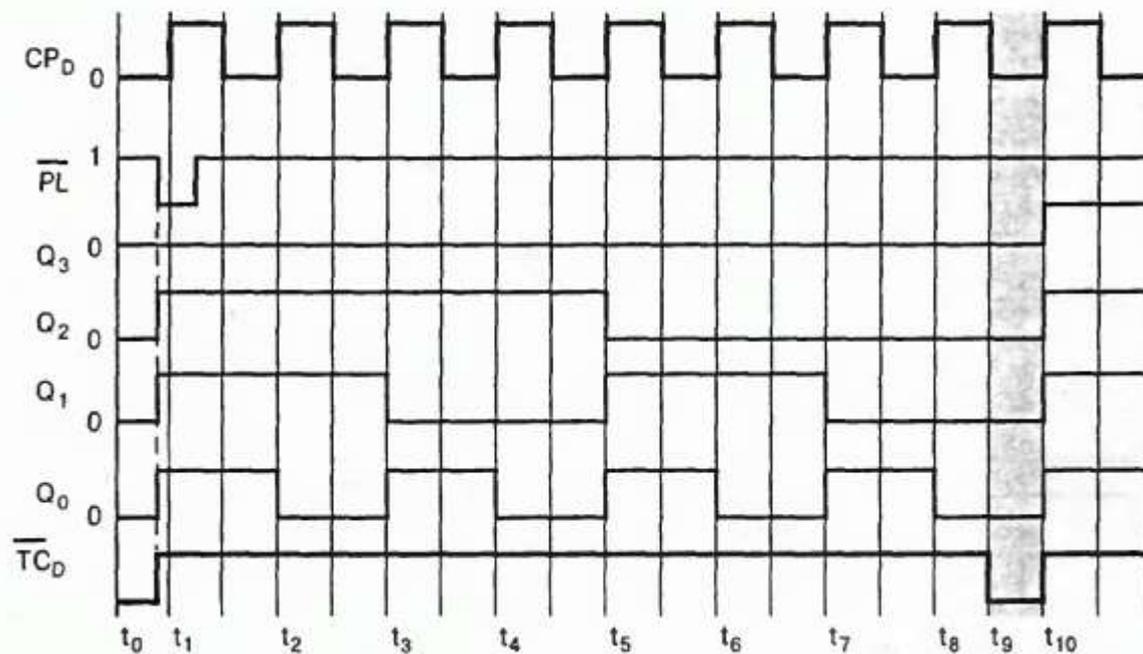
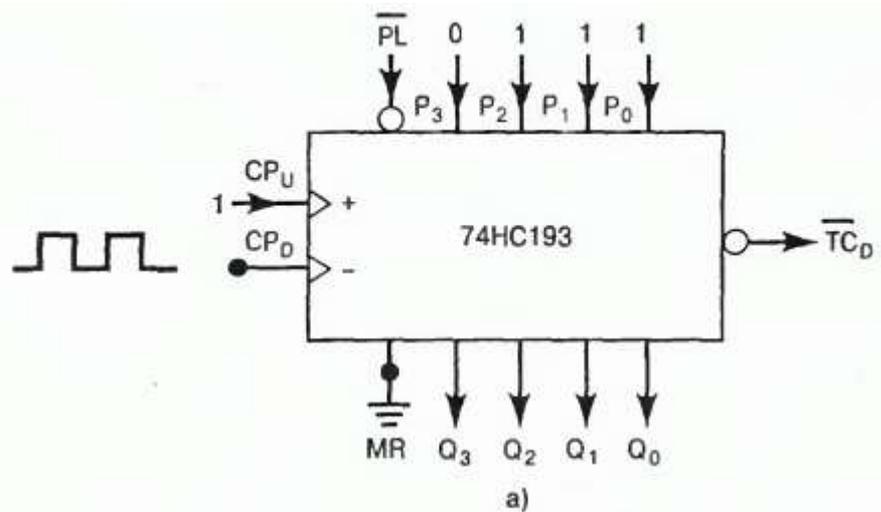
Выходы конечного счета используются при наличии нескольких ИС 74ALS193, которые соединены как многокаскадный счетчик для формирования большего коэффициента пересчета. В суммирующем режиме выход $\overline{TC_U}$ счетчика младшего порядка подсоединен ко входу CP_U следующего счетчика старшего порядка. В вычитающем режиме выход $\overline{TC_D}$ счетчика младшего порядка подсоединяется ко входу CP_D следующего счетчика старшего порядка.

Логика формирования $\overline{TC_U}$ на ИС 74ALS193

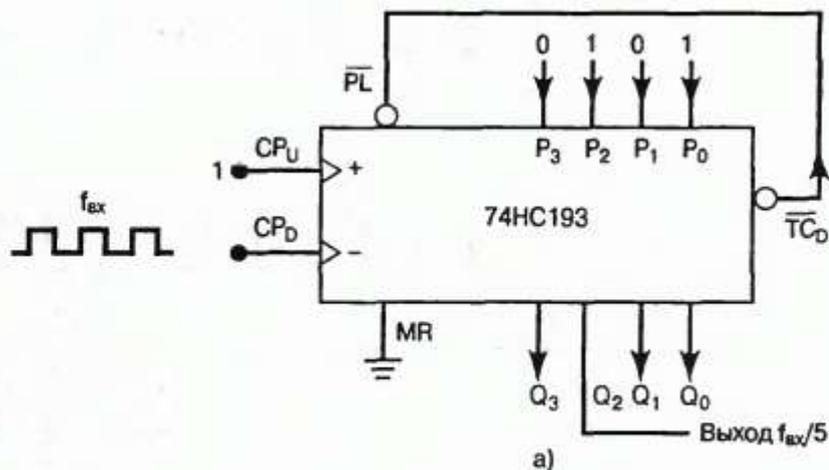
Суммирующий счетчик



Вычитающий счетчик

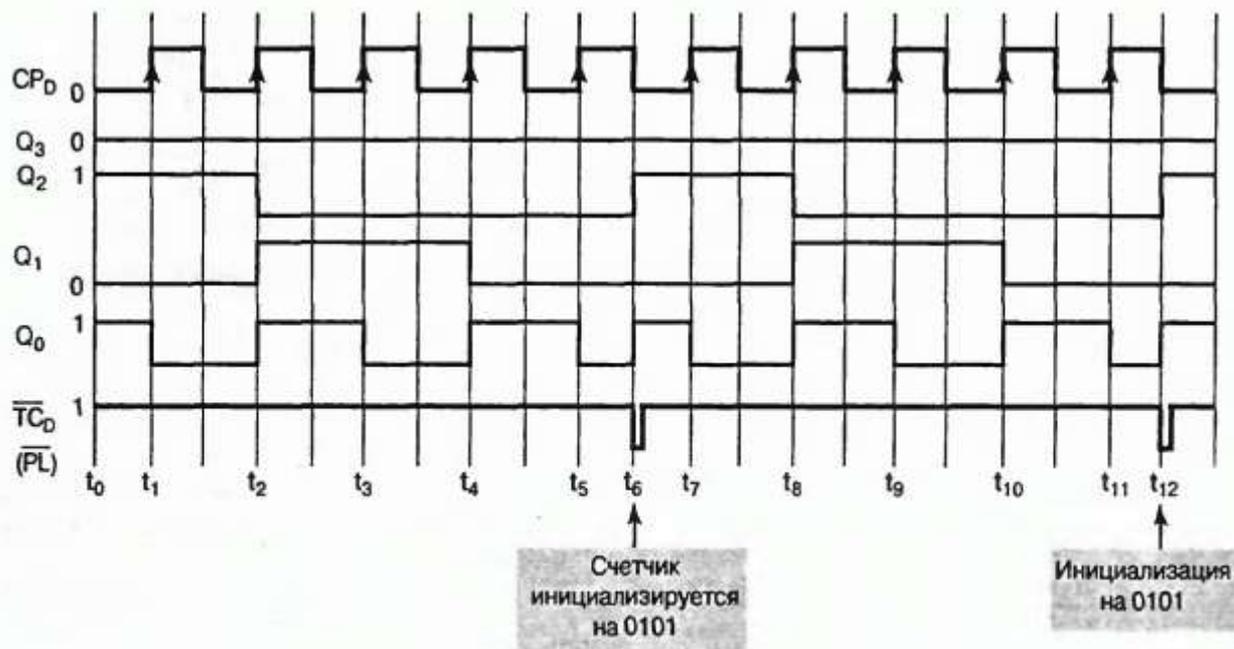


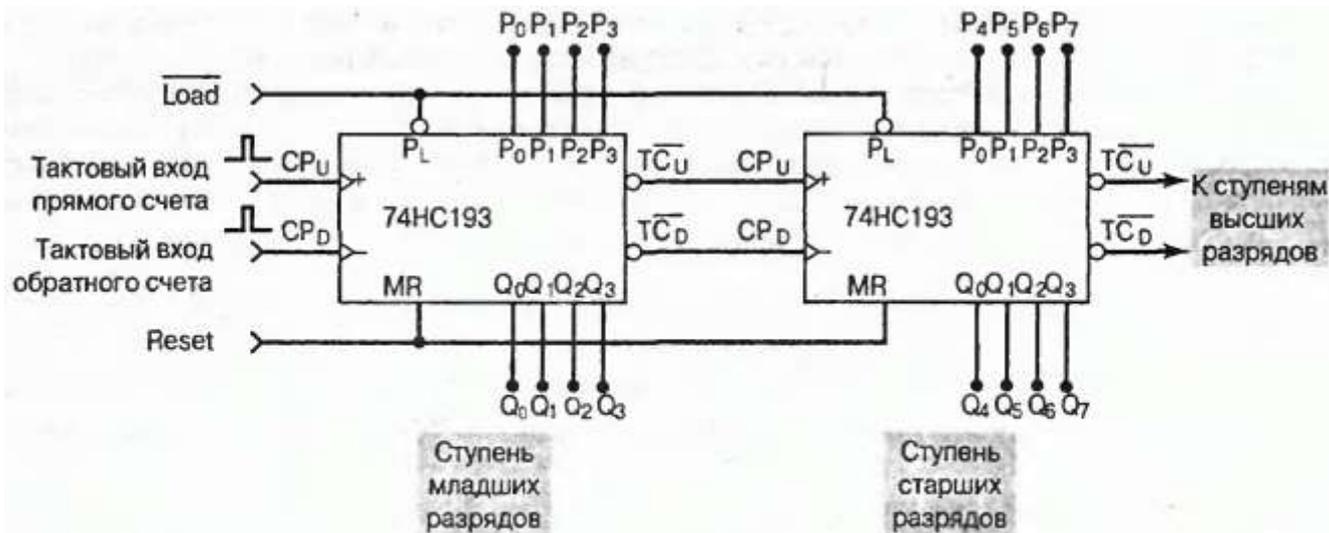
Предустанавливаемые счетчики можно подключать для работы с различными коэффициентами пересчета без применения дополнительных логических элементов.



Особенность

Состояний 6 (0,1,2,3,4,5), а $K_{пер}=5$





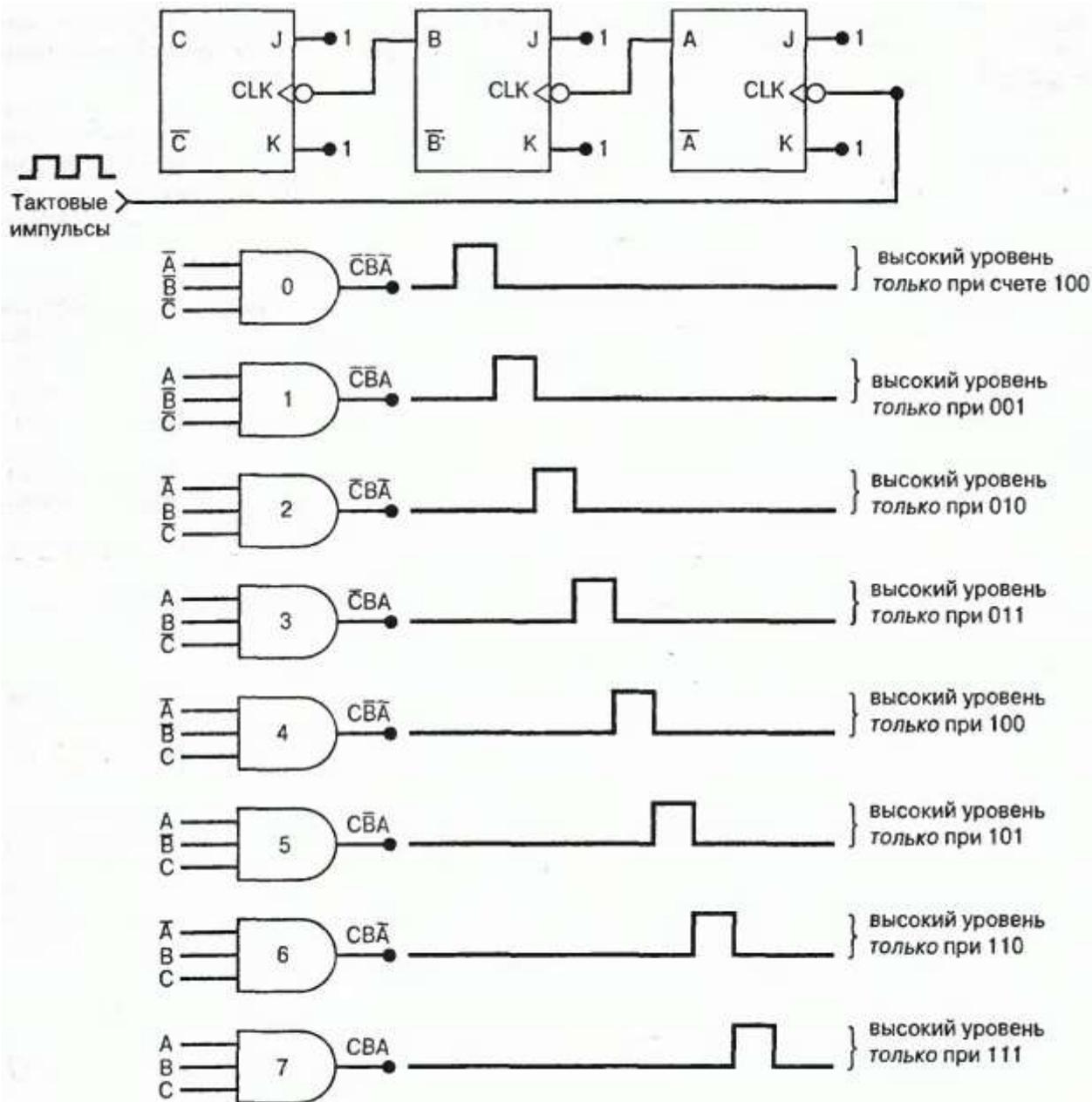
Двухкаскадная
схема

Примечание. Вход $Reset$ имеет приоритет по сравнению с тактовыми входами и входом \overline{Load} . Вход \overline{Load} имеет приоритет по сравнению с тактовыми входами.

Как описано выше, выходы \overline{TC}_D и \overline{TC}_U при соединении нескольких счетчиков на ИС 74HC193 образуют многокаскадную схему. На рис. 7.25 две ИС 74HC193 формируют двухкаскадную схему реверсивного счетчика, которая эффективно увеличивает счетный диапазон в суммирующем режиме от 0 до 255 и в вычитающем режиме от 255 до 0. На рисунке слева находится первый каскад. На этот каскад поступают сигналы с одного или другого входа синхронизации. Выходы \overline{TC}_D и \overline{TC}_U этого каскада управляют входами второго каскада. Заметим, что использованы общие входы \overline{Load} и $Reset$. Входы параллельной загрузки второго каскада обозначены P_4, P_5, P_6, P_7 ; выходы этого каскада обозначены Q_4, Q_5, Q_6, Q_7 . В этом восьмибитовом счетчике можно установить любое восьмибитовое число, с которым в качестве начального значения данный счетчик может работать в вычитающем или суммирующем режиме. В любой момент времени состояние счетчика можно определить по состоянию выходов Q_0-Q_7 .

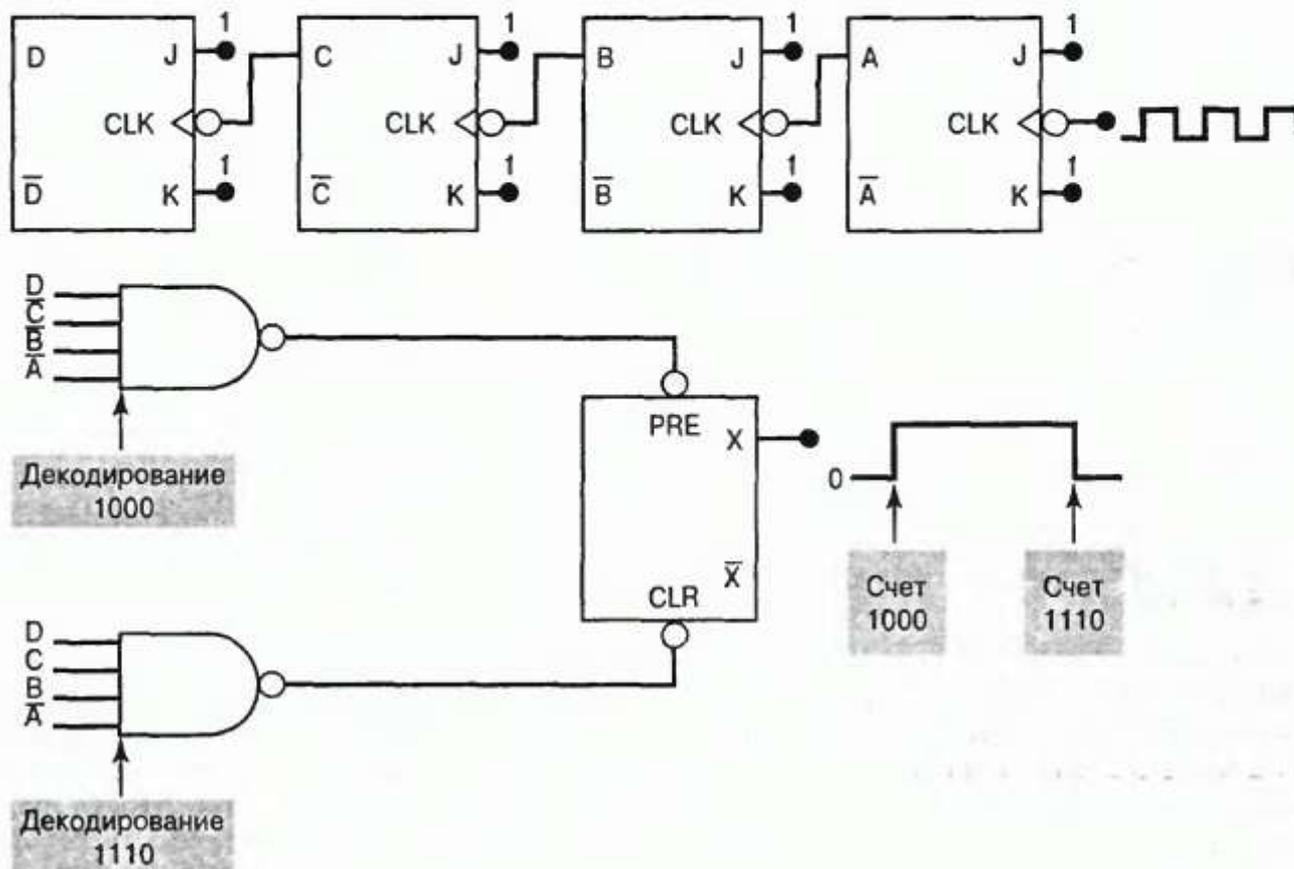
Декодирование значения счетчика

Счетчик с $K_{пер} = X$ имеет X различных состояний; каждое состояние — это определенная последовательность нулей и единиц, хранимых триггерами, включенными в счетчик. Декодирующая схема — это логическая схема, которая формирует X различных выходов, каждый из которых детектирует (декодирует) текущее состояние счетчика. Декодирующие выходы можно сконструировать таким образом, что в процессе декодирования на выход выводится высокий или низкий уровень сигнала. Декодер, управляемый по высокому уровню сигнала, для индикации декодирования формирует на выходах высокий уровень сигнала. Декодер, управляемый по низкому уровню сигнала, для индикации декодирования формирует на выходах высокий уровень сигнала.



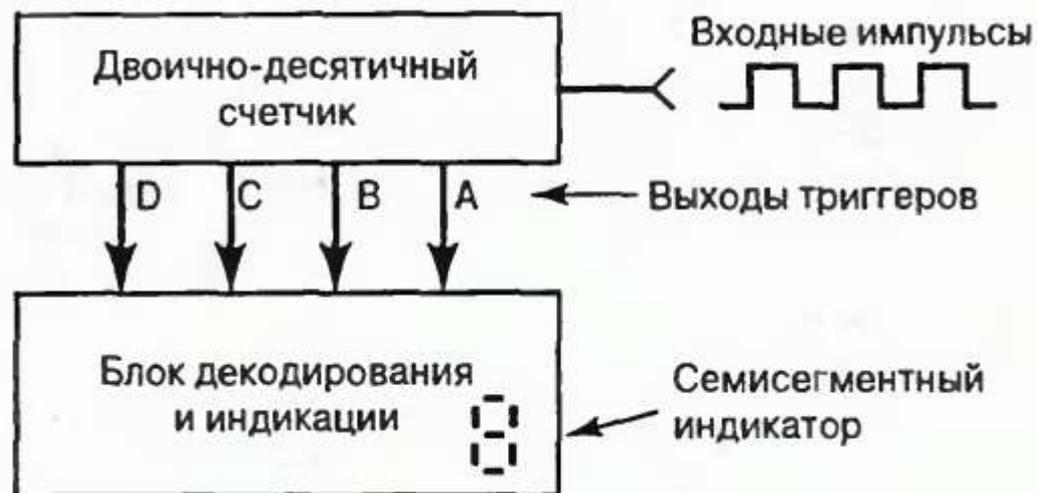
Использование элементов И для декодирования счетчика с $K_{пер} = 8$

На рис. представлен счетчик для формирования управляющего сигнала, который используется для контроля над такими устройствами, как двигатель, электромагнит или нагреватель. Счетчик с $K_{пер} = 16$ работает циклически. Каждый раз, когда счетчик устанавливается в состояние 8 (1000), верхний элемент И-НЕ вырабатывает низкий уровень сигнала, который устанавливает триггер X в состояние 1. Триггер X остается в состоянии 1 до момента, когда счетчик достигает значения 14 (1110). В этот момент нижний элемент И-НЕ декодирует его и вырабатывает низкий уровень сигнала для сброса триггера X в состояние 0. Таким образом, на выходе триггера X высокий уровень сигнала будет установлен в каждом цикле работы счетчика между значениями 8 и 14.



Декодирование двоично-десятичного счетчика

Двоично-десятичный счетчик имеет десять различных состояний, техника декодирования которых была описана выше. Двоично-десятичные декодеры имеют десять выходов, соответствующих десятичным цифрам от нуля до девяти, и отображающих состояния триггеров счетчика. Эти десять выходов можно также использовать для управления десятью светодиодами для визуального отображения. Часто вместо десяти отдельных светодиодов используется одно устройство индикации для отображения десятичных значений от нуля до девяти. Одна категория десятичных отображающих устройств содержит семь небольших сегментов, сделанных из материала (обычно светодиоды или жидкокристаллические индикаторы), который либо сам излучает свет, либо отражает окружающий свет. Выходы двоично-десятичного декодера управляют свечением сегментов для вывода на отображающее устройство соответствующего десятичного числа.



Последовательное включение двоично-десятичных счетчиков



1. Первоначально все счетчики сброшены в состояние 0. Таким образом, на отображающем устройстве высвечивается значение 000.
2. При поступлении на вход счетных импульсов двоично-десятичный счетчик единиц увеличивает текущее значение на единицу по каждому счетному импульсу. После поступления девяти счетных импульсов двоично-десятичные счетчики разрядов десятков и сотен остаются в состоянии 0, а счетчик разряда единиц находится в состоянии 9 (1001). Таким образом, на десятичном индикаторе отображается значение 009.
3. При поступлении десятого счетного импульса счетчик разряда единиц сбрасывается в состояние 0 и на выходе триггера *D* осуществляется переход из 1 в 0. Переход из 1 в 0 воздействует на счетчик разряда десятков как тактовый импульс и увеличивает значение счетчика на единицу. Таким образом, после поступления десяти счетных импульсов на десятичном индикаторе отобразится значение 010.
4. При поступлении дополнительных импульсов счетчик разряда единиц продолжает увеличивать значение на единицу, при поступлении каждого десятого импульса — сбрасывается в 0 и увеличивает значение счетчика разряда десятков на единицу. Таким образом, после поступления девяноста девяти импульсов счетчики разряда десятков и единиц находятся в состоянии 9. На десятичном индикаторе отображается значение 099.
5. При поступлении сотого входного импульса счетчик разряда единиц сбрасывается в состояние 0, который в свою очередь сбрасывает счетчик разряда десятков также в состояние 0. На выходе триггера *D* счетчика разряда десятков происходит переход из состояния 1 в состояние 0, который воздействует на счетчик разряда сотен как тактовый импульс и увеличивает значение счетчика разряда сотен на единицу. Таким образом, после поступления ста импульсов на десятичном индикаторе отобразится значение 100.
6. Этот процесс продолжается до поступления 999 импульсов. При поступлении 1000-го импульса все счетчики сбрасываются в состояние 0.

Проектирование синхронного счетчика

Возможны ситуации, когда счетчику для работы необходимо использовать счетную последовательность, которая не является обычной двоичной последовательностью, например: 000, 010, 101, 001, 011, 000 и т.д.

Существует несколько методов разработки счетчиков, которые формируют произвольную последовательность. Рассмотрим детали простого способа, который предусматривает использование J - K -триггеров в схеме синхронного счетчика. Тот же метод может быть использован при разработке счетчика на D -триггерах.

Предыдущее и следующее состояние

Предыдущее состояние			Следующее состояние		
C	B	A	C	B	A
1	0	1	0	1	1

Для **гарантированной** установки триггера в необходимое состояние на J - K входах и каждого триггера должны быть установлены корректные уровни сигнала перед поступлением каждого тактового импульса. При поступлении каждого следующего тактового импульса на входах и каждого триггера должны быть корректные уровни сигнала, так как это может стать причиной изменения состояния триггера C из 1 в 0, триггера B из 0 в 1, триггера A из 1 в 1 (т.е. без изменений).

Таблица истинности и таблица возбуждений

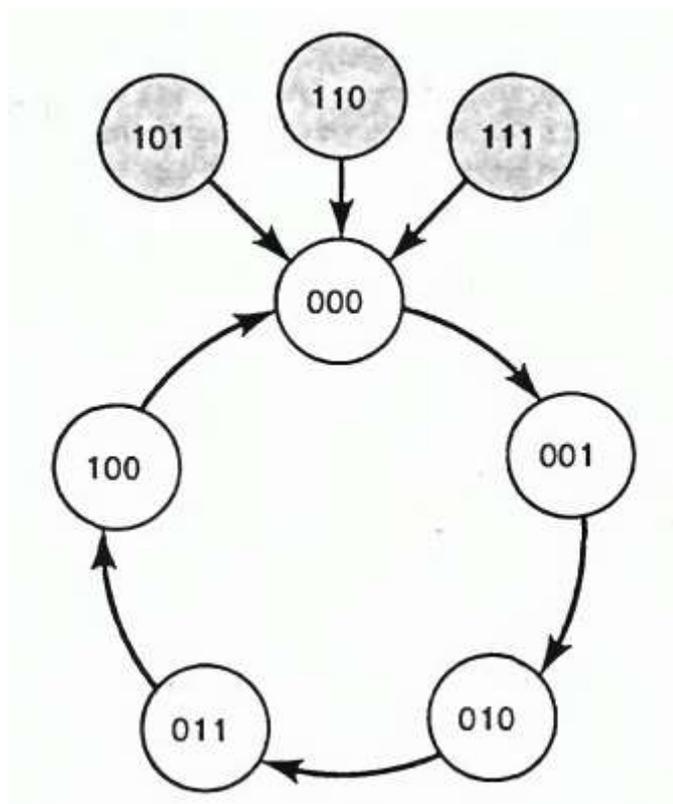
J	K	CLK	
0	0	↓	Q_0
1	0	↓	1
0	1	↓	0
1	1	↓	$\overline{Q_0}$

Переключение уровня на выходе	Текущее состояние $Q(N)$	Следующее состояние $Q(N+1)$	J	K
0→0	0	0	0	x
0→1	0	1	1	x
1→0	1	0	x	1
1→1	1	1	x	0

Этап 1. Определить необходимое количество разрядов и требуемую счетную последовательность.

<i>C</i>	<i>B</i>	<i>A</i>
0	0	0
0	0	1
0	1	0
0	1	1
1	0	0
0	0	0
0	0	1
и т.д.		

Этап 2. Нарисовать диаграмму переходов состояний, указывающую все возможные состояния, включая те, которые не входят в состав требуемой счетной последовательности.



Этап 3. Использовать диаграмму переходов для создания таблицы, которая перечисляет все возможные текущие состояния и их последующие состояния.

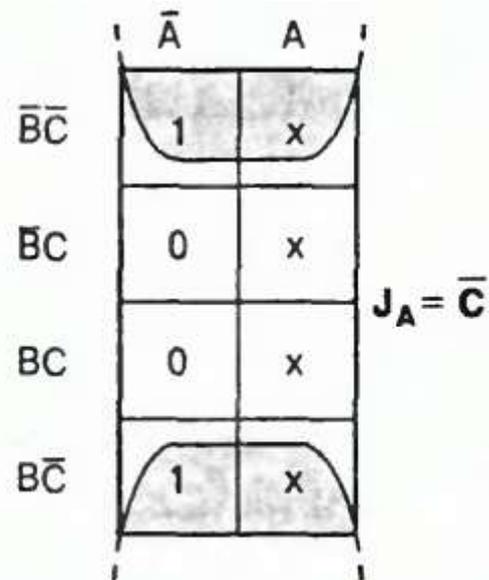
Номер строки	Текущее состояние			Последующее состояние		
	<i>C</i>	<i>B</i>	<i>A</i>	<i>C</i>	<i>B</i>	<i>A</i>
1	0	0	0	0	0	1
2	0	0	1	0	1	0
3	0	1	0	0	1	1
4	0	1	1	1	0	0
5	1	0	0	0	0	0
6	1	0	1	0	0	0
7	1	1	0	0	0	0
8	1	1	1	0	0	0

Этап 4. Добавить столбец к этой таблице для каждого входа J и K . Для каждого текущего состояния указать логический уровень, который необходимо приложить для осуществления перехода в последующее состояние.

Номер строки	Текущее состояние			Последующее состояние								
	C	B	A	C	B	A	J_C	K_C	J_B	K_B	J_A	K_A
1	0	0	0	0	0	1	0	x	0	x	1	x
2	0	0	1	0	1	0	0	x	1	x	x	1
3	0	1	0	0	1	1	0	x	x	0	1	x
4	0	1	1	1	0	0	1	x	x	1	x	1
5	1	0	0	0	0	0	x	1	0	x	0	x
6	1	0	1	0	0	0	x	1	0	x	x	1
7	1	1	0	0	0	0	x	1	x	1	0	x
8	1	1	1	0	0	0	x	1	x	1	x	1

Этап 5. Разработать логические схемы, устанавливающие логические уровни на каждый вход J и K .

Текущее состояние			J_A
C	B	A	
0	0	0	1
0	0	1	x
0	1	0	1
0	1	1	x
1	0	0	0
1	0	1	x
1	1	0	0
1	1	1	x



$$K_A = 1.$$

	\bar{A}	A
$\bar{B}\bar{C}$	0	0
$\bar{B}C$	x	x
BC	x	x
BC	0	1

$$J_C = AB$$

	\bar{A}	A
$\bar{B}\bar{C}$	x	x
$\bar{B}C$	1	1
BC	1	1
BC	x	x

$$K_C = 1$$

	\bar{A}	A
$\bar{B}\bar{C}$	0	1
$\bar{B}C$	0	0
BC	x	x
BC	x	x

$$J_B = AC$$

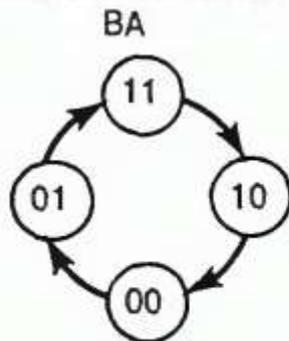
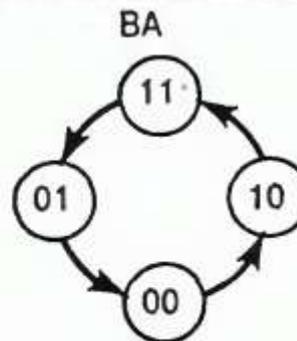
	\bar{A}	A
$\bar{B}\bar{C}$	x	x
$\bar{B}C$	x	x
BC	1	1
BC	0	1

$$K_B = A + C$$

Проектирование управляющего элемента для шагового двигателя



а)

По часовой стрелке
 $D = 0$ Против часовой стрелки
 $D = 1$ 

б)

Для правильного вращения обмотки 1 и 2 должны быть всегда в противоположных состояниях. Это значит, что когда на обмотку 1 подано питание, то обмотка 2 отключена, и наоборот. Подобным образом обмотки 3 и 4 также должны быть всегда в противоположных состояниях.

Этапы 3 и 4.

<i>Текущее состояние</i>			<i>Последующее состояние</i>						
<i>D</i>	<i>B</i>	<i>A</i>	<i>D</i>	<i>B</i>	<i>A</i>	<i>J_B</i>	<i>K_B</i>	<i>J_A</i>	<i>K_A</i>
0	0	0	0	0	1	0	x	1	x
0	0	1	0	1	1	1	x	x	0
0	1	0	0	0	0	x	1	0	x
0	1	1	0	1	0	x	0	x	1
1	0	0	1	1	0	1	x	0	x
1	0	1	1	0	0	0	x	x	1
1	1	0	1	1	1	x	0	1	x
1	1	1	1	0	1	x	1	x	0

Этап 5

	\bar{D}	D
$\bar{B}\bar{A}$	0	1
$\bar{B}A$	1	0
BA	x	x
$B\bar{A}$	x	x

$$J_B = \bar{D}A + D\bar{A} = D \oplus A$$

	\bar{D}	D
$\bar{B}\bar{A}$	x	x
$\bar{B}A$	x	x
BA	0	1
$B\bar{A}$	1	0

$$K_B = \bar{D}\bar{A} + DA = D \oplus A$$

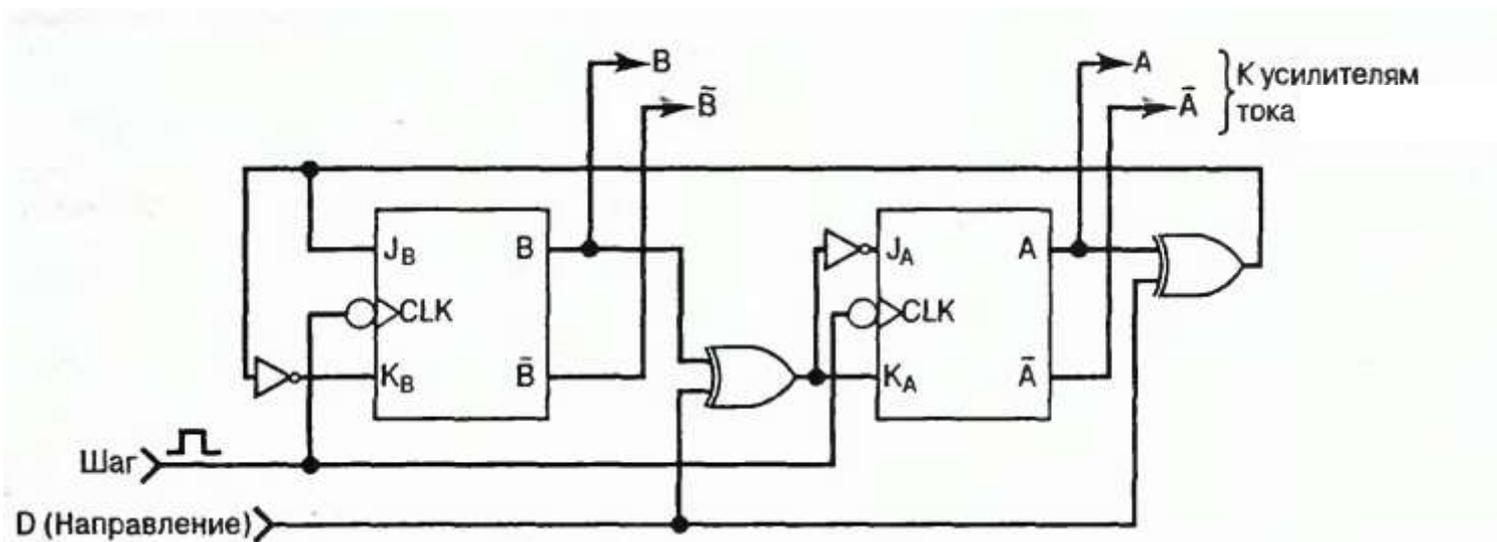
	\bar{D}	D
$\bar{B}\bar{A}$	1	0
$\bar{B}A$	x	x
BA	x	x
$B\bar{A}$	0	1

$$J_A = \bar{D}\bar{B} + DB = D \oplus B$$

	\bar{D}	D
$\bar{B}\bar{A}$	x	x
$\bar{B}A$	0	1
BA	1	0
$B\bar{A}$	x	x

$$K_A = \bar{D}B + D\bar{B} = D \oplus B$$

Этап 6

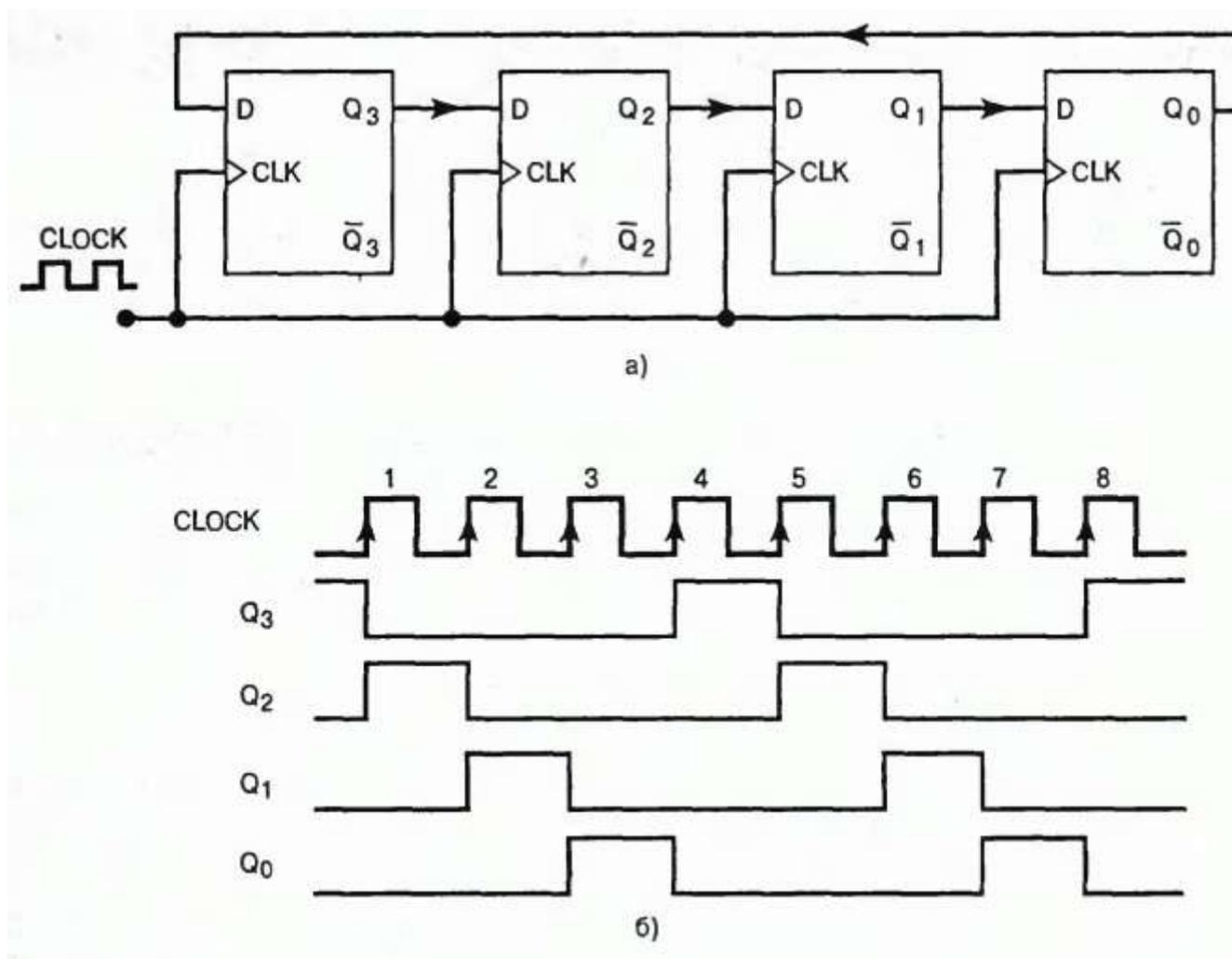


Этап 7 ????

Счетчик на сдвиговых регистрах

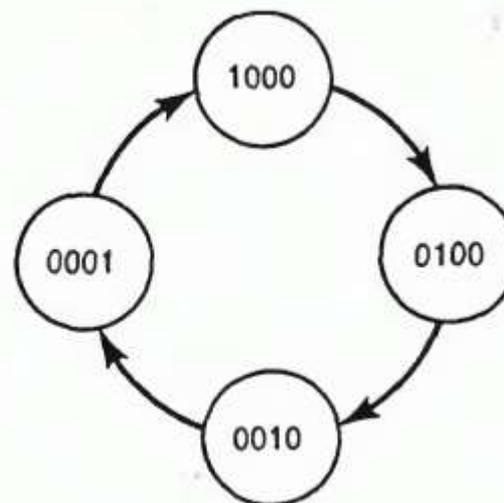
В счетчиках на сдвиговых регистрах используют обратную связь, которая означает, что выход последнего триггера в регистре тем или иным образом подключен на вход первого триггера.

Кольцевой счетчик



Q ₃	Q ₂	Q ₁	Q ₀	Тактовые импульсы
1	0	0	0	0
0	1	0	0	1
0	0	1	0	2
0	0	0	1	3
1	0	0	0	4
0	1	0	0	5
0	0	1	0	6
0	0	0	1	7
.
.

в)



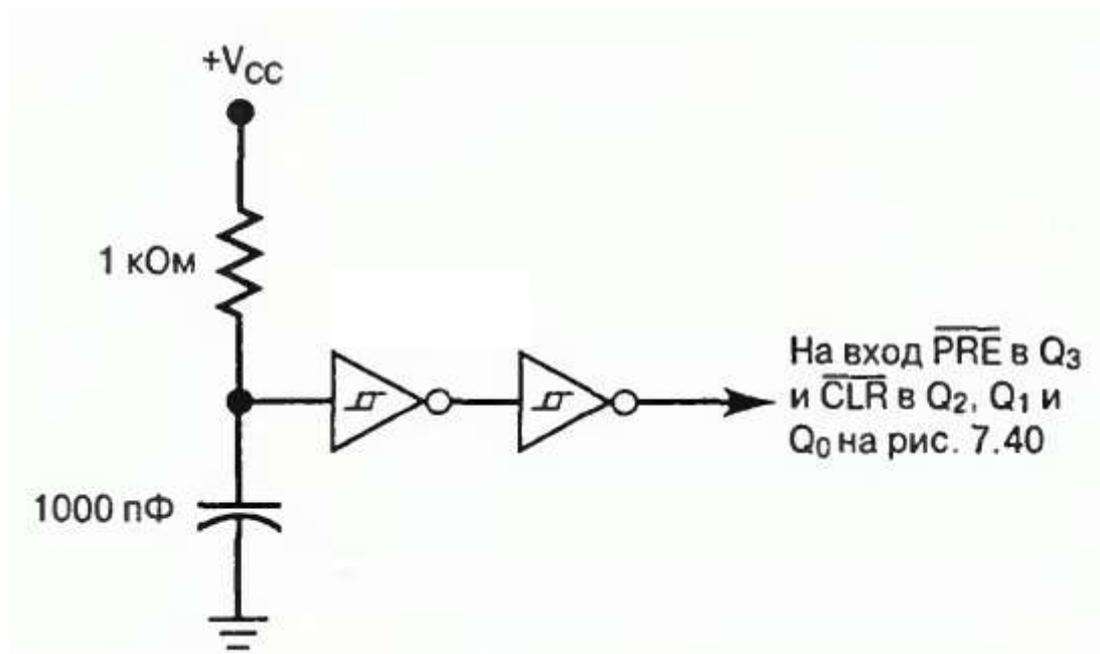
г)

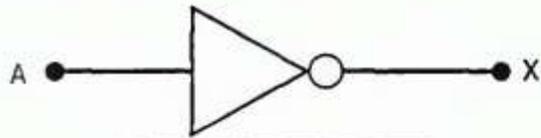
Представленный счетчик работает как счетчик с $K_{пер} = 4$, так как он имеет *четыре* различных состояния. Хотя эта схема не предназначена для счета в нормальной двоичной последовательности, она все равно является счетчиком, так как каждому значению соответствует единственное состояние триггера. Отметим, что диаграмма каждого выхода триггера характеризуется частотой, равной одной четвертой частоты тактового импульса (поскольку это кольцевой счетчик с $K_{пер} = 4$).

Кольцевые счетчики можно реализовать с любым необходимым коэффициентом пересчета. В кольцевом счетчике с $K_{\text{пер}} = N$ применяется N триггеров, соединенных соответственно. Вообще, для построения кольцевого счетчика необходимо больше триггеров, нежели их потребуется для двоичного счетчика с аналогичным коэффициентом пересчета; к примеру, кольцевой счетчик с $K_{\text{пер}} = 8$ включает восемь триггеров, а двоичный — только три.

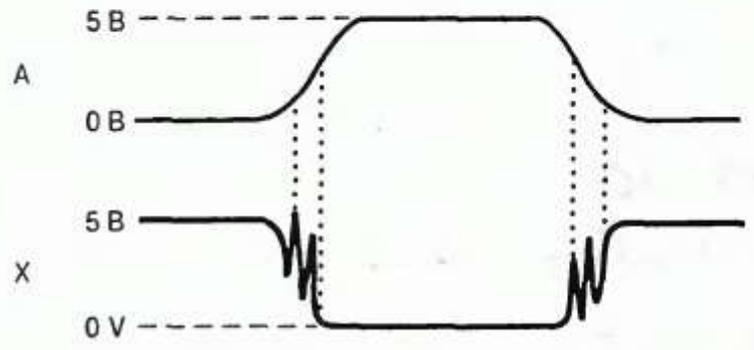
Несмотря на этот недостаток, кольцевой счетчик все же находит свое применение, так как он может быть декодирован без использования дешифрирующей схемы. Дешифрирующий сигнал для каждого состояния исходит из выхода соответствующего триггера. В некоторых случаях все же лучше применять кольцевой счетчик нежели двоичный с его декодирующей схемой. Кольцевой счетчик часто используют для управления последовательностью операций в устройстве.

Для корректной работы кольцевой счетчик должен запускаться с одним состоянием триггера — 1, а на всех остальных триггерах должны быть 0. Начальное состояние триггеров при включении непредсказуемо, поэтому до подачи синхроимпульсов следует установить счетчик в необходимое положение. Один из способов сделать это подать кратковременный импульс на асинхронный вход **PRE** одного из триггеров (Q3) и на входы **CLR** всех остальных триггеров. Второй способ представлен ниже. При включении емкость относительно медленно заряжается до размерности $+V_{CC}$. Уровень сигнала на выходе инвертора 1 триггера Шмитта остается высоким, а уровень на выходе инвертора 2 будет сохраняться низким до тех пор, пока потенциал емкости не превысит положительного предела напряжения (V_{T+}) входа инвертора 1 (около 1,7 вольта). Это будет удерживать уровень сигнала на входе **PRE** триггера Q3 и входов **CLR** Q2, Q1 и Q0 низким, что будет гарантировать установку начального положения 1000.

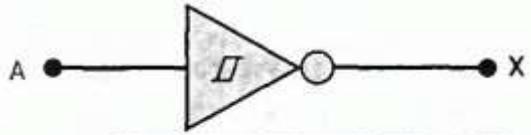




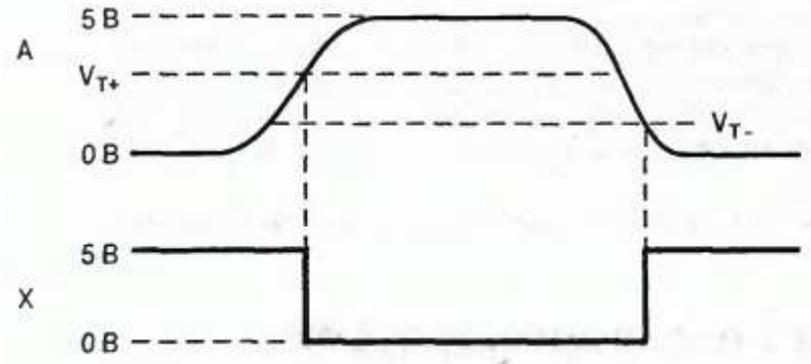
Обычный инвертор



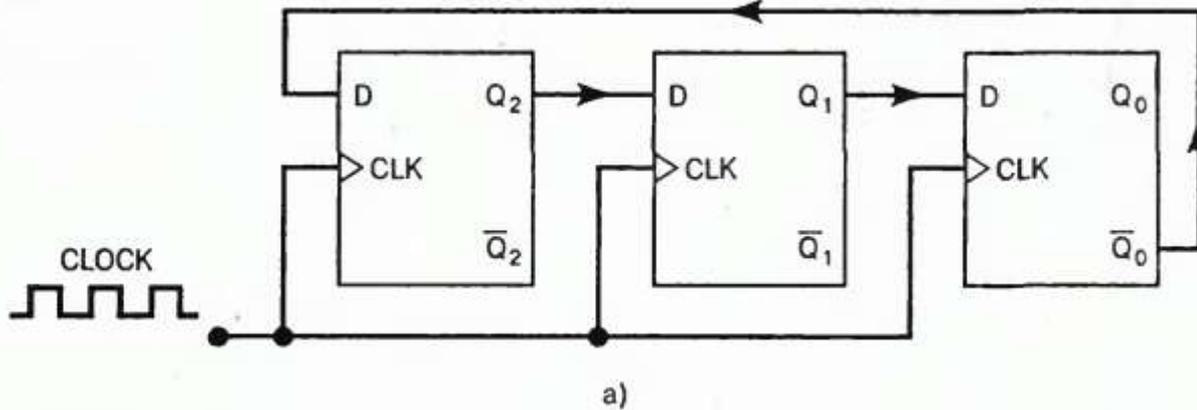
На выходе могут появиться колебания, если время перепада на входе слишком велико



Инвертор с триггером Шмитта

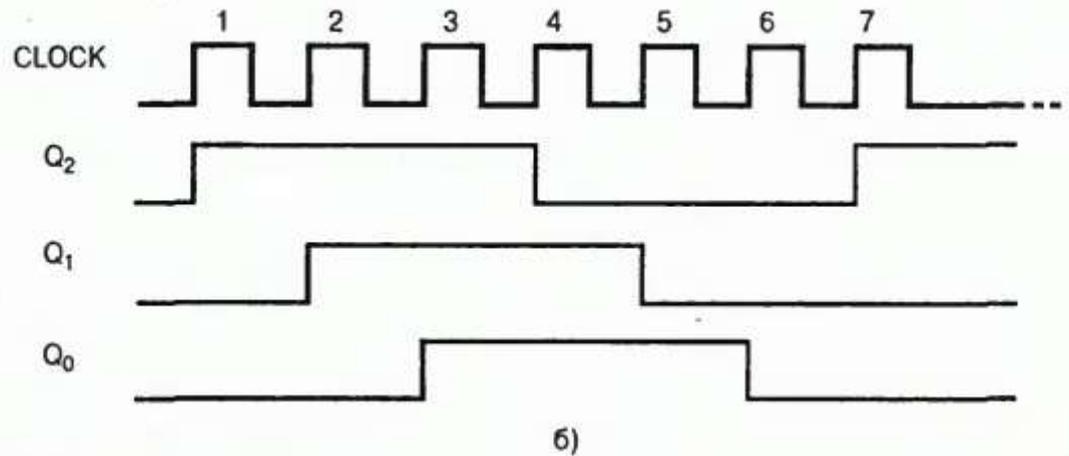


На выходе четкие, резкие перепады, не зависящие от времени перепада на входе



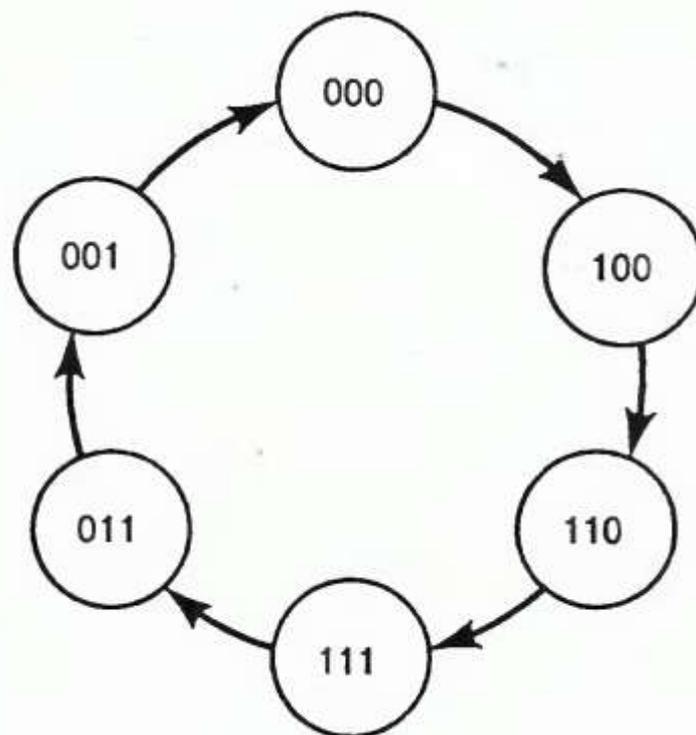
Работу счетчика Джонсона можно легко проанализировать, если уяснить, что при каждой подаче положительного синхроимпульса уровень на Q_2 сдвигается в Q_1 , уровень на Q_1 сдвигается в Q_0 , а **инверсия** уровня Q_0 на сдвигается в Q_2 .

Используя эту концепцию и предположив, что все триггеры первоначально установлены в состояние 0, можно составить диаграмму, таблицу последовательности и диаграмму состояний.



Q_2	Q_1	Q_0	Тактовые импульсы
0	0	0	0
1	0	0	1
1	1	0	2
1	1	1	3
0	1	1	4
0	0	1	5
0	0	0	6
1	0	0	7
1	1	0	8
·	·	·	·
·	·	·	·
·	·	·	·

в)



г)

После исследования диаграмм и таблицы последовательности можно выделить несколько важных моментов:

1. Счетчик имеет шесть различных состояний: 000, 100, 110, 111, 011 и 001, затем последовательность повторяется. Это и есть счетчик Джонсона с $K_{\text{пер}} = 6$. Отметим, что счетчик не производит счет в обычной двоичной последовательности.
2. Диаграмма каждого триггера является меандром ($1/2$ длительности цикла), равным одной шестой частоты синхроимпульса. Диаграммы сдвигаются на один период относительно друг друга.

Коэффициент пересчета счетчика Джонсона всегда будет в два раза больше, чем количество триггеров. К примеру, если соединить пять триггеров, то получим счетчик Джонсона с $K_{\text{пер}} = 10$. На каждом выходе триггера будет меандр с частотой, равной одной десятой частоты синхроимпульса. Исходя из вышесказанного можно реализовать счетчик с $K_{\text{пер}} = N$ (где N — четное число) посредством соединения $N/2$ триггеров согласно структуре счетчика Джонсона.

Декодирование счетчика Джонсона

Для получения определенного коэффициента пересчета счетчику Джонсона необходима только половина триггеров, которые требуются кольцевому счетчику для достижения такого же результата. Впрочем, в отличие от кольцевого счетчика, счетчик Джонсона нуждается в декодирующих элементах. Как и двоичный счетчик, счетчик Джонсона для декодирования каждого значения использует один логический элемент, но каждый элемент нуждается только в двух входах, независимо от количества триггеров в счетчике. На рис. 7.43 показаны декодирующие элементы для шести состояний счетчика Джонсона из рис. 7.42.

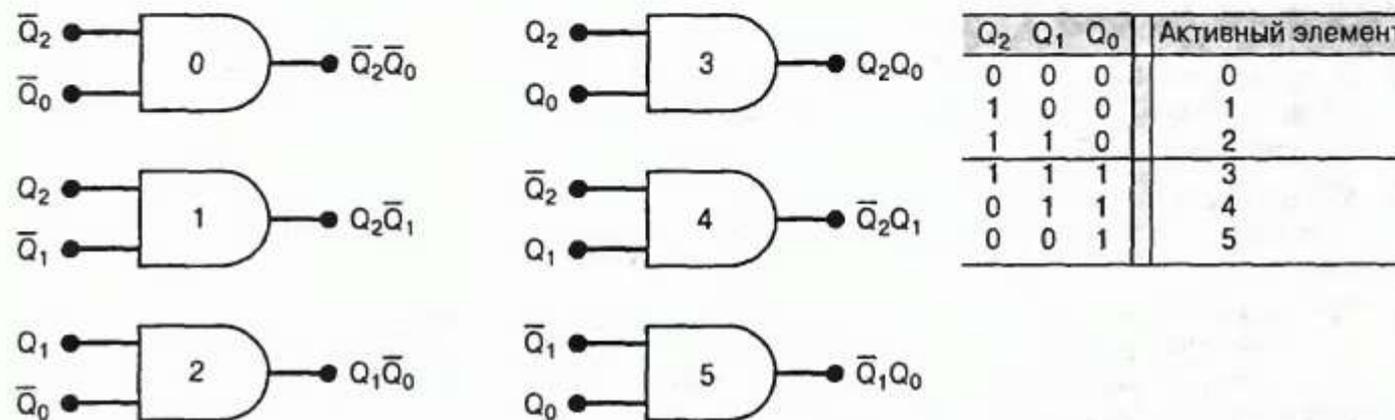
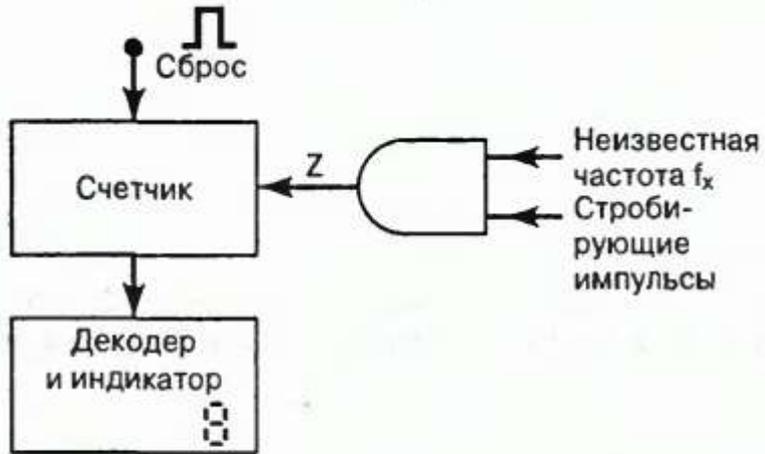


Рис. 7.43. Декодирующая логика для счетчика Джонсона с $K_{пер} = 6$

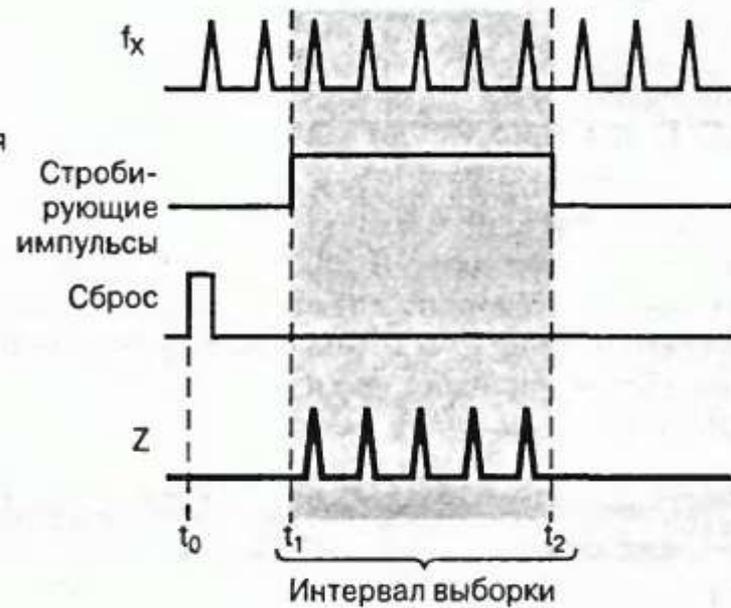
Отметим, что у каждого декодирующего элемента есть два входа, даже если в счетчик включены три триггера. Например, комбинация $Q_2 = Q_0 = 0$ появляется только один раз в счетной последовательности при значении счета 0. Таким образом, элемент И номер ноль со входами \bar{Q}_2 и \bar{Q}_0 декодирует значение счета 0. Подобными характеристиками обладают все остальные состояния счетной последовательности. Фактически, для любого размера счетчика Джонсона декодирующие элементы будут иметь только два входа.

Счетчики Джонсона представляют что-то среднее между кольцевыми и двоичными счетчиками. Счетчику Джонсона требуется меньше триггеров, чем кольцевому счетчику, но больше, чем двоичному. Схема декодирования счетчика Джонсона больше, чем у кольцевого счетчика, но меньше, чем у двоичного. Таким образом, счетчик Джонсона отображает логичный выбор для определенного использования.

Счетчик частоты, принцип реализации



а)



б)

Счетчик частоты, пример работы

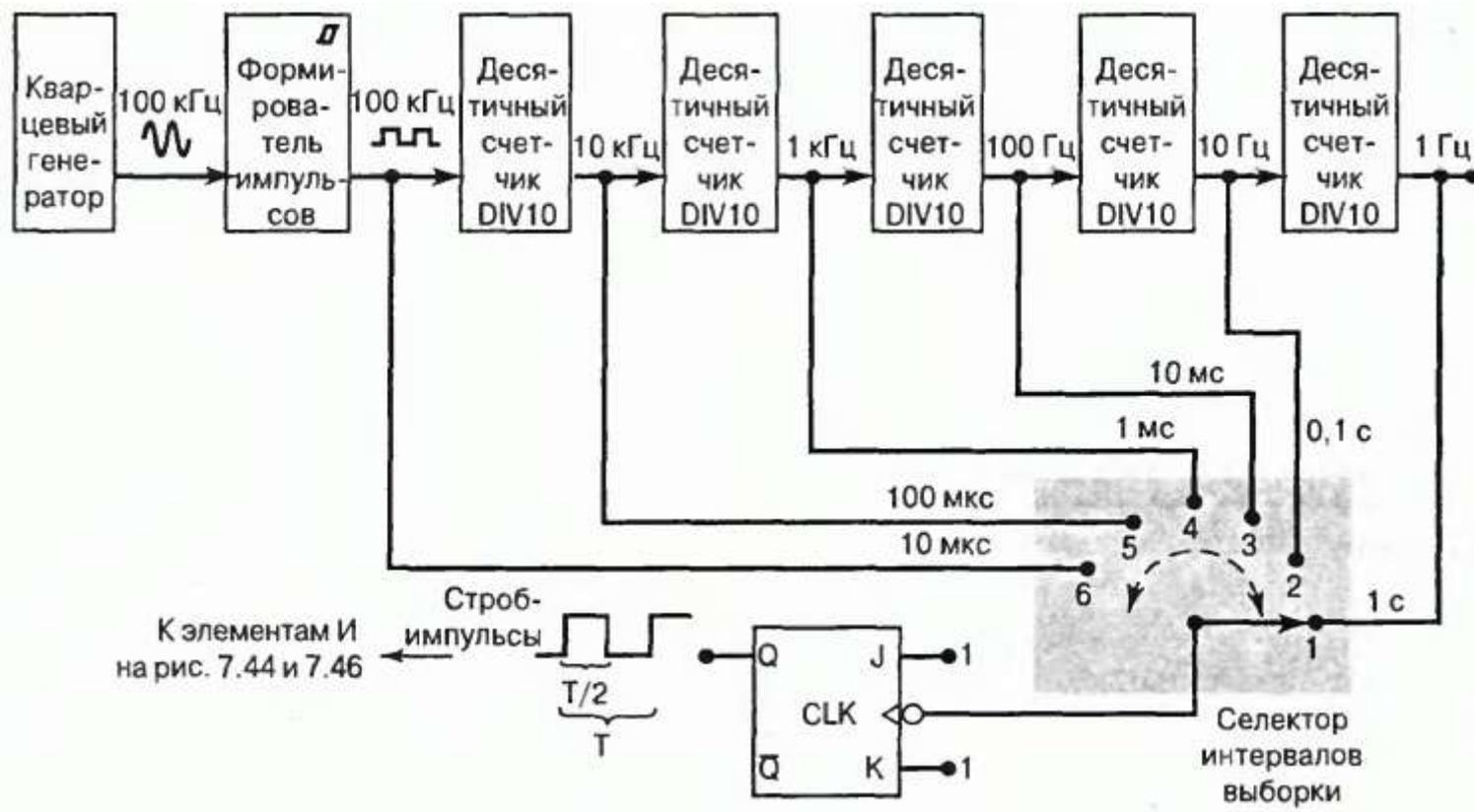
Искомая частота следования импульсов равна 3792 импульсам в секунду (имп./с). Счетчик установлен в состояние 0 до момента времени t_1 . Определите показание счетчика после счета в интервале дискретизации: а) 1 с, б) 0.1 с, в) 10 мс.

Решение

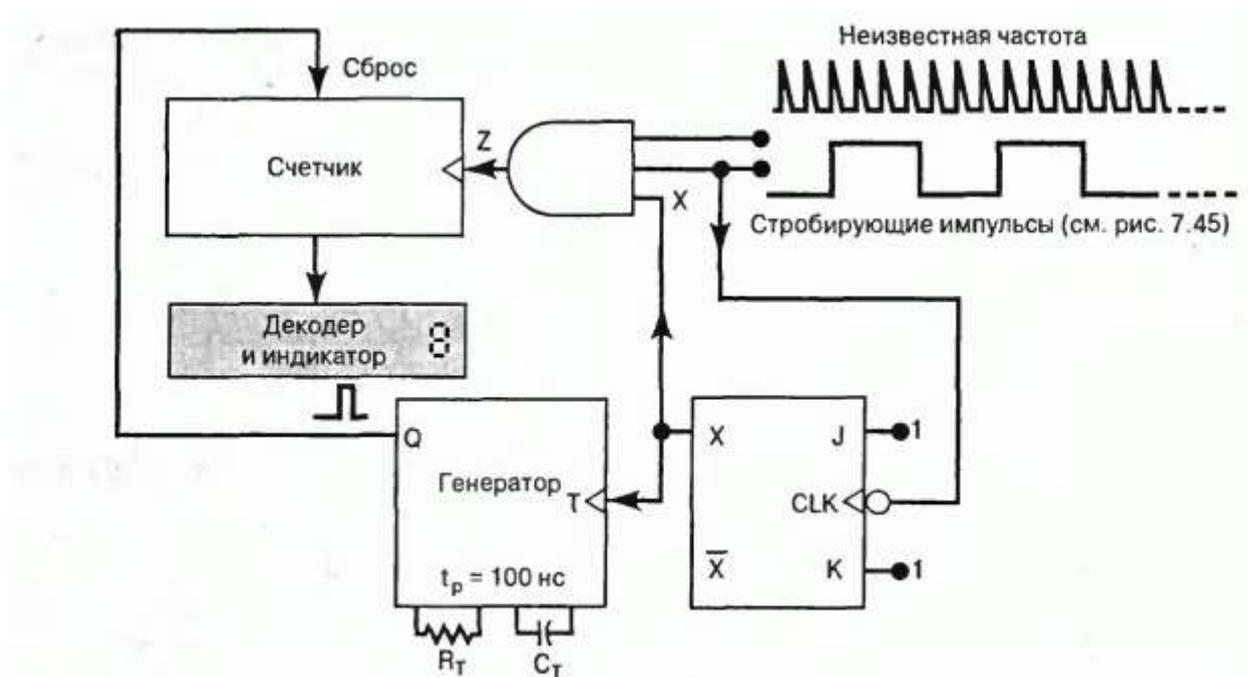
- а) Во время следования импульсов в интервале дискретизации длительностью 1 с в счетчик поступит ровно 3792 импульса. Соответственно, в момент t_2 показание счетчика будет равно 3792.
- б) Во время следования импульсов в интервале дискретизации длительностью 0,1 с количество прошедших импульсов через элемент И в счетчик будет равно $3792 \text{ имп./с} \times 0,1$. Результатом умножения будет 379,2. Это означает, что будет сосчитано или 379 или 380 импульсов в зависимости от того, какая часть импульсного цикла совершалась на момент t_1 .
- в) В интервале дискретизации $10 \text{ мс} = 0,01 \text{ с}$, поэтому счетчик будет показывать величину, равную или 37, или 38.

Точность этого метода практически полностью зависит от длительности интервала дискретизации, который должен поддерживаться безошибочно.

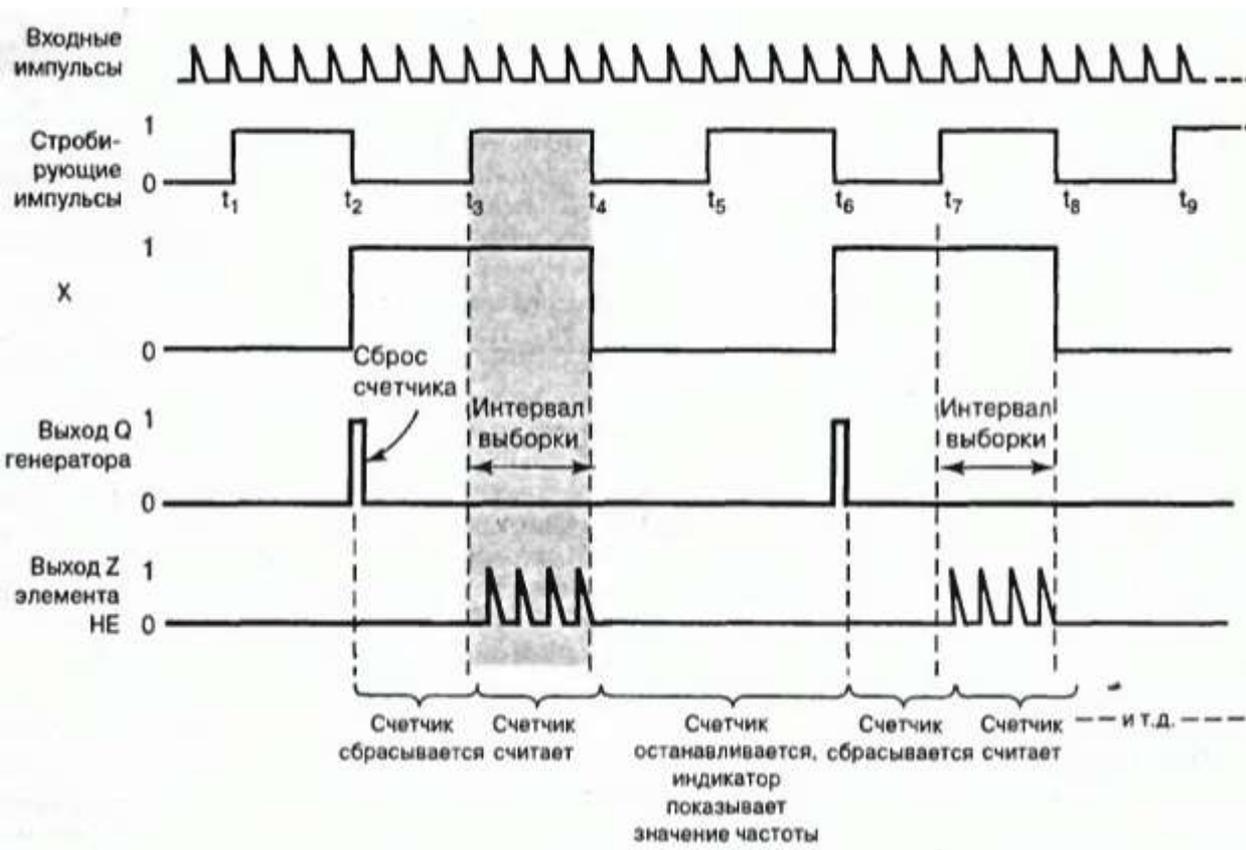
Метод получения точного интервала дискретизации для счетчика частоты



Полная схема счетчика частоты



Временные диаграммы счетчика частоты



1. Предположим, что триггер X находится в состоянии 0 (переключается в 0 по заднему фронту предыдущего стробирующего импульса).

2. Низкий уровень сигнала с выхода X подается на элемент И, запирая его выход, так что ни один импульс не подается на счетчик, даже если первый стробирующий импульс находится в интервале $t_1 - t_2$

3. В момент t_2 отрицательный фронт первого *стробирующего* импульса переключает триггер X в положение 1 (отметим, что $J = 1$). Это действие влечет включение OS, который генерирует импульсы длительности 100 не для сброса счетчика. Счетчик отображает в этот момент ноль.

4. В момент t_4 второй стробирующий импульс отпирает элемент И (так как X теперь равен 1) и, пропуская импульсы искомой частоты через счетчик, производит счет до момента t_4 .

5. В момент t_4 уровень сигнала стробирующего импульса становится низким и устанавливает низкий уровень сигнала на X, тем самым блокируя элемент Счетчик прекращает свой счет.

6. Между моментами времени t_4 и t_6 счетчик хранит и показывает счет, который был до момента t_4 . Отметим, что третий *стробирующий* импульс не отпирает элемент из-за того, что на триггере X установлен низкий уровень сигнала.

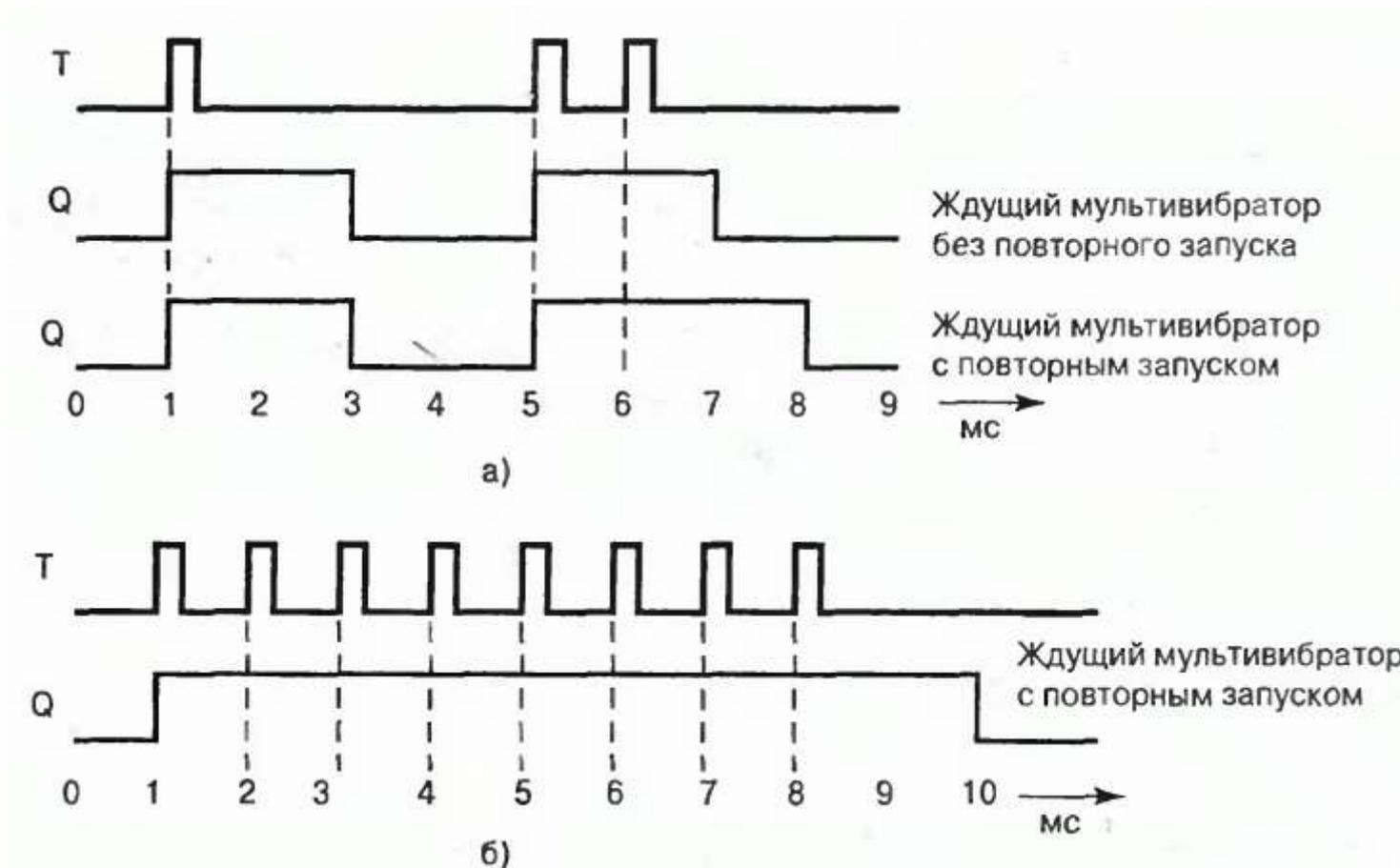
7. В момент t_6 отрицательный фронт *стробирующего* импульса устанавливает на X высокий уровень сигнала и операция продолжается в той же последовательности, что и после момента t_2 .

Одновибратор (ждущий мультивибратор)

Еще одна цифровая система, в чем-то напоминающая триггер, называется одновибратором (сокращенно ОВ). Как и триггер, одновибратор содержит два выхода Q и \bar{Q} , которые инверсны по отношению друг к другу, но в отличие от триггера ОВ имеет только одно стабильное состояние на выходе (обычно $Q = 0$, $\bar{Q} = 1$), в котором он остается до тех пор, пока не будет переключен в противоположное состояние ($Q = 1$, $\bar{Q} = 0$) входным сигналом. ОВ остается в таком квазистабильном состоянии в течение фиксированного временного отрезка t_p , величина которого обычно определяется временной постоянной RC , зависящей от значений номиналов внешних компонентов, присоединенных к ОВ. После истечения времени t_p одновибратор возвращается в состояние покоя и остается в нем до тех пор, пока снова не будет возбужден.

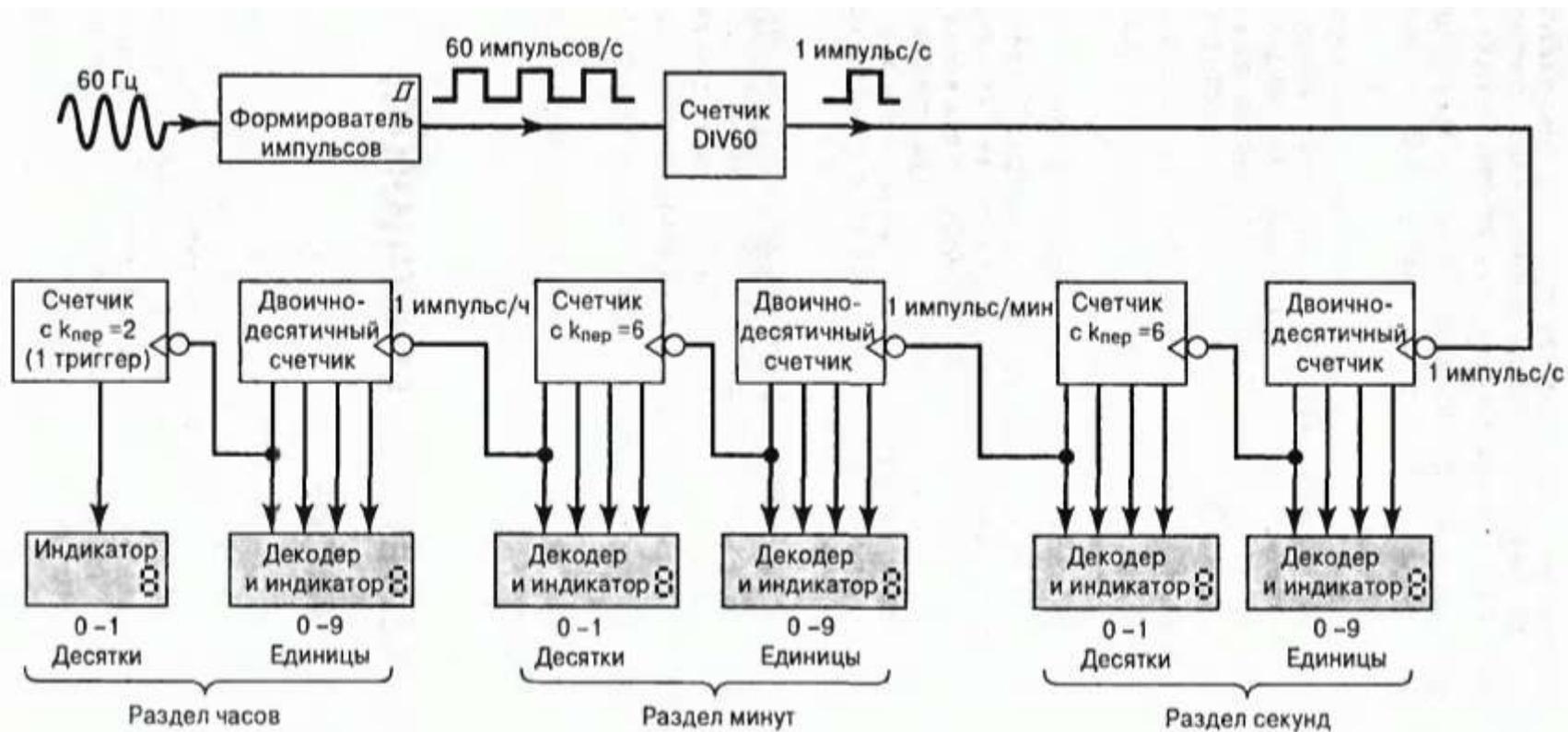
1. В точках a , b , c и e положительные фронты сигнала на входе T запускаят одновибратор, т.е. он перейдет в квазистабильное состояние на время t_p , после чего одновибратор автоматически возвращается в стабильное состояние покоя.
2. В точках d и f положительные фронты сигнала никак не влияют на одновибратор, потому что он уже был переключен в квазистабильное состояние. Чтобы переключиться опять, ОВ должен возвратиться обратно в стабильное состояние.
3. Длительность импульса на выходе одновибратора всегда остается постоянной независимо от длительности входных импульсов. Как уже было сказано выше, время t_p зависит только от величин R_T и C_T и от внутреннего строения ОВ. Длительность интервала типичного одновибратора приближенно можно рассчитать по формуле $t_p = 0,7 R_T C_T$.

Ждущий мультивибратор с повторным запуском



Цифровые часы

Одно из наиболее часто встречаемых применений счетчиков — это цифровой измеритель времени — таймер, который отображает время дня в часах, минутах, а иногда и в секундах. В случае построения высокоточного цифрового таймера необходимо очень точно контролировать основную частоту изменения времени. Для таймера, функционирующего на батареях (часы), такой контроль поддерживается благодаря кварцевому генератору. Таймеры, питающиеся от сети, поддерживают основную частоту шестьдесят килогерц. В других случаях основная частота должна быть понижена до одного герца или 1 имп./с.



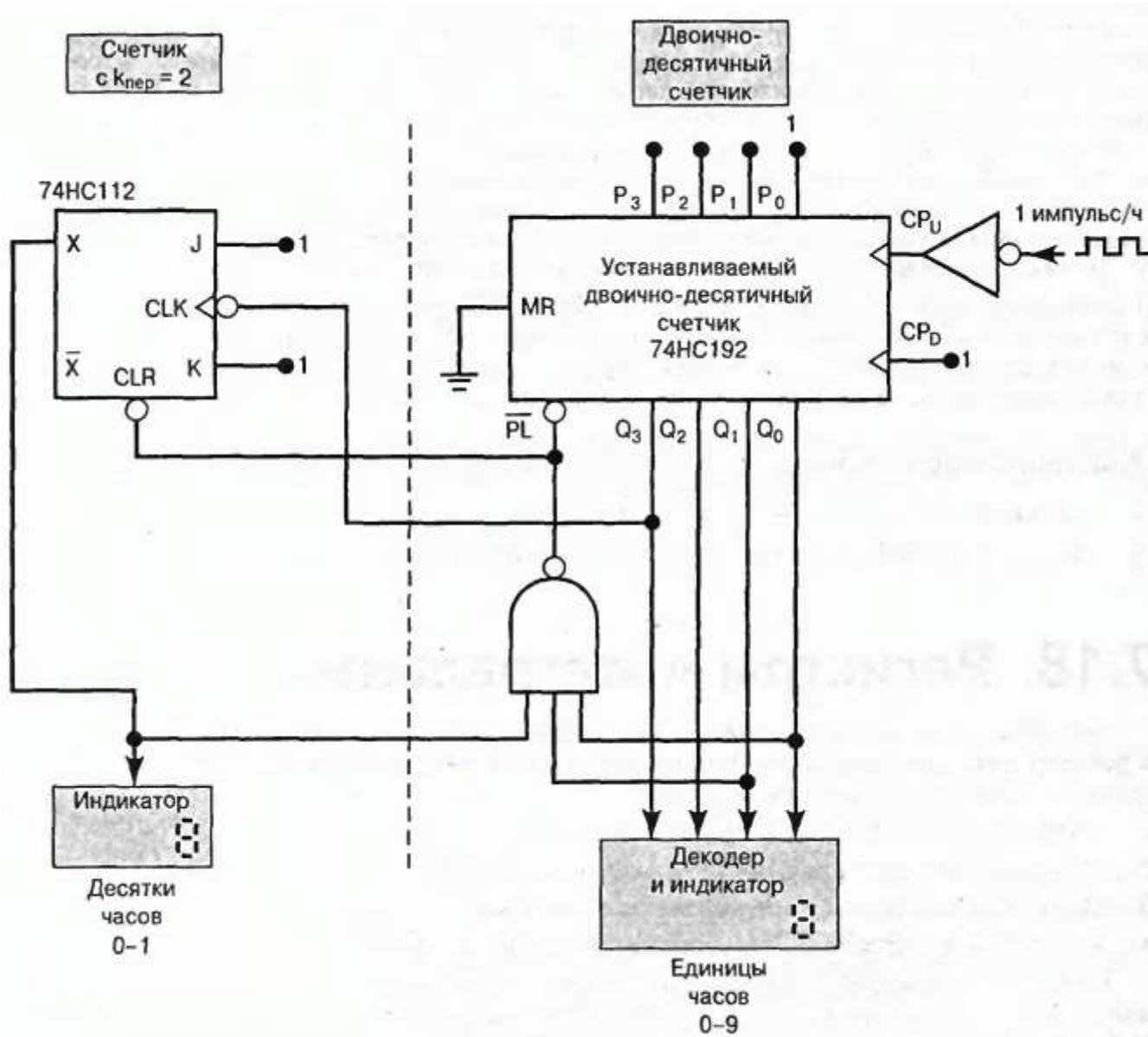
Сигнал, равный шестидесяти герцам, подается через триггер Шмитта для получения меандров размерности 60 имп./с. Эти меандры пропускаются через счетчик с $K_{\text{пер}} = 60$, который предназначен для деления частоты 60 Гц до 1 имп./с.

Сигнал с частотой 1 имп./с затем подается на блок СЕКУНДЫ, который предназначен для счета и отображения секунд от 1 до 59.

Двоично-десятичный счетчик производит один отсчет в секунду. После девятой секунды счетчик сбрасывается в 0 и одновременно переключается счетчик с $K_{\text{пер}} = 6$, производя тоже один отсчет. Такая последовательность длится до 59-й секунды, при этом счетчик с $K_{\text{пер}} = 6$ находится в состоянии 101 (5), а двоично-десятичный счетчик — в состоянии 1001 (9). На индикаторе высвечивается 59 с. Следующий импульс сбрасывает двоично-десятичный счетчик в 0 и счетчик с $K_{\text{пер}} = 6$ также в 0 (вспомним, что такой счетчик считает от 0 до 5).

Выходу счетчика с $K_{\text{пер}} = 6$ в блоке СЕКУНДЫ характерна частота 1 имп./мин (этот счетчик сбрасывается каждые 60 с). Выходной сигнал подключен к блоку МИНУТЫ, который считает и отображает счетную информацию в минутах от 0 до 59. Блок МИНУТЫ идентичен блоку СЕКУНДЫ, он производит операции в той же последовательности.

Выходу счетчика с $K_{\text{пер}} = 6$ блока МИНУТЫ характерна частота 1 имп./час (этот счетчик сбрасывается каждые 60 минут). Выходной сигнал подключен к блоку ЧАСЫ, который считает и отображает счетную информацию в часах от 1 до 12. Этот блок отличается от двух предыдущих тем, что никогда не сбрасывается в состояние 0. Схематика этого блока совершенно нетипична.



На рис. изображена подробная схематика блока ЧАСЫ. Схема содержит двоично-десятичный счетчик, предназначенный для счета часов, и единственный триггер (с $K_{пер} = 2$) для счета десятков часов. Двоично-десятичный счетчик реализован на ИС 74НС192, которая работает аналогично изученной ранее ИС 74НС193. Единственное различие в том, что эта схема производит счет от 0000 до 1001. Другими словами, 74НС192 может производить счет или в прямой последовательности двоично-десятичного счетчика (т.е. от 0 до 9, а затем сбрасываться в 0) или в обратной последовательности (т.е. от 9 до 0, а затем происходит сброс в 9). В данном примере используется прямой счет, который начинается после подачи сигнала частоты 1 имп./час с блока МИНУТЫ. На входе CP_u применяется ИНВЕРТОР, так как ИС 74НС192 реагирует на положительный фронт импульса, а в данном случае необходима реакция на отрицательный фронт, который возникает в момент сброса в 0 блока МИНУТЫ.

Поступающие импульсы изменяют положение двоично-десятичного счетчика один раз в час. К примеру, в 7 часов положение этого счетчика будет 0111 и его модуль декодировки и отображения будет содержать число 7. В то же время уровень на X будет низкий и на его индикаторе будет высвечиваться 0. Таким образом два индикатора будут отображать число "07". В момент, когда двоично-десятичный счетчик будет содержать 1001 (9) и будет подаваться следующий импульс, произойдет сброс в 0000. Отрицательный фронт, поступивший на Q_3 , переключит триггер X из состояния 0 в состояние 1. Это приведет к появлению 1 на индикаторе X и 0 на индикаторе двоично-десятичного счетчика. Общее число будет соответственно "10".

Следующие два импульса приведут к установке "11" и "12", что соответствует 11 и 12 часам. Благодаря следующему импульсу состояние двоично-десятичного счетчика будет равно 0011 (3). В таком положении на выходах Q_1 и Q_0 устанавливается высокий уровень сигнала и уровень сигнала на X по-прежнему высокий. Исходя из этого на выходах элемента И-НЕ устанавливается низкий уровень сигнала, а также активизируется \overline{CLR} триггера X и вход \overline{PL} ИС 74НС192. Это приводит к сбросу X в 0 и установке двоично-десятичного счетчика в 0001. На индикаторе будет наблюдаться в результате значение 01, что соответствует 1 часу.