

Лабораторная работа №6

Исследование триггеров

Цель работы – изучение цифровых триггеров и устройств на их основе.

Цифровые триггеры

Триггеры на логических элементах

Самый простой RS триггер можно собрать при помощи двух логических элементов «И-НЕ» или «ИЛИ-НЕ».

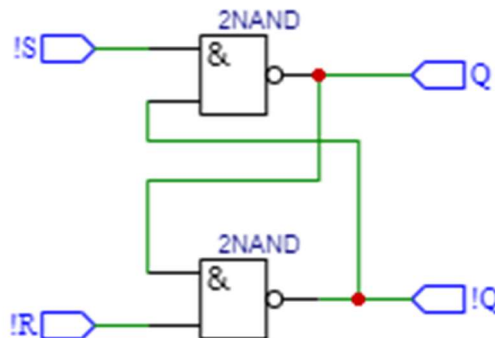


Схема RS-триггера на логических элементах микросхемы 74НС00

При использовании логического И-НЕ входы триггера будут инверсными, а при использовании ИЛИ-НЕ – прямыми.

Недостатком RS-триггера является наличие запрещённого состояния, когда на вход R и S подаётся логическая 1, а также отсутствие тактового входа, который во многих случаях является необходимым. Чтобы сделать RS триггер синхронным нужно в схему добавить ещё два логических И-НЕ:

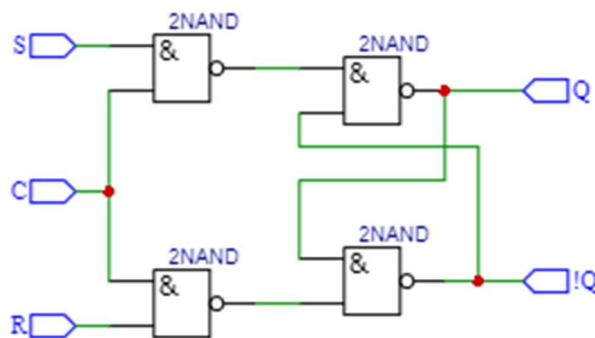


Схема синхронного RS-триггера

У синхронного триггера есть дополнительный вход C – вход тактирования. Изменение состояния триггера будет происходить только при наличии логической 1 на входе C, что позволит управлять процессом записи состояния триггера.

Проблема запрещенного состояния входов решена в других триггерах – типа D, T и JK. Чтобы получить D триггер из RS триггера, в его схему нужно добавить один логический элемент «НЕ» (74НС04):

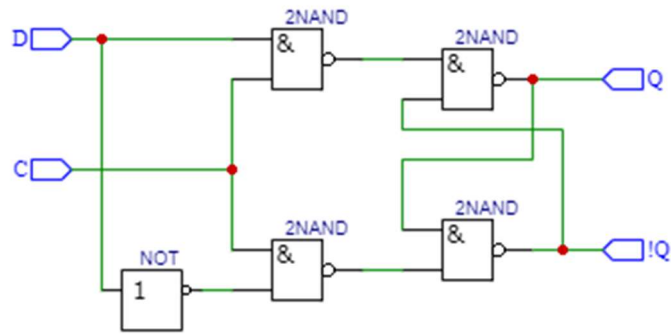
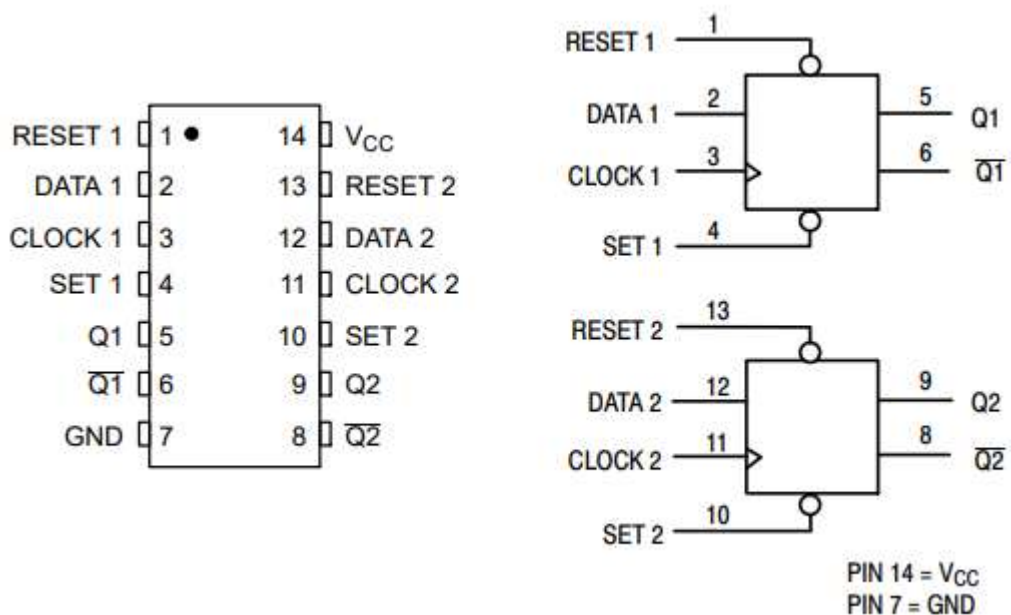


Схема D-триггера




Микросхемы триггеров

Микросхема 74НС74 представляет собой два D-триггера с асинхронными сбросом и установкой.



Цоколевка (слева) и логическая схема (справа) микросхемы 74НС74

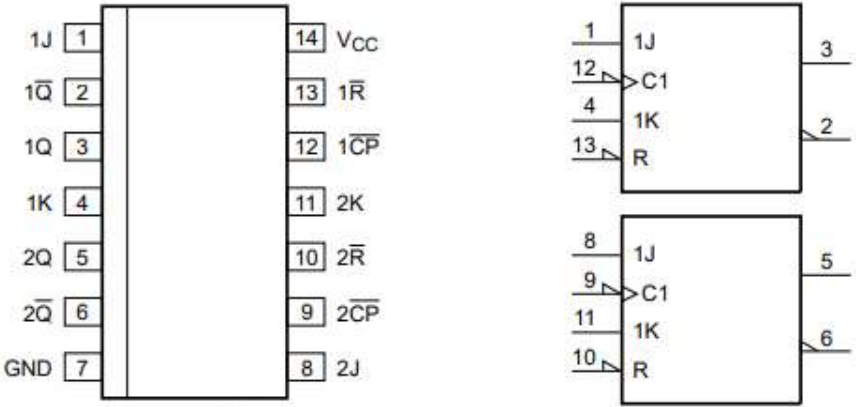
Линии установки и сброса являются инверсными, то есть в нормальном состоянии они должны быть в состоянии логической единицы. Реакция триггера на линии сброса и установки не зависит от линии синхронизации. Реакция же триггера на линию данных происходит только по нарастающему фронту на линии синхронизации.

Inputs				Outputs	
Set	Reset	Clock	Data	Q	\bar{Q}
L	H	X	X	H	L
H	L	X	X	L	H
L	L	X	X	H*	H*
H	H		H	H	L
H	H		L	L	H
H	H	L	X	Без изм.	
H	H	H	X	Без изм.	
H	H		X	Без изм.	

*Оба выхода остаются в "1" до тех пор, пока R и S в "0".

Таблица состояний для триггеров микросхемы 74НС74

Микросхема 74НС107 представляет собой два JK-триггера с асинхронными сбросом.



Цоколевка (слева) и логическая схема (справа) микросхемы 74НС107

Линия сброса являются инверсной, то есть в нормальном состоянии она должна быть в состоянии логической единицы. Реакция триггера на линию сброса не зависит от линии синхронизации. Реакция же триггера на линии J и K происходит только по спадающему фронту на линии синхронизации.

Input				Output		Operating mode
\bar{R}	\bar{CP}	J	K	Q	\bar{Q}	
L	X	X	X	L	H	asynchronous reset
H	\downarrow	h	h	\bar{q}	q	toggle
H	\downarrow	l	h	L	H	load 0 (reset)
H	\downarrow	h	l	H	L	load 1 (set)
H	\downarrow	l	l	q	\bar{q}	hold (no change)

Таблица состояний для триггеров микросхемы 74НС107

Предварительное задание

1. Соберите на макетной плате схему D-триггера на логических элементах. Подключите ко входам кнопки или переключатели, к выходам – светодиоды. Убедитесь в работоспособности схемы. Продемонстрируйте результат преподавателю.
2. Получите вариант задания у преподавателя. На микросхемы найдите datasheet и выясните назначение выводов и правила использования микросхем.
3. Изобразите на бумаге схему 4-разрядного счетчика в соответствии с вариантом. Подпишите на схеме номера выводов.
4. Для полученной схемы изобразите диаграммы работы.

Программа работы

1. Соберите на макетной плате схему. Будьте аккуратны при установке и изъятии микросхем, чтобы не повредить их выводы!
2. С помощью генератора сигналов подайте на схему тактовые импульсы. Пронаблюдайте реакцию на выходе с помощью осциллографа.
3. Сравните результат с составленными ранее диаграммами работы. Убедитесь в работоспособности схемы. Продемонстрируйте результат преподавателю.

Варианты заданий

Вариант	Тип триггера	Тип счётчика
1	D триггер	суммирующий
2	JK триггер	суммирующий
3	D триггер	вычитающий
4	JK триггер	вычитающий
5	D триггер	суммирующий
6	JK триггер	суммирующий
7	D триггер	вычитающий
8	JK триггер	вычитающий
9	D триггер	суммирующий
10	JK триггер	суммирующий
11	D триггер	вычитающий
12	JK триггер	вычитающий

Содержание отчета

1. Цель работы, краткие теоретические сведения.
2. Вариант задания, соответствующая ему принципиальная схема.
3. Диаграммы работы схемы.
4. Выводы.

Контрольные вопросы

1. Что такое цифровой триггер? Как выглядит логическая схема простейшего триггера? Составьте таблицу состояний.
2. Какие виды триггеров бывают? Чем они отличаются друг от друга?
3. Какое состояние будет на выходе триггера непосредственно после подачи питания на схему?
4. Как составить двоичный счетчик с помощью триггеров?
5. Чем определяется направление счета двоичных счетчиков?