

Министерство образования и науки Российской Федерации
федеральное государственное автономное
образовательное учреждение высшего образования
«Национальный исследовательский Томский политехнический университет» (ТПУ)

Исследование принципов действия и применений цифро-аналоговых и аналого-цифровых преобразователей

Методические указания
по выполнению лабораторной работы № 16 по курсу
“Проектирование средств измерений и контроля”

Цель работы:

Изучить принципы действия и применения цифро-аналоговых (ЦАП) и аналого-цифровых (АЦП) преобразователей. Исследовать эти устройства. Получить навыки компьютерного моделирования измерительных схем с использованием ЦАП и АЦП при помощи программы компьютерного моделирования Multisim.

1. Общие теоретические сведения

1.1. Введение

Человек в окружающем мире имеет дело с аналоговыми величинами – это все физические величины, с которыми он встречается в жизни. Преобразование аналоговой информации в цифровую форму производят с помощью АЦП (Analog-to-digital converter – ADC, аналого-цифровой преобразователь). В цифровом виде информацию можно обрабатывать компьютером, осуществлять передачу данных на большие расстояния.

ЦАП (цифро-аналоговый преобразователь, Digital Analog Converter – DAC) – устройство, выполняющее функцию обратную АЦП, осуществляет преобразование цифровых данных в аналоговые. Аналоговые сигналы используются в любых системах управления, поэтому такие преобразования необходимы для управления любыми процессами при помощи компьютера.

ЦАП и АЦП можно рассматривать как особые кодирующие и декодирующие устройства. Входным сигналом ЦАП является двоичное число, которое может быть представлено в виде параллельного или последовательного N-разрядного двоичного кода. Выходной сигнал ЦАП – аналоговое напряжение или ток. Входным сигналом АЦП является аналоговый сигнал, обычно напряжение, выходной сигнал – N-разрядный двоичный код.

ЦАП и АЦП, выпускаются в виде БИС, которые широко используются при проектировании вычислительных систем, в робототехнике, в системах отображения информации, в системах цифровой связи, в измерительных приборах, системах синтеза аналоговых сигналов и т.д. Фактически ЦАП и АЦП выполняют функции сопряжения цифровых и аналоговых устройств. Сочетание ЦАП и АЦП позволяет осуществлять цифровую обработку аналоговой величины, предварительно преобразованной в цифровую форму, и последующее преобразование к исходному аналоговому виду.

1.2. Принцип работы ЦАП

ЦАП можно представить как цифровой управляемый потенциометр, который создает на выходе аналоговый сигнал (напряжение или ток). Выходное напряжение или ток зависят от значения опорного напряжения, задающего полную шкалу выходного сигнала. ЦАП преобразует число, заданное двоичным кодом, в напряжение или ток, пропорциональные значению цифрового кода (рис. 1). Принцип работы ЦАП состоит в суммировании аналоговых сигналов, пропорциональных весам разрядов входного цифрового кода, с коэффициентами, равными нулю или единице в зависимости от значения соответствующего разряда кода.

Принцип работы ЦАП состоит в суммировании аналоговых сигналов, пропорциональных весам разрядов входного цифрового кода, с коэффициентами, равными нулю или единице в зависимости от значения соответствующего разряда кода.

ЦАП преобразует цифровой двоичный код $Q_4Q_3Q_2Q_1$ в аналоговую величину. Каждый



Рис. 1 Преобразование двоичного кода в аналоговый сигнал.

разряд двоичного кода имеет определенный вес. Вес i -го разряда вдвое больше, чем вес $(i-1)$ -го. Работу ЦАП можно описать следующей формулой:

$$U_{\text{вых}} = U_1(1Q_1 + 2Q_2 + 4Q_3 + 8Q_4 + \dots), \quad (1)$$

где U_1 - напряжение, соответствующее весу младшего разряда, Q_i - значение i -го разряда двоичного кода, принимающее значение «0» или «1».

Например, числу 1001 соответствует

$$U_{\text{вых}} = U_1(1 \times 1 + 0 \times 2 + 0 \times 4 + 1 \times 8) = 9 \times U_1,$$

А числу 1100

$$U_{\text{вых}} = U_1(0 \times 1 + 0 \times 2 + 1 \times 4 + 1 \times 8) = 12 \times U_1.$$

Упрощенная схема реализации ЦАП представлена на рис. 2. Сопротивления подобраны таким образом, что $R \gg R_n$. Эквивалентное сопротивление обведенного пунктиром двухполюсника $R_{\text{экв}}$ и сопротивление нагрузки R_n образуют делитель напряжения $U_{\text{вых}} = E \times R_n / (R_n + R_{\text{экв}})$.

Проводимость двухполюсника $1 / R_{\text{экв}}$ равна сумме проводимостей ветвей (при $Q_i = \langle 1 \rangle$ – ветвь включена, при $Q_i = \langle 0 \rangle$ – отключена):

$$1 / R_{\text{экв}} = Q_1 / 8R + Q_2 / 4R + Q_3 / 2R + Q_4 / R,$$

Отсюда для выходного напряжения можно записать:

$$U_{\text{вых}} = (E \times 8R_n / R) \times (1Q_1 + 2Q_2 + 4Q_3 + 8Q_4)$$

Минимальное значение выходного напряжения $U_1 = 8E R_n / R$. Выбором U_1 можно установить требуемый масштаб аналоговой величины.

Основной недостаток представленной схемы ЦАП заключается в том, что в ней необходимо использовать резисторы с высокой точностью номинала. Например, при 10-разрядном коде точность резисторов должна достигать 0,1%. Поэтому такую схему применяют лишь при малом числе двоичных разрядов, обычно не выше 12.

В другой, модифицированной параллельной схеме ЦАП, пример которой показан на рис. 3, вместо ключей применяются переключатели.

Задание весовых коэффициентов ступеней преобразователя в этой схеме осуществляется посредством последовательного деления опорного напряжения при помощи так называемой матрицы постоянного импеданса. В этой матрице используются резисторы только двух номиналов: R и $2R$. Требования к точности этих резисторов значительно меньше по сравнению с предыдущей схемой. При логической единице на входе какого-либо разряда соответствующий резистор подключается к опорному напряжению, а при логическом нуле – к общему проводу. Это позволяет в полной мере реализовать функцию (1).

Время преобразования при использовании параллельных схем ЦАП составляет десятки микросекунд и менее.

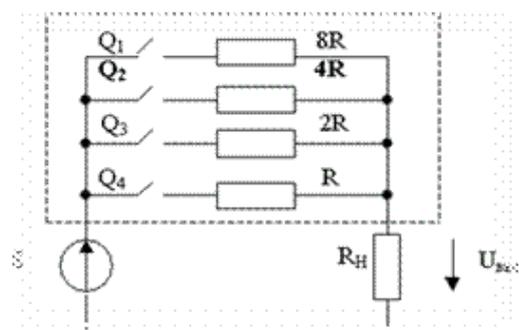


Рис. 2 Упрощенная схема реализации ЦАП (принцип работы цифро-аналогового преобразователя)

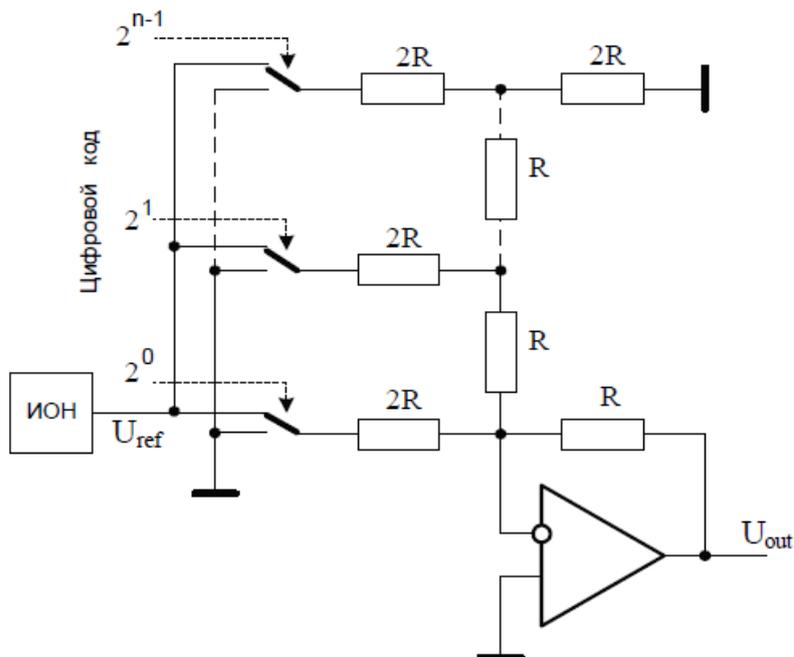


Рис. 3. Модифицированная параллельная схема ЦАП

По сравнению с параллельными ЦАП, более простую схемотехнику имеют ЦАП последовательного типа. Примером практической реализации последовательного ЦАП является схема с широтно-импульсной модуляцией, показанная на рис. 4.

В этой схеме напряжение источника опорного напряжения модулируется частотой f с помощью переключателя S . Переключатель управляется контроллером-генератором. В зависимости от разрядности преобразования контроллер формирует последовательность импульсов, коэффициент заполнения которых $\eta = \tau f$ определяется выражением

$$\eta = \sum_{i=0}^{n-1} X_i 2^{-i} \quad (2)$$

Фильтр нижних частот (ФНЧ) сглаживает импульсы, выделяя среднее значение напряжения. В результате выходное напряжение преобразователя равно:

$$U_{out} = \eta U_{ref} = U_{ref} \sum_{i=0}^{n-1} X_i 2^{-i} \quad (3)$$

Представленная схема не содержит высокоточных элементов и при этом обладает хорошей линейностью преобразования. Основной ее недостаток – низкое быстродействие. Это связано с тем, что ШИМ преобразует цифровой код во временной интервал, длительность которого соответствует 2^n тактам генератора. Не трудно подсчитать, что у 12-разрядного ЦАП с тактовым генератором частотой 1 МГц длительность преобразования составляет более 4 миллисекунд.

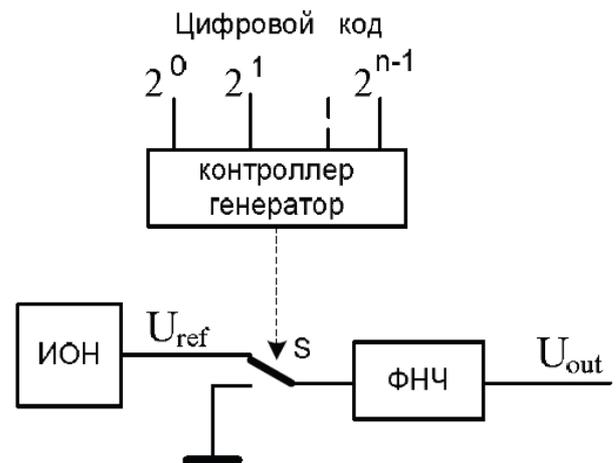


Рис.4. Схема ЦАП последовательного типа.

1.3. Аналого-цифровые преобразователи

АЦП выполняют преобразование входного напряжения или тока в двоичный цифровой код (рис. 5).

Преобразование аналогового сигнала в цифровой состоит из двух этапов: дискретизации по времени и квантования по амплитуде. Дискретизация по времени означает, что сигнал представляется рядом своих отсчетов, взятых через равные промежутки времени. Например, когда мы говорим, что частота дискретизации 44,1 кГц, то это значит, что сигнал измеряется 44100 раз в течение секунды.

По теореме Найквиста аналоговый (непрерывный по времени) сигнал, занимающий полосу частот от 0 Гц до F Гц, можно абсолютно точно восстановить по его отсчетам, если частота дискретизации вдвое больше максимальной частоты (т.е. равна $2F$).

По амплитуде в процессе аналого-цифрового преобразования непрерывный аналоговый сигнал представляется (кодируется) в виде ряда дискретных значений, называемых уровнями квантования. Если шаг квантования, т.е. расстояние между любыми двумя соседними уровнями, является постоянным, то используется линейное квантование, если в зависимости от уровня сигнала шаг квантования меняется – нелинейное квантование. Аналоговый сигнал в диапазоне своего изменения может принимать бесчисленное множество значений, число уровней



Рис. 5. Преобразование аналогового сигнала в цифровой код

квантования всегда конечно; поэтому процесс аналого-цифрового преобразования сопровождается появлением неустранимой ошибки квантования. Единственным способом ее уменьшения является уменьшение шага квантования и, соответственно, увеличение количества уровней квантования и числа разрядов выходного двоичного кода.

Существуют различные типы АЦП. Рассмотрим АЦП последовательного приближения и АЦП параллельного типа.

Структурная схема АЦП последовательного приближения, включающая в себя ЦАП, приведена на рисунке 6.

Схема работает следующим образом.

Входной аналоговый сигнал $U_{вх}$ перед началом преобразования запоминается схемой выборки – хранения ВХ.

Далее схема управления с помощью сдвигового регистра последовательно во времени переводит в положение «1» каждый триггер T_i , начиная со старшего разряда, устанавливая, тем самым, последовательно в «1» соответствующий разряд ЦАП.

Напряжение U_1 (или ток) с выхода ЦАП сравнивается с входным аналоговым сигналом U_0 с помощью компаратора КП. Если $U_0 > U_1$, на выходе компаратора сохраняется низкий уровень и в триггере сохраняется единица, при $U_0 < U_1$ срабатывает компаратор и переводит триггер в положение 0. После окончания цикла на выходах триггеров получается двоичный код, соответствующий (при идеальных элементах) U_0 с точностью до половины младшего разряда.

Погрешность АЦП последовательного приближения определяется неточностью ЦАП, зоной нечувствительности и смещением нуля компаратора, а также погрешностью схемы выборки – хранения.

Поскольку в такой схеме ошибка в каком-либо разряде в дальнейшем не корректируется, необходимо, чтобы время на “взвешивание” каждого разряда было достаточно для затухания переходных процессов в схеме.

Обычно разрядность АЦП последовательного приближения не превышает 16. Более высокую разрядность имеют **сигма-дельта АЦП**, называемые АЦП с уравниванием зарядов. Своим названием эти преобразователи обязаны наличию в них двух элементов: сумматора и интегратора (операцию суммирования обозначают греческой буквой сигма, а операцию интегрирования – буквой дельта). Функциональная схема простейшего сигма-дельта АЦП приведена на рисунке 7.

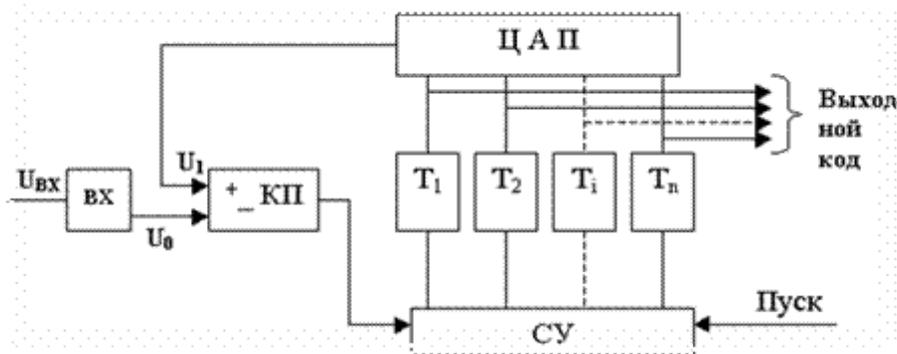


Рис. 6. Схема АЦП последовательного приближения

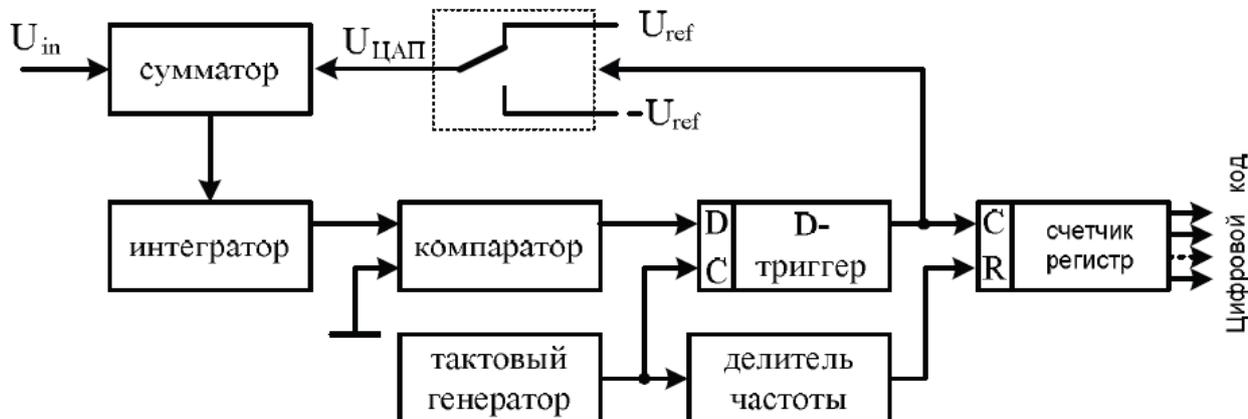


Рис.7. Функциональная схема сигма-дельта АЦП.

Работа схемы основана на вычитании из входного сигнала U_{in} выходного сигнала ЦАП, полученного в процессе предыдущего преобразования. Полученная разность интегрируется

интегратором, выходной сигнал с которого сравнивается с нулевым уровнем с помощью компаратора. Выход компаратора управляет одноразрядным ЦАП, роль которого играет комбинация D -триггера и переключателя полярности опорного напряжения U_{ref} . Выходное напряжение ЦАП поступает на вход сумматора, образуя обратную связь в схеме преобразователя. Эта обратная связь обеспечивает равенство среднего значения напряжения на выходе ЦАП и входного напряжения U_{in} . При этом на выходе D -триггера образуется поток однобитных данных, синхронизированных частотой тактового генератора.

Таким образом, сигма-дельта модулятор представляет собой преобразователь напряжение–частота. Для формирования выходного кода АЦП необходимо преобразовать последовательность бит в потоке данных в двоичный код. В представленной схеме это делается с помощью двоичного счетчика. При этом с помощью делителя частоты выделяется временной интервал, соответствующий длительности преобразования. После считывания результата преобразования и занесения его в регистр, счетчик обнуляется, и процедура преобразования повторяется.

В настоящее время выпускаются сигма-дельта АЦП имеющие до 24 двоичных разрядов и время преобразования от единиц до сотни миллисекунд.

Еще одним типом аналого-цифрового преобразователя является **АЦП параллельного типа**. Структурная схема АЦП параллельного типа на три разряда приведена на рис 8. Здесь входная аналоговая величина $U_{вх}$ сравнивается с помощью компараторов (DA) с эталонными уровнями. Для получения напряжений, равных уровням квантования, в схеме использован делитель напряжения на одинаковых резисторах, подключенный к выходу источника эталонного напряжения UREF.

Если напряжение на входе преобразователя меньше всех напряжений, подаваемых на опорные входы компараторов, то на всех выходах формируются нулевые уровни сигналов. Код на выходе линейки компараторов будет равен 0000000. Постепенно повышая уровень входного сигнала можно превысить напряжение на опорном входе нижнего компаратора. В этом случае на его выходе сформируется уровень логической единицы. Код на выходе линейки компараторов примет значение 0000001. При дальнейшем увеличении уровня сигнала на входе АЦП код будет принимать значения 0000011, 0000111, и так далее. Максимальное значение кода 1111111 будет выдано на выходе аналого-цифрового преобразователя при превышении входным сигналом значения сигнала на опорном входе самого верхнего компаратора.

Формирование в АЦП выходного кода одновременно по всем разрядам предполагает получение максимально возможного быстродействия. Время преобразования определяется только структурой преобразователя кода и собственным быстродействием используемой элементной базы.

Повышение точности работы АЦП параллельного преобразования всегда связано со значительными аппаратными затратами. Так, для построения 8-разрядного АЦП необходимо 255 компараторов. Реальное время преобразования в АЦП параллельного типа достигает 10 ... 20 нс.

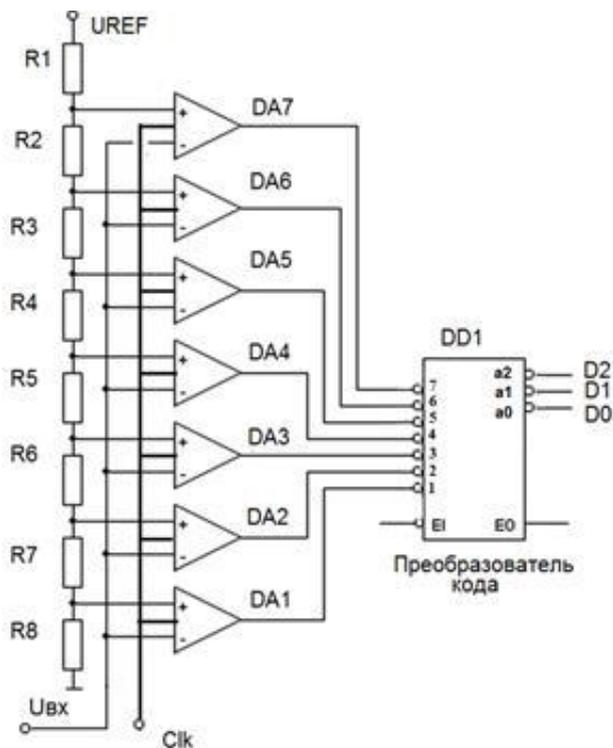


Рис. 8 - Схема АЦП параллельного типа.

Обозначение АЦП в программном пакете Multisim показано на рисунке 9. Выводы АЦП имеют следующие назначения:

VIN – вход для источника преобразуемого сигнала;

VREF+, VREF- – входы для источника опорного напряжения;

SOC – вход синхронизации;

OE – разрешение на выдачу двоичной комбинации на

выходы

D0...D7 – выходной двоичный код;

EOC – сигнал готовности данных.

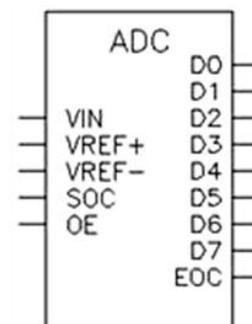


Рис.9. Обозначение АЦП в Multisim.

2. Задание к работе

На рис. 10 приведена схема, позволяющая исследовать работу виртуального 8-разрядного ЦАП A1 (библиотека Mixed – ADC_DAC – элемент IDAC) с выходом по напряжению. В схему включен источник опорного напряжения (V1), равного 10 В, отрицательный вывод которого может быть заземлен с помощью переключателя J1. Код управления ЦАП формируется с помощью виртуального 16-разрядного суммирующего счетчика (библиотека Misk Digital – элемент CNTR_165BIN) U1. Для нормального функционирования счетчика необходимо вход Reset заземлить, а на вход Enable подать напряжение +5 В. Тактовые импульсы формируются импульсным генератором V2 и подаются на вход CLK. Для анализа установлены следующие параметры выходного сигнала генератора: диапазон изменения выходного напряжения 0...4 В (уровень логической единицы на входах управления ЦАП, установленный по умолчанию, должен быть не менее 2.8 В, а уровень логического нуля – не более 0.8 В), длительность импульса 5 мкс, период следования 10 мкс.

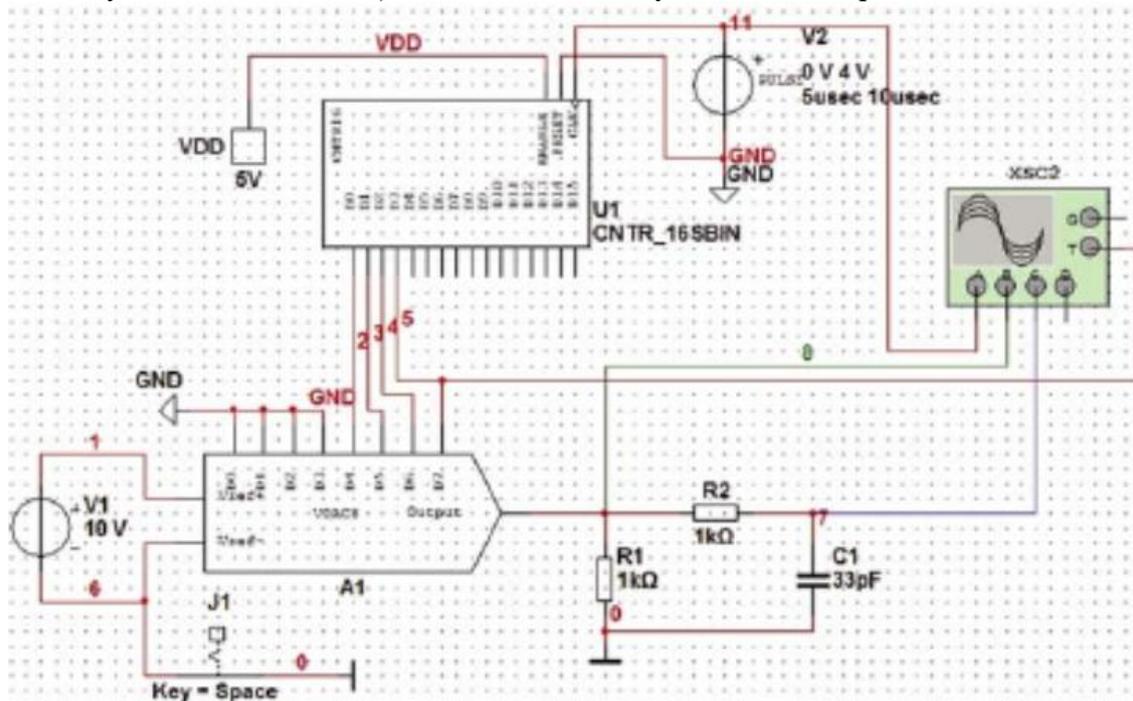


Рис. 10 Схема для исследования виртуального ЦАП

Чтобы наглядно продемонстрировать работу ЦАП, сформируем ступенчато-нарастающее напряжение из 16 ступенек. Для этого 4 младших разряда входов управления ЦАП (D0...D3) заземлим, а ко входам четырех старших разрядов (D4...D7) подключим четыре первых выхода счетчика (D0...D3). Выход ЦАП нагрузим на резистор R1 сопротивлением 1кОм. Осциллограммы напряжения на выходе ЦАП при разомкнутом переключателе J1 (двухполярное опорное напряжение) приведены на рис. 11, а при замкнутом J1 – на рис. 12. При двухполярном опорном напряжении на выходе ЦАП формируется двухполярное напряжение (центральная ось на экране осциллографа для осциллограммы зеленого цвета соответствует нулевому напряжению), а при однополярном – только положительное.

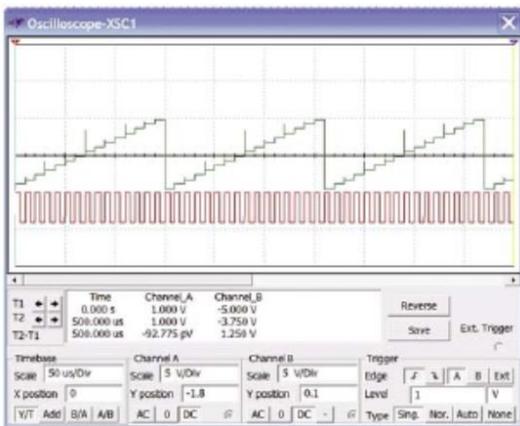


Рис. 11. Напряжение на выходе ЦАП при двух полярном опорном напряжении.

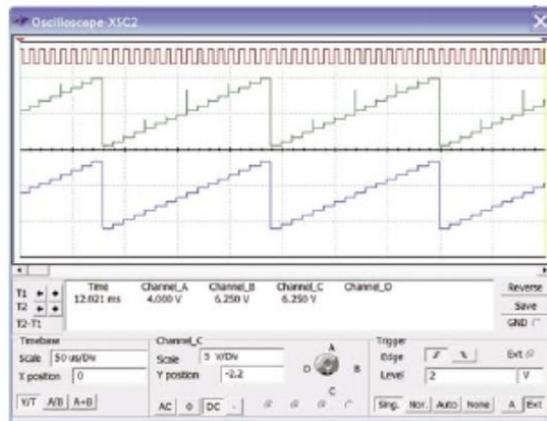


Рис. 12. Напряжение на выходах ЦАП и ФНЧ при однополярном опорном напряжении.

На осциллограммах видны выбросы в выходном сигнале, возникающие в моменты коммутации ключей ЦАП, которые устраняются после НЧ- фильтрации (рис.12) с помощью простейшего ФНЧ, собранного на элементах R2, C1 (рис.10).

Такой ЦАП удобно использовать для регулировки коэффициента передачи цепи между входом подключения опорного источника (например, V выходом ЦАП). На рис. 13 приведена схема для демонстрации этой операции. Ко входу V_{REF+} подключен генератор переменного напряжения частотой 300кГц. Для уменьшения числа ступеней до 8 входы первых пяти разрядов ЦАП заземлены. Результат работы схемы иллюстрирует рис.14. Как следует из рисунка, нулевому коду на входах ЦАП соответствует нулевой коэффициент передачи, а коду 11100000 – максимальный.

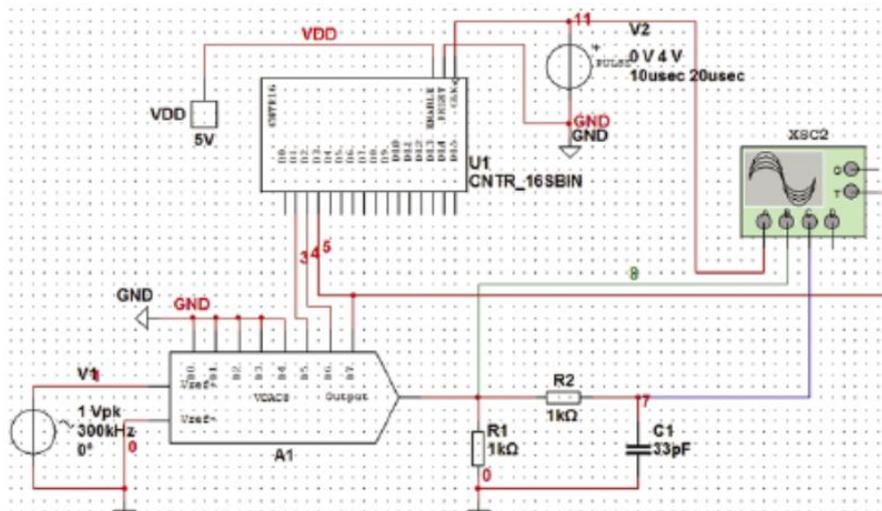


Рис.13. Использование перемножающего ЦАП для регулировки коэффициента передачи.

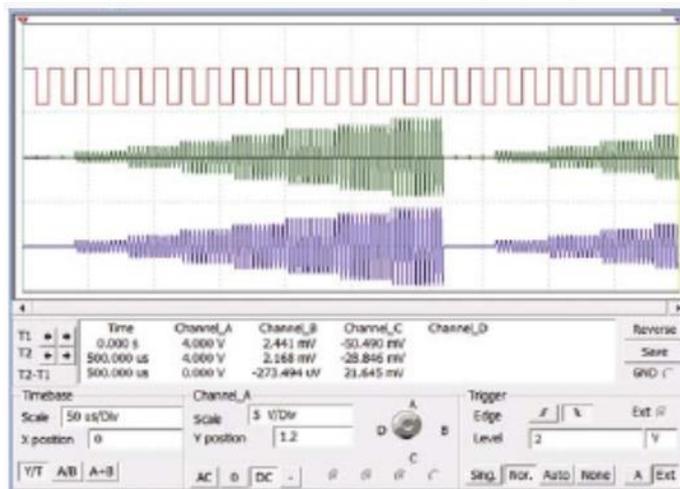


Рис. 14 Напряжение на выходах ЦАП и ФНЧ при переменном опорном напряжении.

Чтобы промоделировать работу реального ЦАП, необходимо использовать полную версию NI Multisim, в которой доступны не только виртуальные ЦАП и АЦП, но и модели преобразователей, выпускаемых компаниями Analog Devices, Maxim и Texas Instruments.

Синтезируем схему простейшего двухразрядного параллельного АЦП. Для построения схемы выберем счетверенный компаратор AD8564AN, время задержки распространения в котором не превышает 7нс. Схема включения компаратора приведена на рис.15, а временные диаграммы сигналов на его входе ($f=20\text{МГц}$) и выходе – на рис.16. Как следует из диаграмм, время задержки распространения при переключении из "0" в "1" составляет примерно 6.27нс.

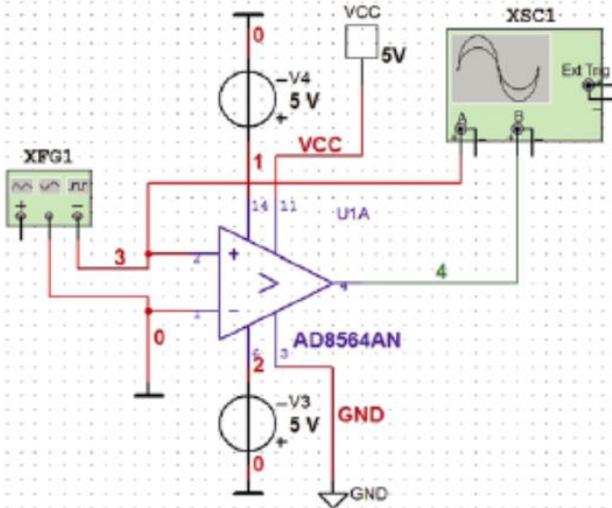


Рис. 15 Схема включения компаратора AD8564AN

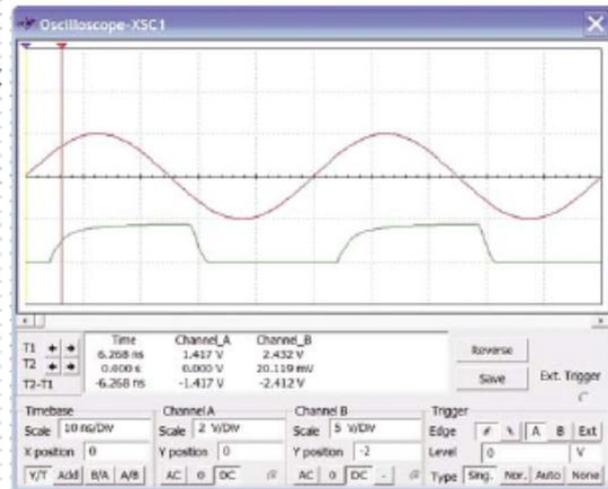


Рис. 16 Временные диаграммы сигналов на входе и выходе компаратора

Схема АЦП приведена на рис.17. Опорные напряжения для каждого уровня квантования формируются делителем R1...R4 из напряжения опорного источника V1. Компараторы U1A...U1C сравнивают опорные напряжения, поданные на инвертирующие входы, с напряжением на неинвертирующих входах, формируемым с помощью потенциометра R6.

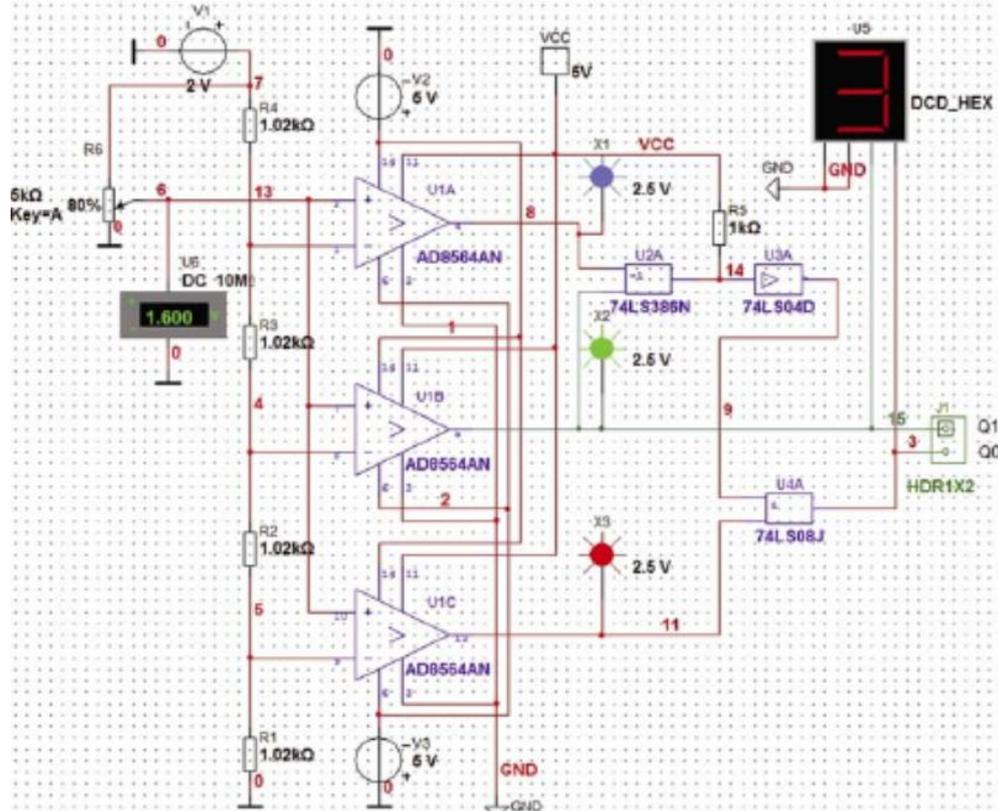


Рис. 17 Принципиальная схема двухразрядного параллельного АЦП

Так как для квантования четырех различных уровней необходимо три компаратора, а выходной код преобразователя – двухразрядный, необходимо построить кодирующую логическую схему. Данные, необходимые для построения такой схемы, занесены в таблицу 1.

Взаимосвязь уровней входного сигнала с состояниями компараторов и выходным кодом АЦП. Таблица 1.

$U_{вх}$	Выходы компараторов			Выходной код		Код, отобр. на дисплее
	U1A	U1B	U1C	Q1	Q0	
$U_{вх} < U_5$	0	0	0	0	0	0
$U_5 < U_{вх} < U_4$	0	0	1	0	1	1
$U_4 < U_{вх} < U_3$	0	1	1	1	0	2
$U_{вх} > U_3$	1	1	1	1	1	3

Анализ таблицы показывает, что выходной код старшего разряда совпадает с кодом на выходе компаратора U1B, а для формирования кода младшего разряда составим уравнение для всех состояний "1" в столбце Q0

$$Q0 = \overline{U1A} \overline{U1B} U1C + U1A U1B U1C = U1C(\overline{U1A} \overline{U1B} + U1A U1B).$$

Выражение в скобках соответствует таблице истинности логического элемента "исключающее ИЛИ" с инверсией (элементы U2A и U3A на схеме). Контроль соответствия выходного кода значению входного напряжения осуществляется с помощью цифрового вольтметра, подключенного к среднему выводу потенциометра (U6), и цифрового индикатора со встроенным дешифратором (U5).

Если пренебречь входными токами компараторов, то напряжения в нодах (точках) схемы 5, 4 и 13 составят 0,5, 1 и 1,5 В, соответственно. Таким образом, при напряжении на входе, равном 1,6В (рис.8), на выходах всех компараторов формируется логическая "1", о чем свидетельствуют пробники X1...X3, а выходной двоичный код АЦП равен 11, что соответствует десятичному числу 3, отображаемому на индикаторе U5.

Если необходимо контролировать работу АЦП в динамическом режиме, можно подключить его выходы и выходы компараторов к логическому анализатору, а на вход подать линейно нарастающий или гармонический сигнал (например, с выхода функционального генератора).

Исследование схемы АЦП

Для исследования АЦП выберем микросхему (рис. 18).

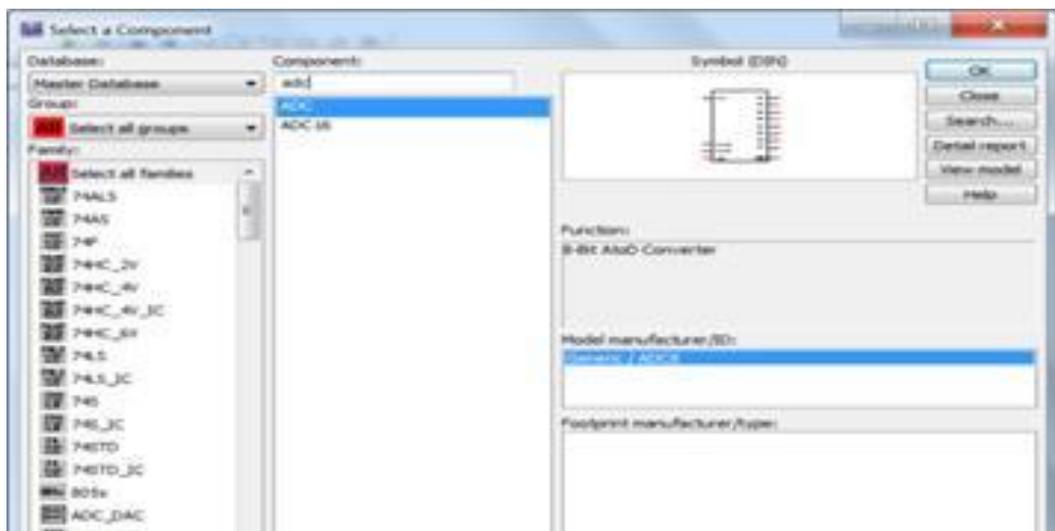


Рис. 18. Выбор АЦП

Соберем схему для исследования (рис. 19)

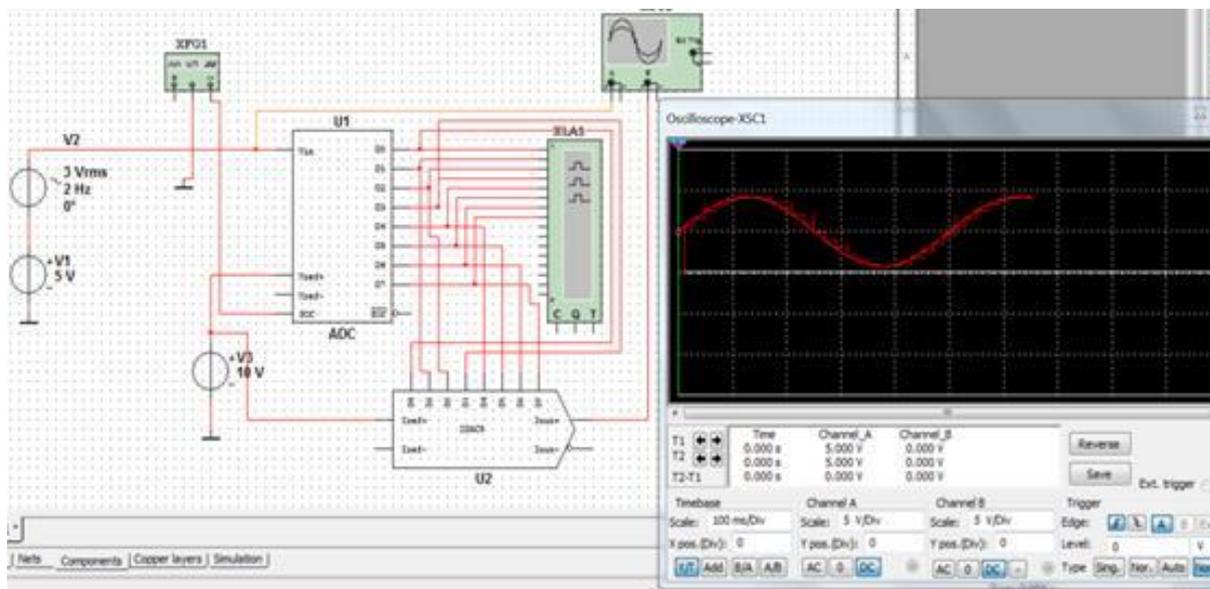


Рис. 19. Схема исследования АЦП

Источник постоянного напряжения V1 задает смещение так, чтобы изменения входного переменного напряжения, задаваемые источником V2, находились в области положительных значений. Генератор XPG1 задает частоту, с которой отсчеты аналогового сигнала будут поступать на вход АЦП. Источник V3 задает опорное напряжение VREF+. Входной аналоговый сигнал подается на осциллограф XSG1 и отображается в виде синусоиды.

Генерируемые двоичные коды отображаются на экране логического анализатора.

Преобразуем полученные двоичные коды в сигнал на выходе ЦАП. Для этого в схему введен цифроаналоговый преобразователь. Теперь можно оценить качество оцифровки аналогового сигнала и обратного преобразования. Восстановленный после оцифровки аналоговый сигнал подадим на второй канал осциллографа для сравнения (ступенчатая кривая).

Содержание отчета

Выполнить изложенные выше задания. Оформить все полученные результаты в виде файла Word (.doc или .docx). Отчет должен содержать:

1. Титульный лист с указанием названия работы, № группы, ФИО.
2. Цель работы.
3. Названия заданий к экспериментальным исследованиям.
4. Схемы исследуемых цепей.
5. Результаты экспериментальных измерений и теоретических расчетов..
6. Выводы и сопоставление результатов измерений и расчетов.

Образец оформления отчета приведен в ПРИЛОЖЕНИИ 1 описания первой лабораторной работы. Отчет сформировать в виде файла Word (.doc или .docx). К отчету приложить модель исследуемых схем в виде файла Multicim (.ms13 или .ms14). Эти два файла необходимо передать преподавателю, прикрепляя их на странице задания по кнопке «Загрузить файл».