



Министерство образования и науки Российской Федерации
федеральное государственное автономное
образовательное учреждение высшего образования
«Национальный исследовательский Томский политехнический университет» (ТПУ)

**Исследование устройств умножения, деления и возведения в степень
сигналов реализованных на аналоговых элементах**

Методические указания
по выполнению лабораторной работы № 13 по курсу
“Проектирование средств измерений и контроля”

ТОМСК 2022

Цель работы

Изучить методы построения устройств умножения, деления и возведения в степень сигналов реализованных на аналоговых элементах. Получить навыки компьютерного моделирования измерительных схем на операционных усилителях с использованием программы компьютерного моделирования Multisim.

1. Общие теоретические сведения

При реализации различных алгоритмов обработки сигналов возникает необходимость выполнения над ними операций умножения, деления, возведения в степень. Наиболее востребована операция умножения. Она осуществляется устройствами, называемыми перемножителями.

Перемножители позволяющие умножать сигналы одной полярности называются одноквадрантными, а если один из сомножителей может быть любой полярности – двухквадрантными. У четырехквадрантных перемножителей оба перемножаемых сигнала могут иметь произвольную полярность, а знак выходного напряжения соответствует правилам умножения.

На выходе четырехквадрантного перемножителя напряжение равно $K_{\text{п}}U_xU_y$, где $K_{\text{п}}$ – коэффициент передачи (обычно $K_{\text{п}} = 0,1$), а U_x, U_y – перемножаемые напряжения. Значение $K_{\text{п}} = 0,1$ обеспечивает $U_{\text{вых}} = 10 \text{ В}$ при $U_x = U_y = 10 \text{ В}$, т.е. все сигналы находятся в стандартном диапазоне.

Из множества методов аналогового перемножения наибольшее распространение получили следующие: с управляемым сопротивлением, с переменной крутизной, логарифмические и импульсные.

1.1 Аналоговое перемножение схемами с управляемым сопротивлением

Перемножители на основе управляемого сопротивления наиболее просты. Если коэффициент передачи делителя напряжения может меняться пропорционально управляющему сигналу, то выходное напряжение делителя пропорционально произведению входного и управляющего сигналов.

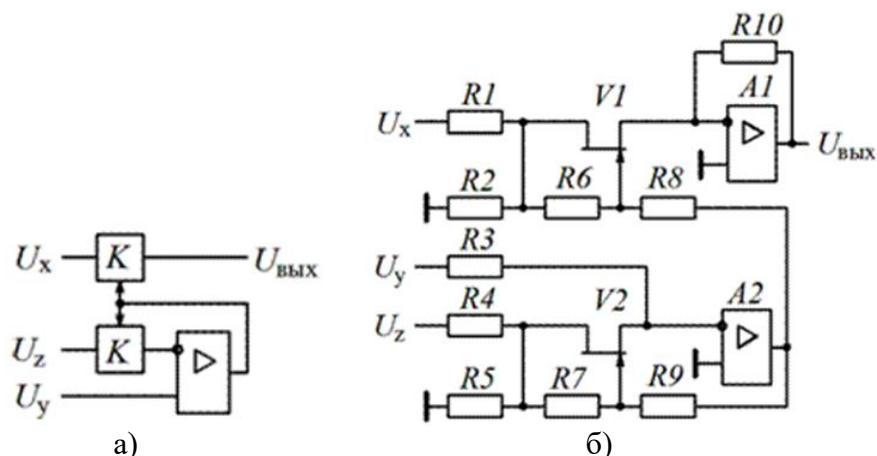


Рис. 1. Перемножитель на основе управляемого сопротивления

Функциональная схема, поясняющая такой принцип умножения, показана на рис. 1, а. Она содержит два идентичных делителя напряжения с управляемым коэффициентом передачи K . Напряжение на инвертирующем входе ОУ равно KU_z , тогда при равенстве входных напряжений ОУ имеем $U_y = KU_z$. Отсюда $K = U_y / U_z$. Но тогда $U_{\text{вых}} = KU_x = U_x U_y / U_z$. Таким образом, схема может осуществлять не только умножение, но и деление сигналов.

В качестве управляемых напряжением сопротивлений можно использовать полевые транзисторы (рис. 1, б). На начальном участке вольт-амперной характеристики полевой транзистор по существу является резистором с сопротивлением, управляемым по цепи затвора.

При идентичных по параметрам полевых транзисторах необходимо выполнить условия $R6 = R7$ и $R8 = R9$. При этом сопротивления сток-исток полевых транзисторов изменяются одинаково. Если выбрать дополнительно $R1 = R4$ и $R2 = R5$, то

$$U_{\text{ВЫХ}} = \frac{U_x U_y}{U_z} \cdot \frac{R_{10}}{R_3}. \quad (1)$$

В данной схеме из за нелинейности вольтамперной характеристики $V1$ и $V2$ сложно получить погрешность умножения менее 2%.

1.2 Аналоговое перемножение схемами с переменной крутизной коэффициента преобразования

Перемножитель на основе переменной крутизны использует зависимость крутизны биполярного транзистора S от коллекторного тока I_k , который описывается выражением:

$$I_k = I_{k0} \exp\left(\frac{U_{\text{ВХ}}}{\varphi_T}\right), \quad (2)$$

где: I_{k0} - обратный ток перехода эмиттер-база;

φ_T - температурный потенциал. Для оценочных расчетов можно принять $\varphi_T \approx 25$ мВ при 20°C .

Дифференцируя выражение (2), при $U_{\text{ВХ}} = U_{\text{БЭ}}$ получим:

$$S = \frac{dI_k}{dU_{\text{БЭ}}} = \frac{d}{dU_{\text{БЭ}}} \left[I_{k0} \exp\left(\frac{U_{\text{БЭ}}}{\varphi_T}\right) \right] = \frac{I_{k0}}{\varphi_T} \exp\left(\frac{U_{\text{БЭ}}}{\varphi_T}\right) = \frac{I_k}{\varphi_T}.$$

Далее вычислим изменение коллекторного тока:

$$\Delta I_k = S \Delta U_{\text{БЭ}} = \frac{I_k}{\varphi_T} \Delta U_{\text{БЭ}}. \quad (3)$$

Таким образом, изменение коллекторного тока пропорционально произведению изменения входного напряжения $U_{\text{ВХ}}$ и тока коллектора I_k . Это свойство используется в перемножителе на базе дифференциального усилителя. Простейшая схема перемножителя приведена на рисунке 2.

Этот перемножитель является двухквadrантным. Четырехквadrантный умножитель можно получить, добавив еще один дифференциальный усилитель. Его схема представлена на рисунке 3.

Данный метод перемножения сигналов реализуется при помощи следующих микросхем перемножителей напряжений:

1. К252ПС1 (МС1495 Motorola) – погрешность преобразования $\pm 2\%$.
2. К252ПС2 - погрешность преобразования $\pm 1\%$.
3. К252ПС3 (МС1494 Motorola) – погрешность преобразования $\pm 0,5\%$.

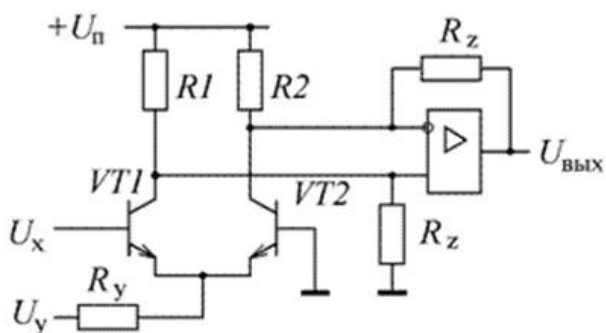


Рис. 2. Перемножитель с использованием крутизны транзистора.

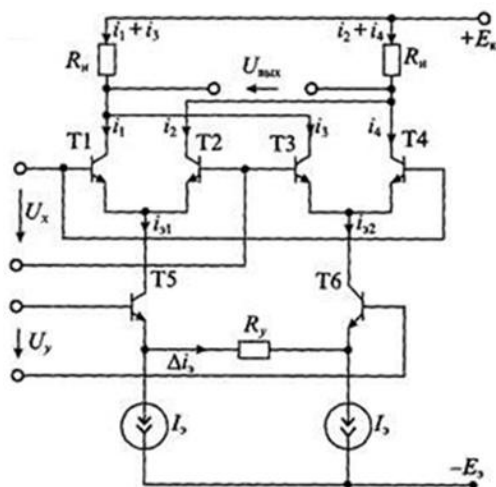


Рис. 3. Упрощенная схема четырехквadrантного перемножителя.

1.3 Аналоговые схемы с

использованием логарифмирующих устройств

Создание аналоговых схем вычислительных устройств возможно путем использования свойств логарифмов, представленных в таблице 1:

Свойства логарифмов.

Таблица 1.

№	Формулы	Ограничения	Алгоритм вычисления
1	$\ln(bc) = \ln(b) + \ln(c)$	$bc \neq 0$	$bc = \exp[\ln(b) + \ln(c)]$
2	$\ln\left(\frac{b}{c}\right) = \ln(b) - \ln(c)$	$bc \neq 0$	$\frac{b}{c} = \exp[\ln(b) - \ln(c)]$
3	$\ln(b^n) = n \ln(b)$ (n – четное)	$b \neq 0$	$b^n = \exp[n \ln(b)]$
4	$\ln(b^n) = n \ln(b)$ (n – нечетное)	$b > 0$	$b^n = \exp[n \ln(b)]$

Для реализации математических операций представленных в таблице алгоритмов необходимы аналоговые устройства, реализующие операции логарифмирования и экспоненциальной функции. Логарифмической вольтамперной характеристикой обладают p - n переходы полупроводниковых приборов. На их основе создают представленные на рисунке 4 логарифмические усилители.

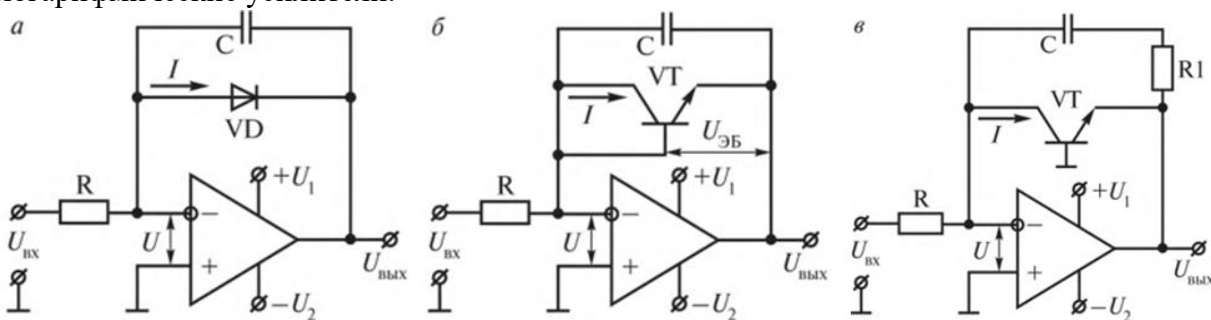


Рис. 4. Схемы включения ОУ как логарифмического устройства: *а* – с диодом в цепи отрицательной обратной связи (ООС); *б* – с транзистором в диодном включении в цепи ООС; *в* – с транзистором в цепи ООС.

В цепи обратной связи ОУ рисунка 4а используется диод. Его характеристика описывается выражением:

$$I_A = I_S \left[\exp\left(\frac{U_{AK}}{mU_T}\right) - 1 \right], \quad (4)$$

где: I_S – обратный ток диода; $U_T = kT / e_0$ – термический потенциал; m – корректирующий множитель ($1 < m < 2$). При положительных напряжениях на аноде, когда $I_A \gg I_S$, можно считать, что

$$I_A = I_S \left[\exp\left(\frac{U_{AK}}{mU_T}\right) \right]. \quad (5)$$

Из выражения (5) получаем логарифмическую зависимость напряжения от тока на диоде:

$$U_{AK} = mU_T \ln\left(\frac{I_A}{I_S}\right). \quad (6)$$

Устройство, производящее логарифмирование по алгоритму (6), изображено на рисунке 4а. Входное напряжение $U_{вх} = I_A R$, а выходное – $U_{вых} = U_{AK}$

$$U_{вых} = -U_{AK} = -mU_T \ln\left(\frac{U_{вх}}{I_S R}\right). \quad (7)$$

Точность работы этой схемы ограничена зависимостью множителя m от тока. Эта зависимость исключается при применении вместо диода VD транзистора VT, как это показано на рисунке 4в. Для этой схемы можно считать, что в выражении (7) $m = 1$. Такая схема обладает достаточно широким диапазоном рабочих токов. При правильном выборе транзистора коллекторный ток может изменяться от пикоампер до миллиампер в диапазоне до девяти декад. При этом необходимо использовать ОУ с очень малыми входными токами.

Транзистор VT повышает коэффициент передачи цепи обратной связи схемы на величину своего коэффициента усиления. Для предотвращения самовозбуждения бывает необходимо снизить усиление транзистора дополнительным резистором R1 и конденсатором С.

Основной недостаток схемы рисунка 4в – зависимость результатов преобразования от обратного тока I_S перехода транзистор VT. Для исключения влияния обратного тока I_S результаты создается дифференциальная схема с дополнительным логарифмирующим усилителем. Она представлена на рисунке 5.

Работой дополнительного усилителя управляет опорное напряжение U_0 .

Зависимость выходного напряжения $U_{\text{ВЫХ}}$ от входного $U_{\text{ВХ}}$ описывается выражением:

$$U_{\text{ВЫХ}} = -U_T \left[\frac{R3+R4}{R4} \right] \ln \left(\frac{R2U_{\text{ВХ}}}{R1U_0} \right). \quad (8)$$

Дальнейшее улучшение схемы связано с компенсацией температурной зависимости величины U_T при помощи резистора R4 с температурным коэффициентом сопротивления около 0,3 %/К.

Для реализации операции умножения аналоговых сигналов в соответствии с формулой (1) таблицы 1 необходимо вычислить логарифмы этих сигналов. Результаты вычислений складываются. Затем над суммой производится операция антилогарифмирования (вычисление экспоненты). Схема простейшего формирователя экспоненциальной функции приведена на рисунке 6.

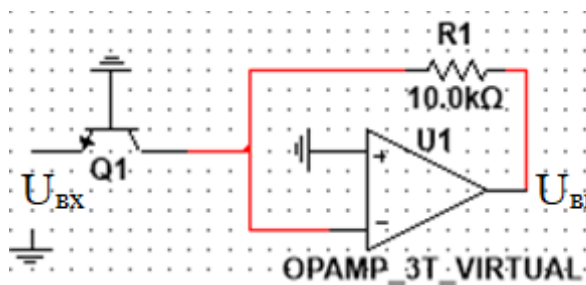


Рис. 6. Простой экспоненциальный генератор

Эта схема обладает всеми ранее описанными недостатками представленных на рисунках 4 устройств логарифмирования. Более совершенная схема с минимальной погрешностью преобразования приведена на рисунке 7.

Аналогично схеме рисунка 5 работой дополнительного усилителя U2 управляет опорное напряжение U_0 . Выходное напряжение описывается формулой:

$$U_{\text{ВЫХ}} = \left(\frac{U_0 R1}{R2} \right) \exp \left[\frac{R4}{R3+R4} \right] \left(\frac{U_{\text{ВХ}}}{U_T} \right). \quad (9)$$

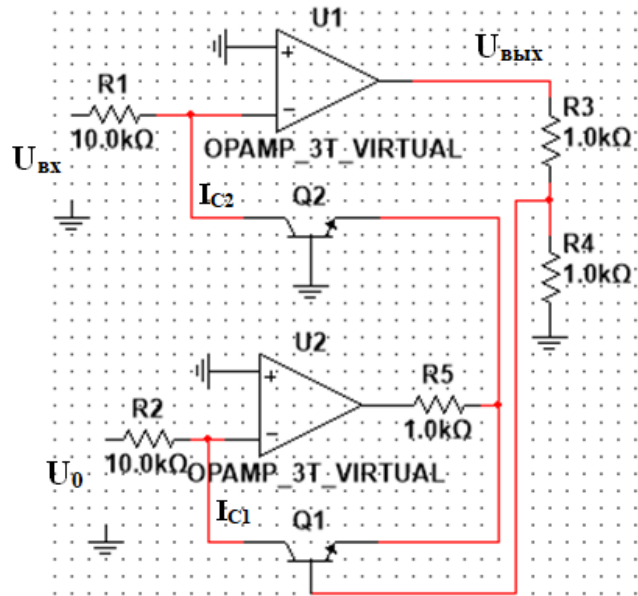


Рис. 5. Температурная компенсация схемы логарифмирования

p-n
на

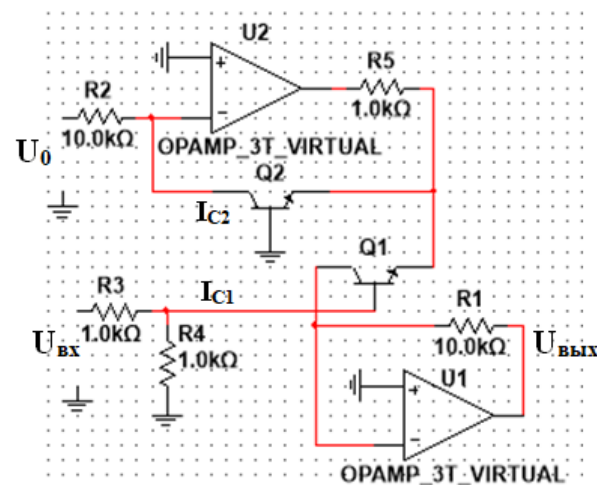


Рис. 7. Экспоненциальный генератор с термокомпенсацией.

Функциональные схемы устройств перемножения и деления двух напряжений представлены на рисунках 8а и 8б.

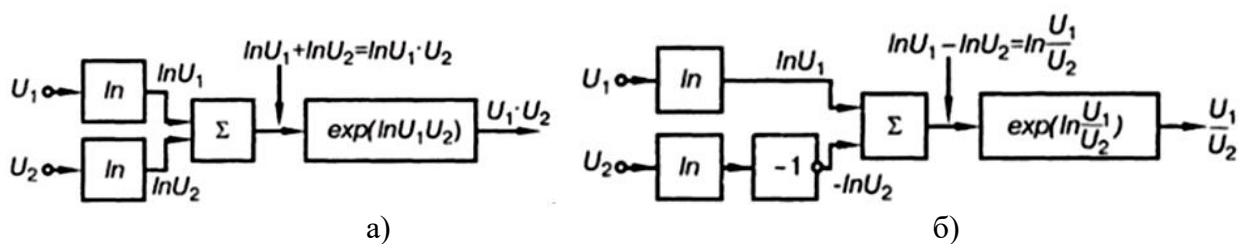


Рис. 8. Функциональные схемы устройств перемножения (а) и деления (б) двух напряжений

Приборная реализация данных схем требует использования устройств, выполняющих операцию экспоненциальной функции (антилогарифмирования). При реализации такого устройства диодный или транзисторный нелинейный элемент устанавливается не в ООС, а во входную цепь собранного на ОУ инвертирующего усилителя. Упрощенная схема, реализующая операцию умножения двух напряжений, представлена на рисунке 9а. Она работает следующим образом:

сигналы U_1 и U_2 с помощью логарифмирующих схем на операционных усилителях DA_1, DA_2 преобразуются в напряжения, пропорциональные логарифмам $\kappa \ln U_1, \kappa \ln U_2$, где κ —коэффициент, имеющий размерность $1/V$;

в схеме на операционном усилителе DA_3 осуществляется сложение полученных напряжений $U(\kappa \ln U_1 + \kappa \ln U_2)$, в результате чего формируется напряжение, пропорциональное логарифму произведения двух сигналов $U = \ln(U_1 U_2)$;

с помощью схемы на операционном усилителе DA_4 выполняется операция антилогарифмирования, и на ее выходе получается напряжение, пропорциональное произведению двух сигналов $U_1 U_2$.

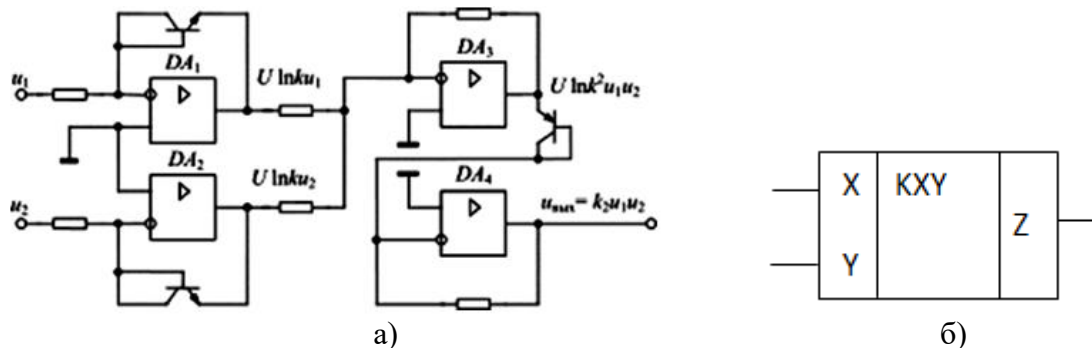


Рис. 9. Схема (а) и условное обозначение устройства перемножения двух напряжений

Качество логарифмирования и антилогарифмирования входного сигнала зависит от нелинейной характеристики элементов в цепи обратной связи, логарифмическая зависимость которых четко проявляется на начальном участке характеристики при прямом смещении $p-n$ перехода, и особенно, если используются диод или транзистор с переходом и барьером Шоттки. Вольтамперные характеристики нелинейных элементов устройств логарифмирования и антилогарифмирования должны быть идентичны и независимы от температур этих элементов. При моделировании в программной среде Multisim рассмотренные выше и далее схемы работают идеально. В реальности при выполнении схем на дискретных элементах возникают достаточно большие погрешности. Для снижения этих погрешностей входящая в состав компании Texas Instruments фирма Burr-Brown выпускает логарифмические усилители, ориентированные на различные практические приложения.

Наиболее известны следующие микросхемы данной фирмы:

Модель 4127 – осуществляет логарифмирование, антилогарифмирование, вычисляет логарифм отношения для напряжений в динамическом диапазоне 4 декады. Частотный диапазон – до 90 кГц.

Модель LOG100 – осуществляет логарифмирование, антилогарифмирование, вычисляет логарифм отношения, применяется для компрессии данных для напряжений в динамическом диапазоне 6 декад. Частотный диапазон – до 45 кГц.

Модель LOG114 – осуществляет логарифмирование, вычисляет логарифм отношения, применяется для компрессии аналогового сигнала на входе АЦП в динамическом диапазоне 8 декад.

2. Задание к выполнению работы

2.1. Примеры моделирования исследуемых схем

В данной лабораторной работе для умножения, деления и возведения в степень аналоговых сигналов требуется использование схемы, представленной на рисунке 10. Схема получена соединением устройств логарифмического усилителя (рис. 5) и экспоненциального генератора (рис. 7). Номиналы резисторов выбраны следующие: $R1=R2$, $R4=\infty$, $R3=0$, для рис. 5 $U_{\text{ВХ}}=V_1$, $U_{\text{ВЫХ}}=V_2$.

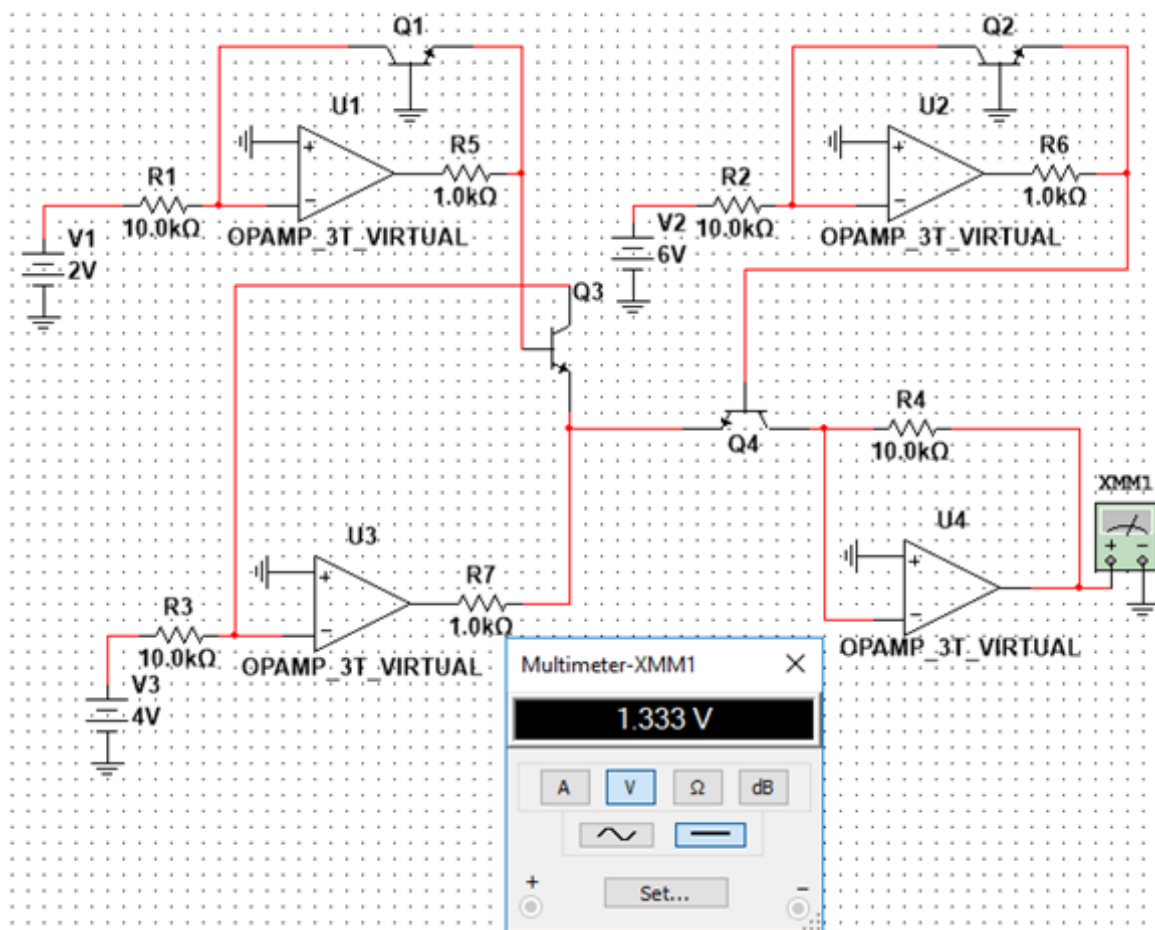


Рис. 10. Универсальная схема умножения и деления сигналов.

Данная схема (рис.10) выполняет операцию:

$$U_{\text{ВЫХ}} = \frac{V1 \cdot V3}{V2}. \quad (10)$$

Указанные в (10) сигналы $U_{\text{ВЫХ}}$, V1, V2, V3 должны изменяться в диапазоне от 0 до +10 В.

Условное изображение этого устройства на функциональной схеме приведено на рисунке 11.

Изображенное на рисунке 11 устройство может использоваться для создания схем возведения сигнала в квадрат и вычисления корня квадратного. Примеры таких схем даны на рисунках 12а и 12б.

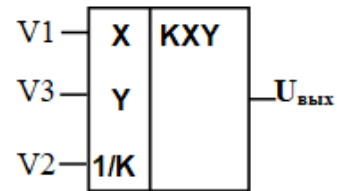


Рис. 11. Изображение схемы умножения-деления.

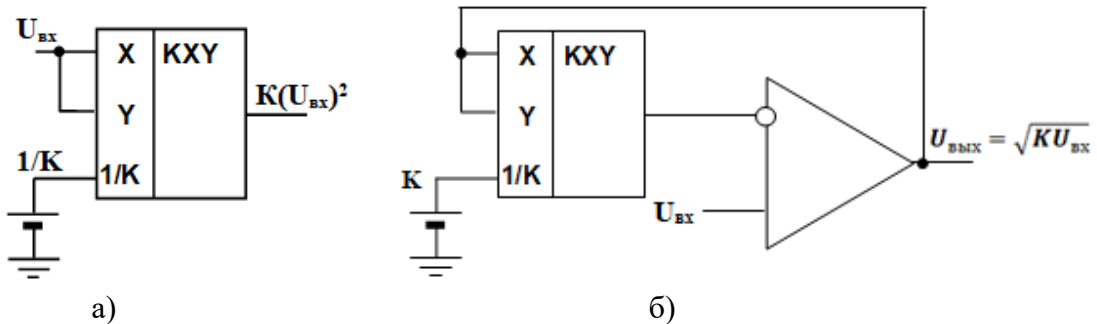


Рис. 12. Схемы устройств возведения в квадрат (а) и извлечения квадратного корня (б).

Результаты моделирования и испытаний схемы рисунка 12б приведены на рисунке 13.

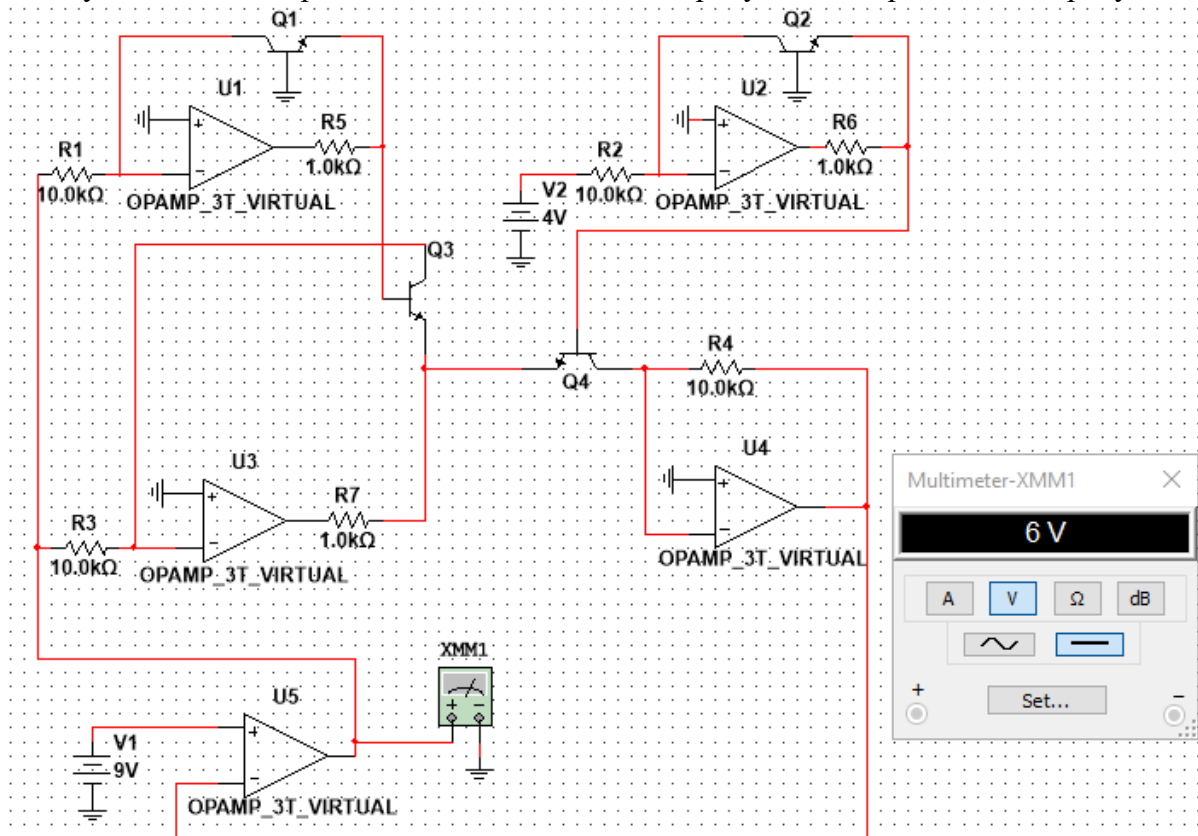


Рис. 13. Моделирование и результаты испытаний схемы извлечения квадратного корня.

Кроме выше приведенных схем при выполнении данной лабораторной работы потребуется использование выполненных на ОУ схем суммирования и вычитания сигналов.

В качестве примера на рисунке 14 представлена схема инвертирующего сумматора. Ее выходной сигнал описывается выражением:

$$U_{\text{ВЫХ}} = -\sum_{i=1}^n \frac{R_N U_{\text{ВХ}i}}{R_i}. \quad (11)$$

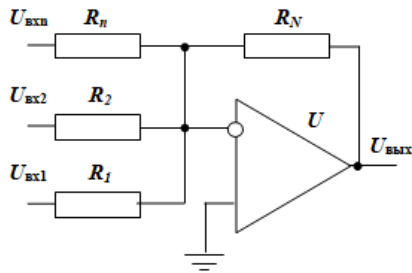


Рис. 14. Схема инвертирующего сумматора

$$U_{\text{ВЫХ}} = \frac{R_5 R_2}{R_4 R_1} U_2 - \frac{R_5}{R_3} U_1. \quad (12)$$

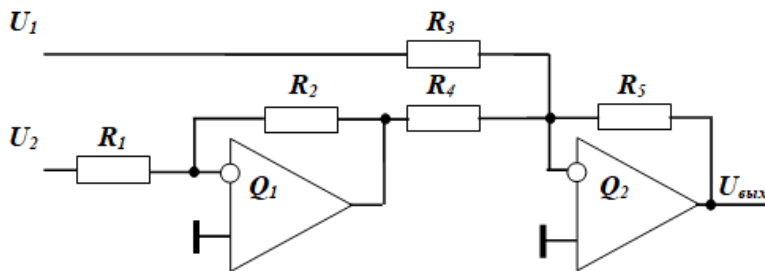


Рис. 15. Схема вычитания большого числа сигналов

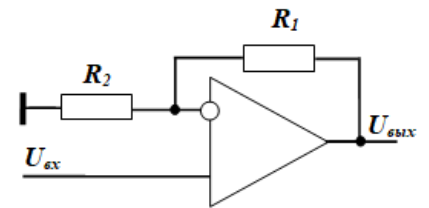


Рис. 16. Схема неинвертирующего усилителя

На рисунке 16 приведена схема неинвертирующего усилителя. Ее работа описывается выражением:

$$U_{\text{ВЫХ}} = \left(\frac{R_1}{R_2} + 1\right) U_{\text{ВХ}}. \quad (13)$$

2.2. Задание к лабораторной работе

В данной лабораторной работе предлагается изучить аналоговые устройства, выполняющие операции умножения, деления и возведения в степень аналоговых сигналов. Для этого следует:

1. Изучить предложенный теоретический материал.
2. Составить функциональную схему устройства, реализующего представленный в таблице 2 в соответствии с Вашим вариантом алгоритм обработки аналоговых сигналов.

Варианты реализуемых алгоритмов.

Таблица 2.

№ варианта	Реализуемый алгоритм	Требования к входным сигналам
1	$U_{\text{ВЫХ}} = 2 \cdot A/B$	$0 < A < 10; 0 < B < 10.$
2	$0,1 \cdot A^2/B$	$0 < A < 10; 0 < B < 10$
3	$U_{\text{ВЫХ}} = 0,1 \cdot A \cdot (2A + B)$	$0 < A < 10; 0 < B < 10$
4	$U_{\text{ВЫХ}} = 0,1 \cdot (A + B)^2$	$0 < A < 10; 0 < B < 10$
5	$U_{\text{ВЫХ}} = 0,1 \cdot A \cdot (2A - B)$	$0 < A < 10; 0 < B < 10; 2A > B$
6	$U_{\text{ВЫХ}} = 0,1 \cdot A \cdot B/C$	$0 < A < 10; 0 < B < 10; 0 < C < 10$
7	$U_{\text{ВЫХ}} = 0,1 \cdot A \cdot (A/2 + B)$	$0 < A < 10; 0 < B < 10$
8	$U_{\text{ВЫХ}} = 0,1 \cdot (A/3 + B)^2$	$0 < A < 10; 0 < B < 10$
9	$U_{\text{ВЫХ}} = 0,1 \cdot A \cdot (A/2 - B)$	$0 < A < 10; 0 < B < 10; A/2 > B$
10	$U_{\text{ВЫХ}} = 0,1 \cdot (A + B/2) \cdot B$	$0 < A < 10; 0 < B < 10$
11	$U_{\text{ВЫХ}} = 0,1 \cdot A \cdot B$	$0 < A < 10; 0 < B < 10$
12	$U_{\text{ВЫХ}} = 0,5 \cdot A/B$	$0 < A < 10; 0 < B < 10$
13	$U_{\text{ВЫХ}} = A^2 - B^2$	$0 < A < 10; 0 < B < 10; A > B$

№ варианта	Реализуемый алгоритм	Требования к входным сигналам
14	$U_{\text{ВЫХ}} = 0.1 \cdot A \cdot (A + B)$	$0 < A < 10; 0 < B < 10$
15	$U_{\text{ВЫХ}} = 0,1 \cdot (2A + B)^2$	$0 < A < 10; 0 < B < 10$
16	$U_{\text{ВЫХ}} = 0,1 \cdot A \cdot (A - B).$	$0 < A < 10; 0 < B < 10; A > B$
17	$U_{\text{ВЫХ}} = 0,1 \cdot (A + B)(A - B)$	$0 < A < 10; 0 < B < 10; A > B$
18	$U_{\text{ВЫХ}} = 0.1 \cdot A \cdot (0.5A + B)$	$0 < A < 10; 0 < B < 10$
19	$U_{\text{ВЫХ}} = 0,1 \cdot A \cdot (3A + B)$	$0 < A < 10; 0 < B < 10$
20	$U_{\text{ВЫХ}} = 0,1 \cdot A \cdot (A - 2B)$	$0 < A < 10; 0 < B < 10; A > 2B$

3. По составленной функциональной схеме, используя схемы рисунков 10 –15, разработать схему электрическую принципиальную устройства, реализующего алгоритм Вашего варианта.

4. В редакторе Multisim выполнить моделирование разработанного Вами устройства.

5. Испытать модель, подставляя три набора значений входных сигналов A , B , C . По результатам испытаний сделать выводы.

6. Результаты отразить в отчете.

Содержание отчета

Выполнить изложенные выше задания. Оформить все полученные результаты в виде файла Word (.doc или .docx). Отчет должен содержать:

1. Титульный лист с указанием названия работы, № группы, ФИО.
2. Цель работы.
3. Названия заданий к экспериментальным исследованиям.
4. Схемы исследуемых цепей.
5. Результаты экспериментальных измерений и теоретических расчетов..
6. Выводы и сопоставление результатов измерений и расчетов.

Образец оформления отчета приведен в ПРИЛОЖЕНИИ 1 описания первой лабораторной работы. Отчет сформировать в виде файла Word (.doc или .docx). К отчету приложить модель исследуемых схем в виде файла Multisim (.ms13 или .ms14). Эти два файла необходимо передать преподавателю, прикрепляя их на странице задания по кнопке «Загрузить файл».