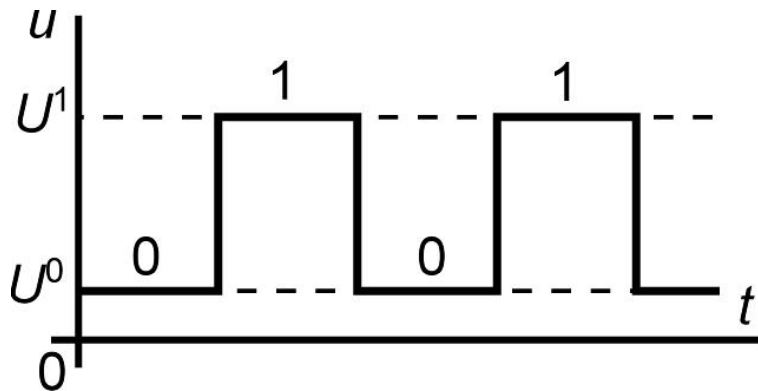


## Цифровые устройства

**Цифровые устройства** – электронные схемы, которые служат для обработки и преобразования цифровых сигналов.

**Цифровой сигнал** – импульсы напряжения близкие по форме к прямоугольным.



Пример цифрового сигнала

**Символ «0»** - логический ноль – обозначает уровень низкого напряжения.

**Символ «1»** - логическая единица – обозначает уровень высокого напряжения.

**Напряжение логической единицы и нуля для каждого вида ИМС может быть различно!**

Логические сигналы «0» или «1» несут определенную информацию.

# Системы счисления.

## Представление информации в цифровых устройствах. Коды.

**Система счисления** – код, в котором используют специальные символы для обозначения количества каких-либо объектов.

Десятичная система счисления использует 10 символов –  
цифры 0, 1, 2, 3, 4, 5, 6, 7, 8, 9

**Десятичная система счисления** – система счисления по основанию 10.

Представление чисел в десятичной системе

$$2375 = 2 \cdot 10^3 + 3 \cdot 10^2 + 7 \cdot 10^1 + 5 \cdot 10^0$$

**Двоичная система счисления** – система счисления по основанию 2 использует два символа – 0 и 1.

Представление чисел в двоичной системе

$$34 = 0 \cdot 2^6 + 1 \cdot 2^5 + 0 \cdot 2^4 + 0 \cdot 2^3 + 0 \cdot 2^2 + 1 \cdot 2^1 + 0 \cdot 2^0 = 32 + 2 = 34$$

$$34_{(10)} = 0100010_{(2)}$$

Системы счисления, используемые в цифровых устройствах относятся к **ПОЗИЦИОННЫМ СИСТЕМАМ**, в которых числовое значение цифры зависит от ее местоположения (позиции) в последовательности цифр, изображающих число.

# Системы счисления.

## Представление информации в цифровых устройствах. Коды.

Вес разряда  
(позиции):

$$2^{10} = 1024$$

$$2^9 = 512$$

$$2^8 = 256$$

$$2^7 = 128$$

$$2^6 = 64$$

$$2^5 = 32$$

$$2^4 = 16$$

$$2^3 = 8$$

$$2^2 = 4$$

$$2^1 = 2$$

$$2^0 = 1$$

**Пример.** Представить число  $11010101_{(2)}$  в десятичном коде.

$$1 \cdot 2^7 + 1 \cdot 2^6 + 0 \cdot 2^5 + 1 \cdot 2^4 + 0 \cdot 2^3 + 1 \cdot 2^2 + 0 \cdot 2^1 + 1 \cdot 2^0 = 128 + 64 + 16 + 4 + 1 = 213_{(10)}$$

**Ответ:**  $11010101_{(2)} = 213_{(10)}$

Преобразование (10) → (2).

Преобразование производится с помощью последовательного деления десятичного числа на 2, в остатке получается 0 или 1, т.е. двоичный код.

$$\begin{array}{r} 52 \mid 2 \\ -52 \quad \mid 26 \\ \hline 0 \quad \mid 26 \mid 2 \\ -26 \quad \mid 13 \\ \hline 0 \quad \mid 13 \mid 2 \\ -12 \quad \mid 6 \\ \hline 1 \quad \mid 6 \mid 2 \\ -6 \quad \mid 3 \\ \hline 0 \quad \mid 3 \mid 2 \\ -2 \quad \mid 1 \\ \hline 1 \quad \mid 1 \end{array}$$

Запись двоичного числа производится в справа налево.

$$52_{(10)} = 110100_{(2)}$$

          ↑          ↑  
ст. бит      мл. бит

**Бит** - двоичная цифра, принимающая два значения (0, 1).  
Каждый разряд двоичного числа называется **бит**.

# Системы счисления.

## Представление информации в цифровых устройствах. Коды.

### Шестнадцатиричная система счисления

(16-тиричный код) использует 16 символов:

0, 1, 2, 3, 4, 5, 6, 7, 8, 9, A, B, C, D, E, F.

Вес разряда  
(позиции):

$$16^2 = 256$$

$$16^1 = 16$$

$$16^0 = 1$$

$$1AC_{(16)} = 1 \cdot 16^2 + 10 \cdot 16^1 + 12 \cdot 16^0 = 256 + 160 + 12 = 428_{(10)}$$

$$1AC_{(16)} = 1ACH = 428_{(10)}$$

16-тиричная система используется для краткой записи, например, при вводе в ЭВМ адреса запоминающего устройства.

**Тетрада** – комбинация из 4 бит, описывающая 16 комбинаций чисел. Любая комбинация тетрады может быть записана либо 4-мя битами в двоичном коде, либо одним символом 16-тиричной системы счисления.

Дес. код	Двоичн. код	Шестн. код
0	0000	0
1	0001	1
2	0010	2
3	0011	3
4	0100	4
5	0101	5
6	0110	6
7	0111	7
8	1000	8
9	1001	9
10	1010	A
11	1011	B
12	1100	C
13	1101	D
14	1110	E
15	1111	F

## Дополнительные коды

### Прямой и обратный коды

**Прямой код** используется для записи в двоичном коде неотрицательных чисел.  
**Обратный код** получается из прямого кода путем замены 0 на 1, 1 на 0.

**Пример.** Пусть число дано в прямом коде 1011. В обратном коде имеем 0100.

---

### Дополнительный код (код с дополнением до 1)

Получается из обратного путем прибавления 1 к младшему разряду.  
Используется в устройствах вычитания на сумматоре.

**Пример.**

Обратный код	Доп. код
1111	0000
1110	1111
1101	1110
1100	1101

---

# Аксиомы, законы тождества и теоремы алгебры логики

Основоположник алгебры логики (булевой алгебры) – английский математик Джордж Буль (середина 19 века).

В булевой алгебре любая переменная может иметь значение либо «0», либо «1». Поэтому для каждой переменной  $X$  существует обратная (инверсная) переменная  $\overline{X}$  (читается «не икс»), т.е.

$$\begin{aligned} \text{если } X = 0, \text{ то } \overline{X} = 1, \\ \text{если } X = 1, \text{ то } \overline{X} = 0. \end{aligned}$$

Для одной переменной  $X$  в алгебре логики существуют следующие правила (аксиомы):

Логическое сложение (дизъюнкция)	Логическое умножение (конъюнкция)
1) $X + 0 = X$ ;	5) $X \cdot 0 = 0$ ;
2) $X + 1 = 1$ ;	6) $X \cdot 1 = X$ ;
3) $X + X = X$ ;	7) $X \cdot X = X$ ;
4) $X + \overline{X} = 1$ ;	8) $X \cdot \overline{X} = 0$ ;
	9) $\overline{\overline{X}} = X$ ; – инверсия

Знак сложения «+» читается «или», а знак умножения «·» читается «и». Часто вместо традиционных знаков «+» и «·» используются специальные знаки. Для дизъюнкции – знак « $\vee$ », для конъюнкции – знак « $\wedge$ ».

# Аксиомы, законы тождества и теоремы алгебры логики

## Законы булевой алгебры

10) Переместительный закон (закон коммутативности) для логического сложения и умножения:

а)  $X + Y + Z = Y + X + Z$ ;

б)  $X \cdot Y \cdot Z = Y \cdot X \cdot Z$ ;

11) Сочетательный закон (закон ассоциативности) для логического сложения и умножения:

а)  $X + Y + Z = X + (Y + Z) = (X + Y) + Z$ ;

б)  $X \cdot Y \cdot Z = X \cdot (Y \cdot Z) = (X \cdot Y) \cdot Z$ ;

12) Распределительный закон (закон дистрибутивности) – логическое умножение по отношению к сложению:

а)  $X \cdot (Y + Z) = X \cdot Y + X \cdot Z$ ;

б)  $X + (Y \cdot Z) = (X + Y)(X + Z)$ ;

13) Закон поглощения (тождества):

а)  $X + X \cdot Y = X$ ;

б)  $X \cdot (X + Y) = X$ ;

# Аксиомы, законы тождества и теоремы алгебры логики

14) Закон склеивания (тождества):

а)  $X \cdot Y + \bar{X} \cdot Y = Y$  ;

б)  $(X + Y) \cdot (\bar{X} + Y) = Y$  ;

15) Теоремы де Моргана – законы инверсии для логического сложения и умножения:

а)  $\overline{X + Y} = \bar{X} \cdot \bar{Y}$  ;

б)  $\overline{X \cdot Y} = \bar{X} + \bar{Y}$  .



# Элементарная логика

**Логические элементы (ЛЭ)** – электронные схемы, выполняющие логические (функциональные) операции над входными сигналами, представленными в двоичном коде.

**«ЛОГИЧЕСКИЙ»** – элемент работает в соответствии с четкими логическими законами.

## Классификация логических элементов

РТЛ – резистивно-транзисторная логика;

РЕТЛ – резистивно-емкостная-транзисторная логика;

ДТЛ – диодно-транзисторная логика;

ТТЛ – транзисторно-транзисторная логика;

ТТЛШ – ТТЛ с переходами Шоттки;

КМОП – комплементарная логика на полевых транзисторах;

ЭСЛ – эмиттерно-связанная логика;

И<sup>2</sup> Л – инжекционно-интегральная логика.

# Элементарная логика

Логические элементы выполняют основные логические операции:

«ИЛИ» - дизъюнкция – лог. сложение  $+$ ,  $\vee$ ;

«И» - конъюнкция – лог. умножение  $\times$ ,  $\wedge$ ;

«НЕ» - инверсия – лог. отрицание.

## Логический элемент «ИЛИ»

Булево выражение

$$F = A + B$$

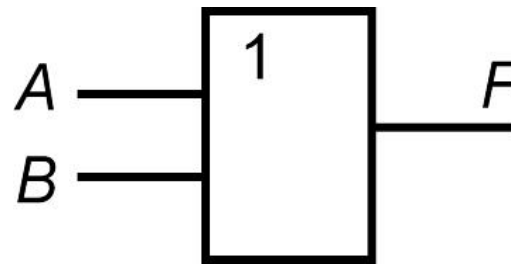
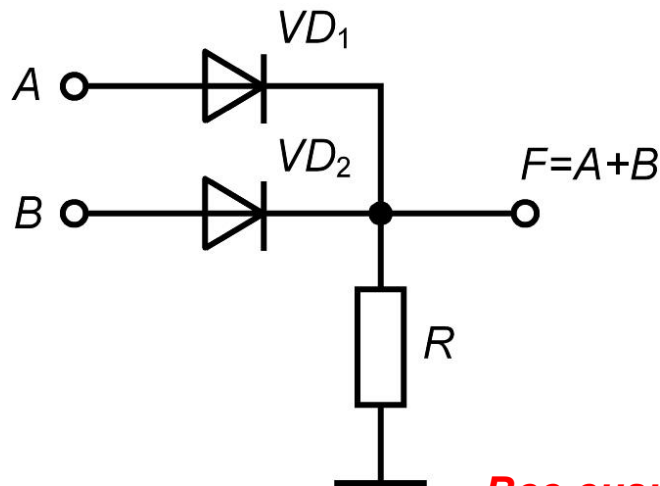


Таблица истинности

$A$	$B$	$F$
0	0	0
0	1	1
1	0	1
1	1	1

При подаче напряжения высокого уровня на один из входов, например  $A=1$ , диод  $VD_1$  открывается и на выходе  $F=1$ , при этом состояние другого диода значения не имеет.

**Все сигналы на входах и выходе относительно «земли»!**

# Элементарная логика

## Логический элемент «И»

Булево выражение

$$F = A \cdot B$$

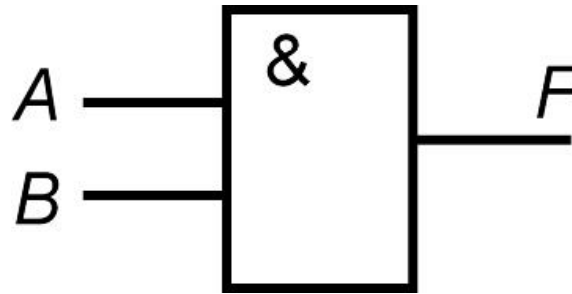
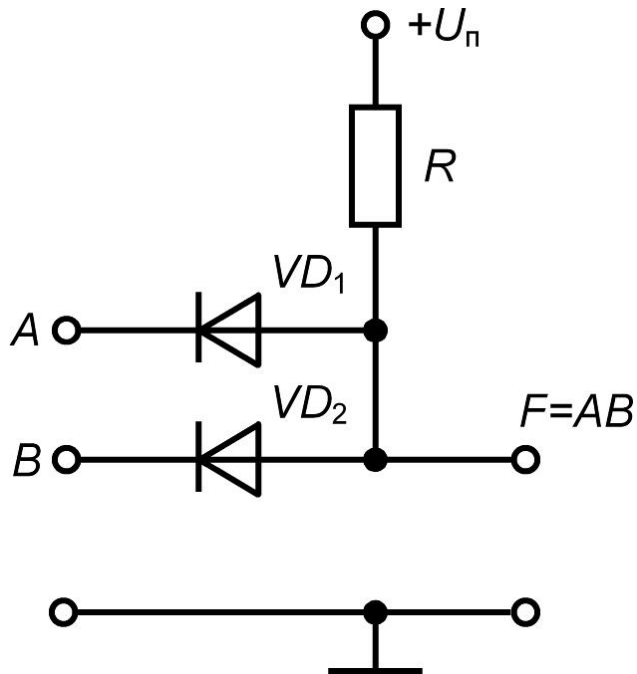


Таблица истинности

A	B	F
0	0	0
0	1	0
1	0	0
1	1	1

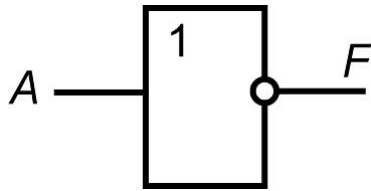


Все диоды открыты, поскольку на аноды подано напряжение питания отпирающей полярности. Выход закорочен, => на выходе  $F=0$ . Лишь при подаче на все входы напряжения высокого уровня (лог. 1) диоды закроются и на выходе будет  $F=1$ .

# Элементарная логика

## Логический элемент «НЕ» - инвертор

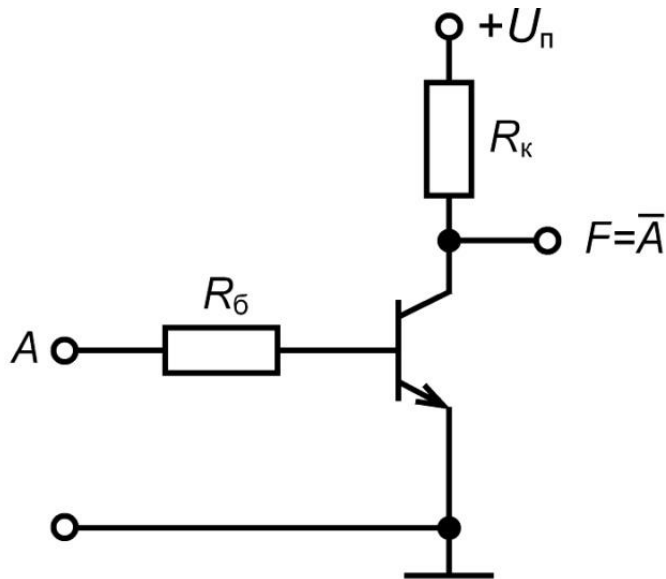
$$F = \bar{A}$$



A	F
0	1
1	0

При напряжении лог. 1 на входе, транзистор насыщается. Потенциал коллектора становится практически равным потенциалу эмиттера, => на выходе  $F=0$ .

При подаче на вход лог. 0, транзистор находится в режиме отсечки, к выходу будет приложено почти все напряжение питания, =>  $F=1$ .

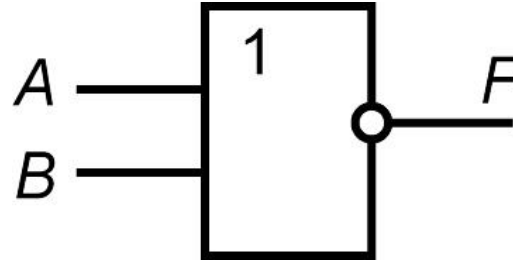
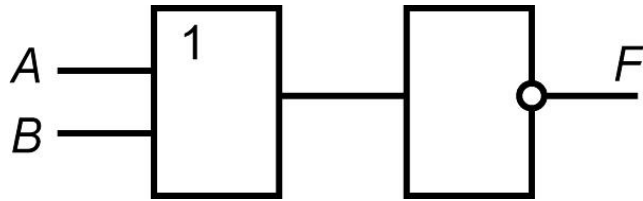


Недостатком данной схемы простого инвертора является невысокое быстродействие, что связано с замедленным переходом от уровня «0» к уровню «1», вследствие медленного заряда паразитной емкости нагрузки  $C_n$  (подключенной параллельно к КЭ транзистора) через резистор  $R_k$ . Поэтому в качестве базового логического элемента используется схема со сложным инвертором (слайд 17), в которой при переходе от «0» к «1» емкость  $C_n$  заряжается через малое сопротивление  $R_4$ , насыщенный транзистор  $VT_3$  и диод  $VD$ . При переходе от «1» к «0» конденсатор разряжается через  $VT_4$ .

# Элементарная логика

## Логический элемент «ИЛИ-НЕ» (стрелка Пирса)

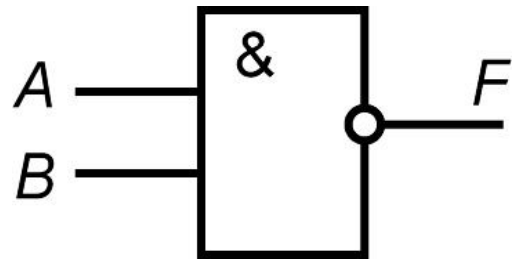
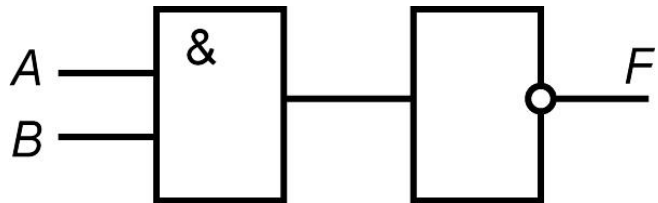
$$F = \overline{A + B}$$



A	B	F
0	0	1
0	1	0
1	0	0
1	1	0

## Логический элемент «И-НЕ» (штрих Шеффера)

$$F = \overline{A \cdot B}$$

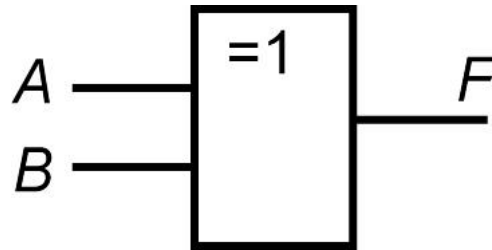


A	B	F
0	0	1
0	1	1
1	0	1
1	1	0

# Элементарная логика

Логический элемент «Исключающее ИЛИ» (сумматор по модулю 2)

$$F = A \oplus B$$



$A$	$B$	$F$
0	0	0
0	1	1
1	0	1
1	1	0

$$A + 0 = A$$

$$A + 1 = \bar{A}$$

*Результат равен 0, если оба операнда равны.*

# Элементарная логика

## Основные параметры логических элементов

1. Быстродействие
2. Коэффициент объединения по входу
3. Коэффициент разветвления по выходу
4. Потребляемая мощность
5. Помехоустойчивость
6. Номинальные значения напряжения высокого и низкого уровней
7. Входные токи при входных напряжениях низкого и высокого уровней

**Разобрать самостоятельно, написать конспект!**

## Классификация ИМС ЛЭ по быстродействию

Сверхбыстродействующие - до 5нс

Быстродействующие - 5÷10нс

Среднего быстродействия - 10÷50нс

Медленно действующие - свыше 50нс

# Транзисторно-транзисторная логика (ТТЛ)

Логические элементы строятся на биполярных транзисторах (+ диоды). Характеризуются сравнительно высоким быстродействием, умеренным энергопотреблением и высокой помехоустойчивостью.

*Существующие серии микросхем ТТЛ:*

- универсальные - 133, 155;
- высокого быстродействия – К531, КР1531;
- микромощные – К555, КР1531.

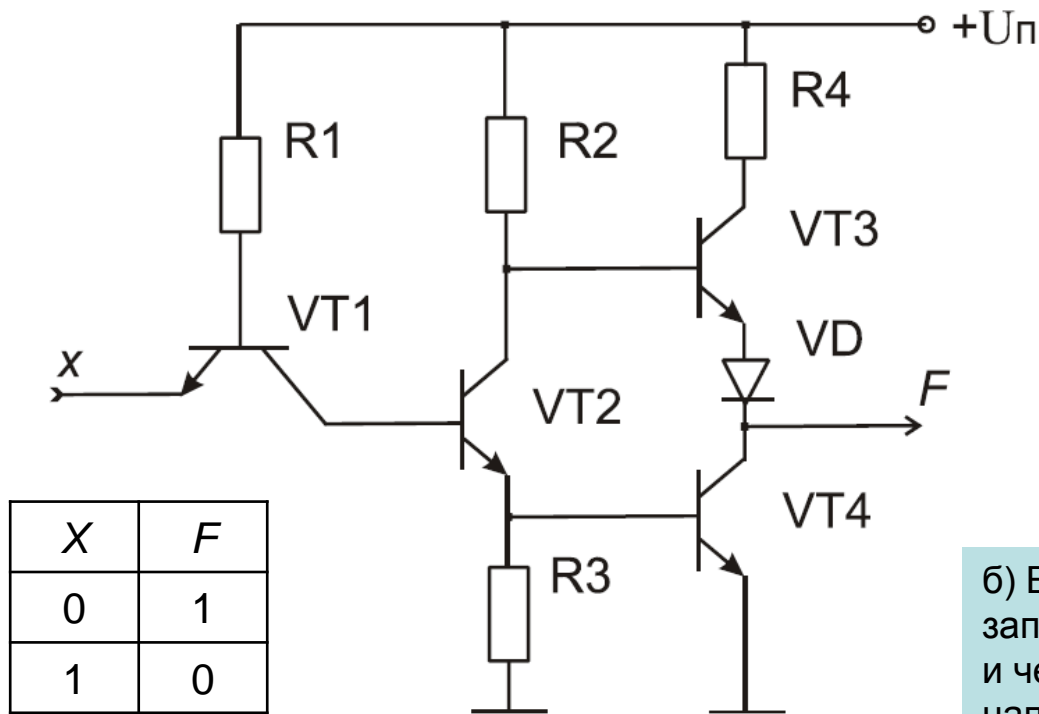
*Ориентировочные значения параметров ТТЛ-элементов*

$U_{\text{пит}} = +5\text{В}$	
$U_{\text{вых max}}^0 = 0,4\text{В}$	$U_{\text{вых min}}^1 = 2,4\text{В}$
$I_{\text{вх}}^0 = (-)1,6\text{мА}$	$I_{\text{вх}}^1 = 0,04\text{мА}$
$I_{\text{вых}}^0 = 16\text{мА}$	$I_{\text{вых}}^1 = (-)0,4\text{мА}$
$t_{\text{зад}}^{01} = 22\text{нс}$	$t_{\text{зад}}^{10} = 15\text{нс}$



# Схемотехника базовых элементов ТТЛ

## Инвертор – лог. элемент «НЕ»



Такая схема называется схемой с двухтактным выходным каскадом. ТТЛ элементы, выполненные с двухтактным выходным каскадом не допускают объединения по выходу, за исключением ЛЭ некоторых серий, которые допускают параллельное соединение по входу и по выходу с целью увеличения выходного тока.

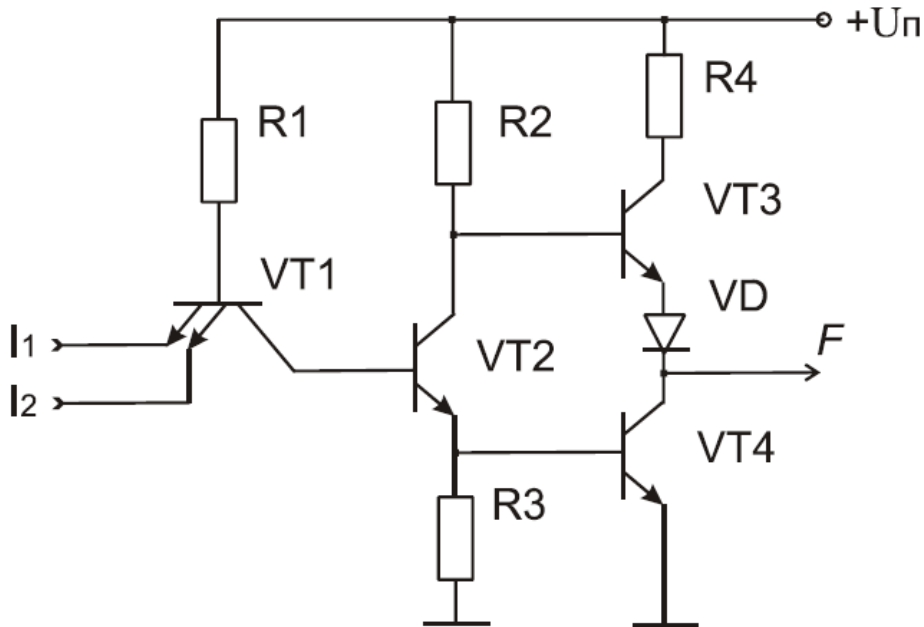
## Принцип действия

а) Если  $X=0$  ( $U_x=0$ ), то  $U_{э1}=0$ , т.е. эмиттер  $VT_1$  «сидит» на «земле».  $VT_1$  открыт (насыщен), его напряжение  $U_{кэ1} \approx 0 \Rightarrow$  потенциал базы  $VT_2$  близок к нулю  $\Rightarrow VT_2$  закрыт, и  $\Rightarrow U_{R3}=0$ . Т.к.  $U_{R3}=U_{бэ4}=0$ , транзистор  $VT_4$  также закрыт. Поскольку  $VT_2$  закрыт, то на его коллекторе присутствует потенциал близкий к  $+Uп$ , поддерживающий транзистор  $VT_3$  в открытом состоянии (в насыщении). Диод  $VD_1$  открыт. Таким образом,  $VT_3$  открыт, а  $VT_4$  закрыт, т.е. на выходе  $U_F \approx Uп$  ( $F = 1$ ).

б) Если  $X=1$  ( $U_x \approx Uп$ ), то эмиттерный переход  $VT_1$  заперт, но коллекторный переход  $VT_1$  открыт, и через него на базу  $VT_2$  подается отпирающее его напряжение  $\Rightarrow VT_2$  открыт (насыщен). В результате протекания тока эмиттера  $VT_2$  через резистор  $R_3$  на нём падает напряжение, отпирающее  $VT_4$ . Поскольку в открытом состоянии транзистор  $VT_2$  представляет короткую  $\Rightarrow U_{к2} \approx U_{э2} \Rightarrow$  потенциал базы  $VT_3$  уменьшился (в сравнении с предыдущим случаем)  $\Rightarrow VT_3$  закрыт, т.е.  $Uп$  отключено от выхода. Таким образом, на выходе  $U_F \approx 0$  ( $F = 0$ ).

# Схемотехника базовых элементов ТТЛ

## Лог. элемент «И-НЕ» (двухвходовый)



$I_1$	$I_2$	$F$
0	0	1
0	1	1
1	0	1
1	1	0

### Принцип действия

Принцип действия аналогичен рассмотренному на предыдущем слайде. Отметим особенности схемы.

$VT_1$  – многоэмиттерный транзистор.

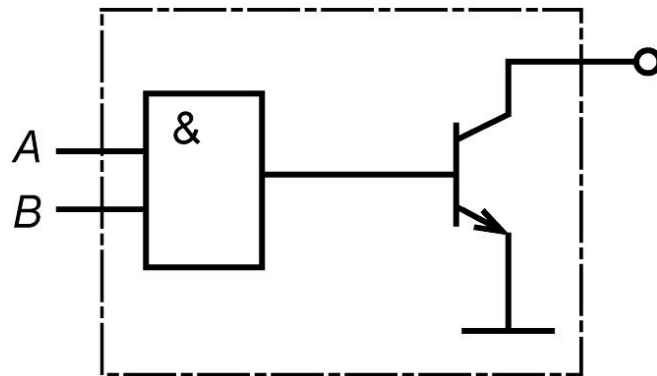
Если хотя бы на один из входов  $I_1$  или  $I_2$  подать лог. 0 (подключить к «земле»), то  $VT_1$  будет открыт (насыщен), это приводит к закрытию  $VT_2$  и  $VT_4$  и насыщению  $VT_3$ .



На выходе будет  $U_F \approx U_{\text{п}}$  ( $F = 1$ ).



## Схемотехника базовых элементов ТТЛ

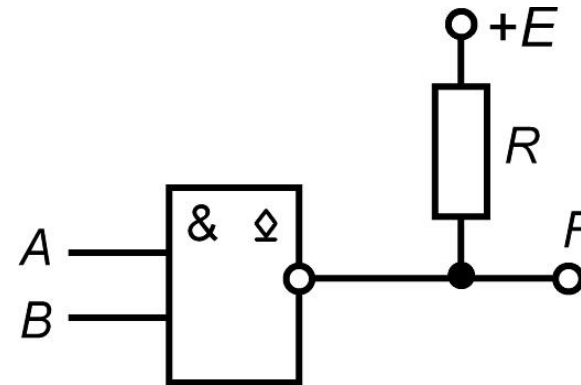
### Логический элемент с открытым коллектором

Используется для расширения функциональных возможностей отдельных ЛЭ.



 - открытый коллектор n-p-n  
 - открытый эмиттер p-n-p

 - открытый коллектор p-n-p  
 - открытый эмиттер n-p-n

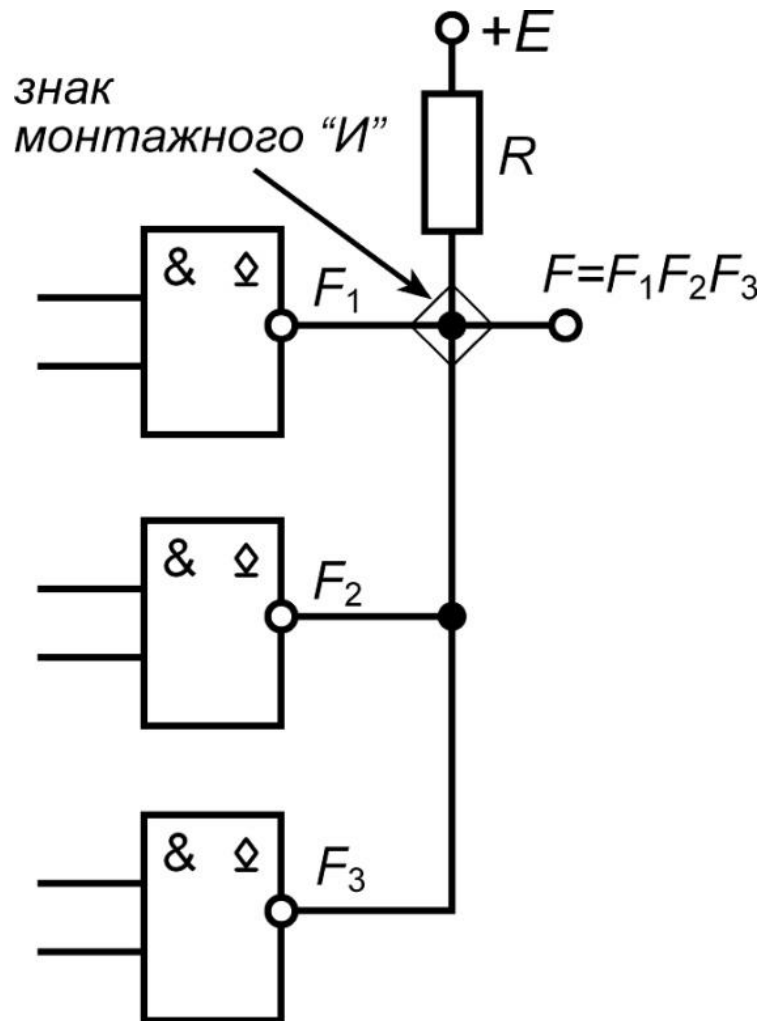


При использовании таких элементов коллектор соединяется с источником питания через нагрузку  $R$  (резистор, обмотка реле, лампа накаливания, светодиод и т.п.)

На выходе можно получать разные уровни выходного сигнала, подавая значения напряжения  $E$ , отличные от  $U_{\text{пит}}$ . Это позволяет осуществлять согласование микросхем серии ТТЛ с другими сериями, имеющие другие значения напряжений лог. 0 и лог. 1, без использования дополнительных преобразователей уровня.

## Схемотехника базовых элементов ТТЛ

### Схема монтажного «И»



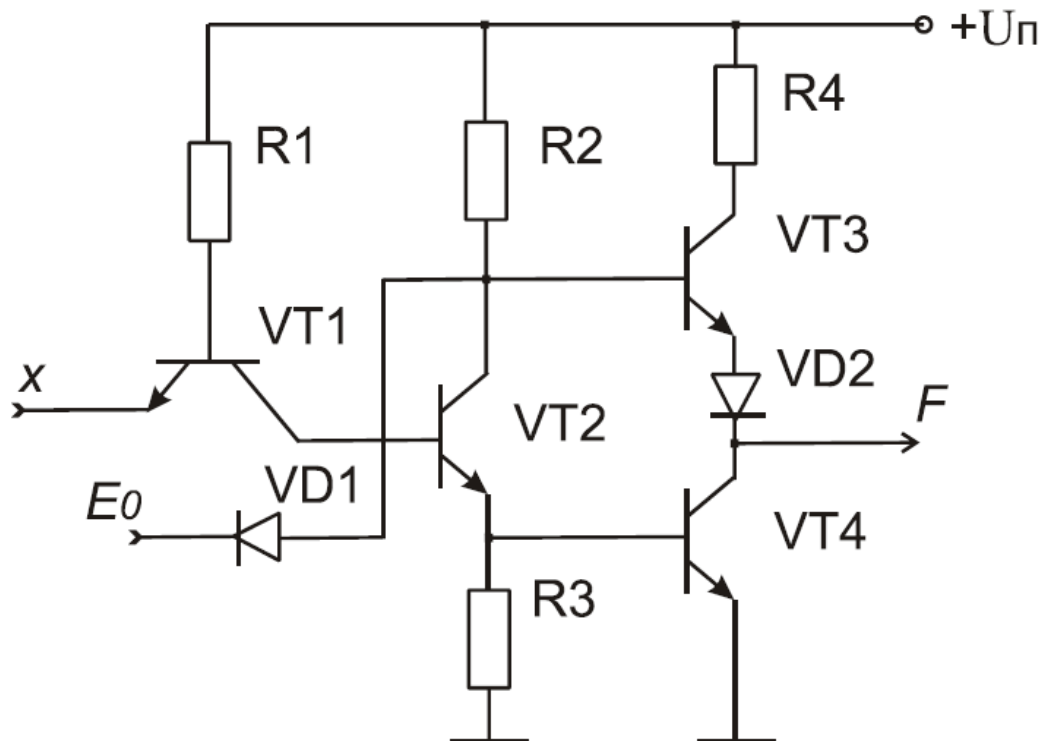
1. Позволяет осуществлять соединение между собой нескольких логических элементов, что в другом случае для ТТЛ недопустимо.
2. Реализует дополнительную логическую функцию «И»

## Схемотехника базовых элементов ТТЛ

### Логический элемент с 3-мя состояниями (тристабильный буфер)

Главное отличие от обычных ЛЭ наличие третьего - Z-состояния.

Z-состояние – высокоимпедансное состояние, при котором выход элемента отключен от и от источника питания и от «земли» схемы.



$E_0$  – вход разрешения Z-состояния.

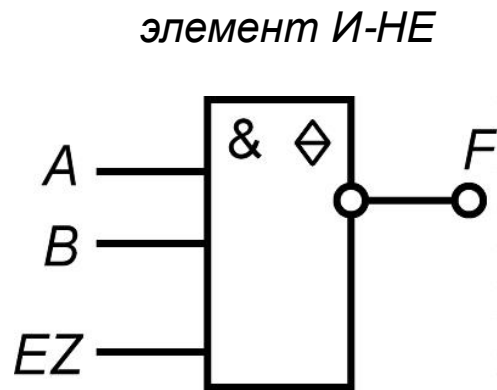
При  $E_0 = 1$  диод  $VD_1$  не оказывает влияния на схему.

При  $E_0 = 0$  диод  $VD_1$  представляет собой короткую и присоединяет коллектор  $VT_2$  и базу  $VT_3$  к «земле». В результате, транзисторы  $VT_3$  и  $VT_4$  закрыты, а выход  $F$  отключен от источника питания и от общей точки схемы, т.е. выход находится в Z-состоянии.

## Схемотехника базовых элементов ТТЛ

### Логический элемент с 3-мя состояниями (тристабильный буфер)

Z-состояние – высокоимпедансное состояние, при котором выход элемента отключен от и от источника питания и от «земли» схемы.



$A$	$B$	$EZ$	$F$
0	0	0	1
0	1	0	1
1	0	0	1
1	1	0	0
x	x	1	Z

Данные элементы допускают объединение выходов при условии, что в любой момент времени только один из всех элементов не находится в Z-состоянии.

x – безразличное состояние;  
 $EZ$  – вход разрешения (активации)  
Z-состояния.

## Правила работы с ТТЛ микросхемами

1. Все серии ТТЛ микросхем имеют одинаковые уровни напряжений логических 0 и 1, поэтому согласования по уровню микросхем не требуется.
2. Если все входы ЛЭ не используются, то их следует подключить к «земле» (подать лог. 0) или подать на них лог. 1.
3. Если какие-то из входов ЛЭ не используются, то их рекомендуется объединить с каким-либо из рабочих входов (осторожно!).
4. Запрещается соединять выходы ТТЛ-микросхем, кроме специальных случаев (монтажное «И», тристабильный буфер)!
5. Для подачи на вход лог. 0 следует соединить этот вход с «землей» схемы.
6. Для подачи на вход лог. 1:
  - а) подключить вход источнику питания (+5В) через резистор  $1 \div 2 \text{ кОм}$  (можно подключать до 20 входов);
  - б) подключить к отдельному источнику +2,4В ÷ +3,6В (уровень лог. 1);
  - в) оставить вход свободным, в этом случае на нем наводится лог. 1 (снижается помехоустойчивость).

### Обозначение ЛЭ

Инвертор –	<b>ЛН</b>
Элемент И –	<b>ЛИ</b>
Элемент И-НЕ –	<b>ЛА</b>
Элемент ИЛИ –	<b>ЛЛ</b>
Элемент ИЛИ-НЕ –	<b>ЛЕ</b>
Искл. ИЛИ –	<b>ЛП</b>
Триггер Шмидта –	<b>ТЛ</b>

## КМОП-логика

Схемы логических элементов построены на комплементарных МОП-транзисторах. По сравнению с ТТЛ-микросхемами КМОП-микросхемы имеют ряд преимуществ:

- малый входной ток;
- простота технологического процесса изготовления;
- малая потребляемая мощность от источника питания.

Наиболее распространены серии микросхем:

К176, К561, 564, 765, КР1564 и др.

КМОП микросхемы работают при напряжениях питания от 3 до 15В.

При этом ориентировочные значения  $U_{\text{ВЫХ}}^1 = 0,9U_{\text{ПИТ}}$ ;  $U_{\text{ВЫХ}}^0 = 0,1U_{\text{ПИТ}}$

С точки зрения выполнения логических функций КМОП ЛЭ идентичны ТТЛ элементам.

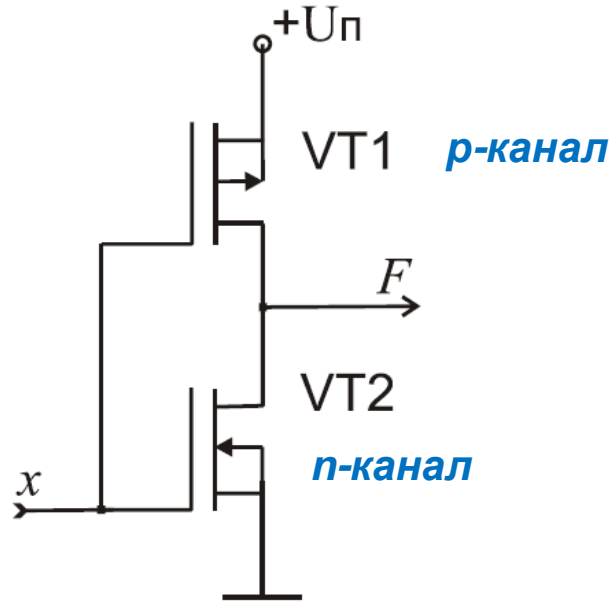
### Правила работы с КМОП-микросхемами

1. Неиспользованные входы свободными оставлять нельзя: либо подать лог. 0 либо лог. 1.
2. Для подачи лог. 0 вход следует подключить к «земле».
3. Для подачи лог. 1 вход - подключить к источнику питания (без резистора).
4. Паять заземленным паяльником (защита от статического электричества).



# Схемотехника базовых элементов КМОП-логики

## Инвертор – лог. элемент «НЕ»



X	F
0	1
1	0

Наибольшее распространение получили МДП (МОП)-транзисторы с индуцированным каналом.

Транзисторы работают в противофазе.

### Принцип действия

а) при  $X=0$  (вход  $X$  закорочен на «землю») транзистор  $VT_1$  открыт (на истоке  $+U_{п}$ , на затворе  $-0$ ), а  $VT_2$  закрыт (т.к.  $U_{з\text{и}2} = 0$ ),  $\Rightarrow U_{\text{в\text{ы}х}} = U_F = U_{п}$  ( $F=1$ ).

б) при  $X=1$  ( $U_{\text{в\text{х}}} = U_X = U_{п}$ ) транзистор  $VT_1$  закрыт (на истоке  $+U_{п}$ , на затворе  $+U_{п}$ ), а  $VT_2$  открыт (т.к.  $U_{з\text{и}2} = U_{п}$ ),  $\Rightarrow U_{\text{в\text{ы}х}} = U_F = 0\text{В}$  ( $F=0$ ).

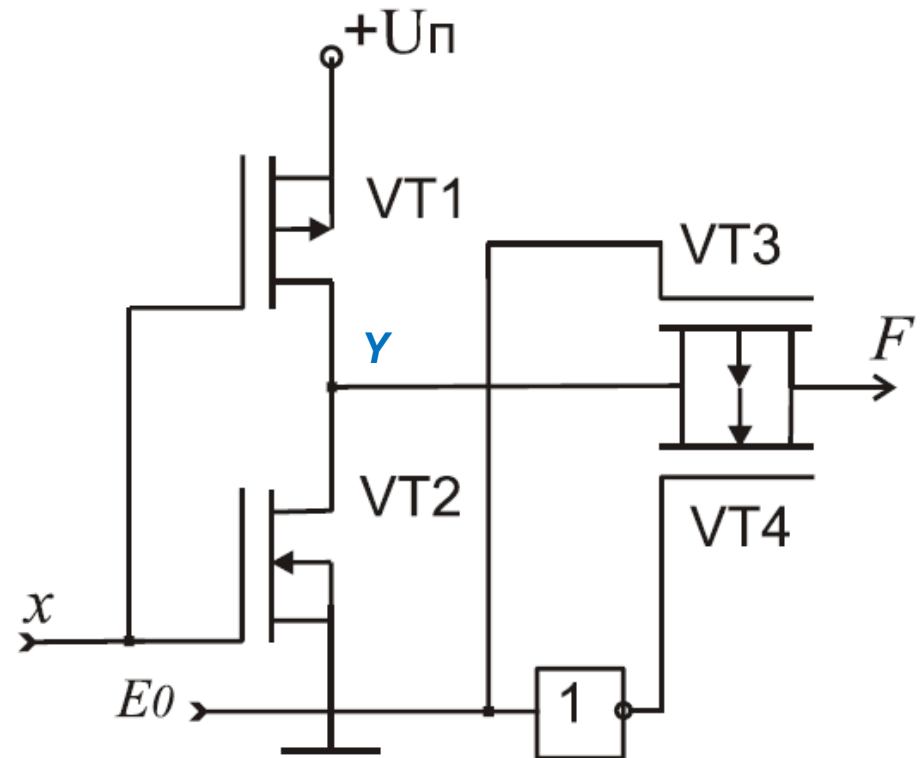
# Схемотехника базовых элементов КМОП-логики

## Инвертор с Z-состоянием

### Принцип действия

а) при  $E_0=1$  транзисторы  $VT_3$  и  $VT_4$  закрыты. Выход подвешен (оторван) относительно «земли» и шины питания. Схема находится в Z-состоянии.

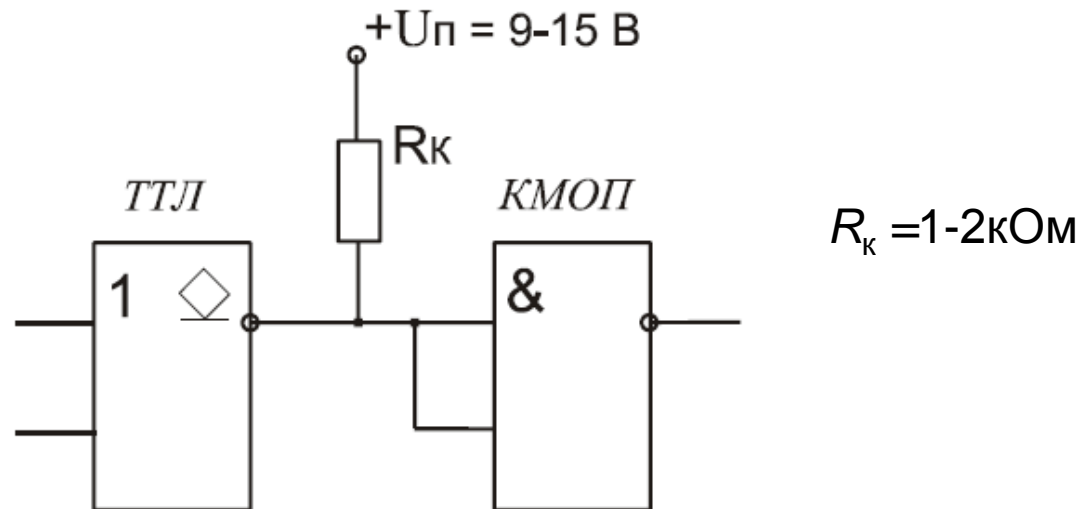
б) при  $E_0=0$  транзисторы  $VT_3$  и  $VT_4$  будут открыты, тогда  $F=Y$ .



X	Y	E0	F
0	1	0	1
1	0	0	0
x	x	1	Z

## Согласование ТТЛ и КМОП

1. Питать ЛЭ КМОП тем же напряжением питания, что питается ТТЛ (+5В).
2. Использовать ЛЭ с открытым коллектором (см. рисунок)



## Ссылки

---

1. **Забродин Ю.С. Промышленная электроника: Учебник для вузов. – М.: Альянс, 2008. – 496 с.: ил.**
2. **Лачин В.И., Савёлов Н.С. Электроника: Учебное пособие. – Ростов н/Д: Феникс, 2007. – 703, [1] с.**
3. **Гусев В.Г., Гусев Ю.М. Электроника и микропроцессорная техника: Учеб. для вузов. – М.: Высш. шк., 2008. – 798 с.: ил.**
4. **Ерофеев Ю.Н. Импульсные устройства: Учеб. пособие для вузов. – М.: Высш. шк., 1989. – 527 с.: ил.**