

ЛАБОРАТОРНАЯ РАБОТА

ИССЛЕДОВАНИЕ МУЛЬТИПЛЕКСОРА И ЕГО ФУНКЦИОНАЛЬНЫХ ВОЗМОЖНОСТЕЙ (2 часа)

1. ЦЕЛЬ РАБОТЫ

В настоящей лабораторной работе ставится цель уяснения студентами функциональных возможностей мультиплексора в цифровых устройствах, закрепления в процессе проводимых исследований навыков контроля работы мультиплексоров в разных режимах их функционирования.

2. ПРЕДВАРИТЕЛЬНОЕ ЗАДАНИЕ

- 2.1. Изучить принципиальную схему, принцип действия, режимы работы и цоколевку ИМС KP1533KP2 и KP1533KP7.
- 2.2. Знать принципы наращивания разрядности мультиплексоров.
- 2.3. Знать принцип реализации логических функций с помощью мультиплексоров.
- 2.4. Знать принципиальное отличие мультиплексоров ТТЛ и КМОП.

3. ПРОГРАММА РАБОТЫ

3.1. Изучить работу мультиплексора в качестве преобразователя параллельного двоичного кода в последовательный. Для этого по заданию преподавателя установить соответствующий код на информационных входах мультиплексора KP1533KP7, а на адресные входы подать поразрядно код со счетчика импульсов KP1533IE7, работающего в режиме суммирования. Снять осциллограммы напряжений на входах и выходах мультиплексора. Убедиться в преобразовании кода.

3.2. Реализовать на базе мультиплексора KP1533KP2 функцию 4-х переменных, заданную в лабораторной работе № 1 и реализованную там на базе элементарной логики. Предварительно составить схему реализации функции на основе KP1533KP2 и дополнительной логики. В качестве источника логических переменных использовать счетчик KP1533IE7, работающий в режиме суммирования. Снять осциллограммы напряжений на адресных входах и выходе мультиплексора. Убедиться в том, что мультиплексор в этом случае выступает как генератор логических функций.

Сравнить полученную осциллограмму с результатами лабораторной работы №1.

Сделать соответствующие выводы.

4. ОСНОВНЫЕ ТЕОРЕТИЧЕСКИЕ СВЕДЕНИЯ

Мультиплексоры – цифровые многопозиционные переключатели (коммутаторы). Мультиплексоры способны выбирать, селектировать определенный канал. Поэтому их иногда называют селекторами. Используется и двойное название: селекторы-мультиплексоры.

Мультиплексоры ТТЛ различаются по числу входов, по способам адресации, наличию входов разрешения и инверсных выходов.

Рассмотрим ИМС KP1533KP2 и KP1533KP7, функциональные возможности которых предлагается исследовать в данной лабораторной работе.

ИМС KP1533KP2 представляет собой два 4-х входовых мультиплексора, имеющих два адресных входа *A* и *B*, являющихся общими для обоих мультиплексоров; $\bar{V_1}$ и $\bar{V_2}$ – входы разрешения (активный уровень – низкий). Два независимых выхода отображают тот уровень сигнала, который присутствует на выбираемом с помощью адреса информационном входе мультиплексора. На рис.2.1. приведено УГО ИМС KP1533KP2 и ее цоколевка. Зарубежный аналог – 74ALS153 (74153).

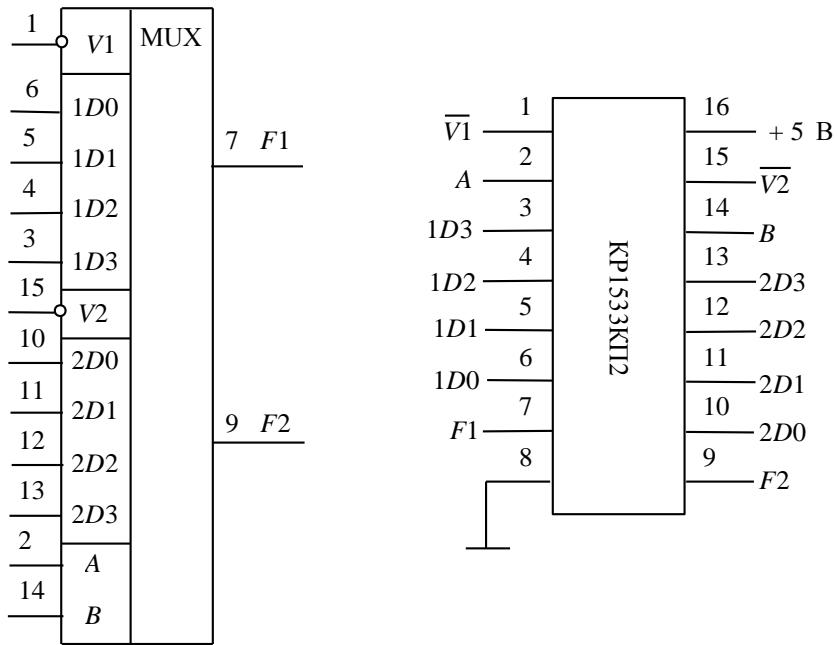


Рис.2.1. УГО ИМС KP1533КП7 и ее цоколевка.

Логическая функция, реализуемая каждой секцией ИМС KP1533КП2 имеет вид:

$$F = \bar{V}(\bar{A}\bar{B}D_0 + \bar{A}BD_1 + A\bar{B}D_2 + AB\bar{D}_3). \quad (2.1)$$

Нормальное функционирование происходит тогда, когда потенциал разрешающего входа $\bar{V}1 = \bar{V}2 = 0$.

При $\bar{V}1 = 1$ или $\bar{V}2 = 1$ происходит блокирование соответствующей секции мультиплексора и на его выходе устанавливается уровень "логического 0", независимо от состояния его информационных входов $D0 - D3$. Работу ИМС KP1533КП2 характеризует таблица 2.1.

В данной лабораторной работе требуется реализовать БФ на базе ИМС KP1533КП2. Для этого заданную функцию F нужно представить в табличной форме и связать с одной из четырех переменных: A, B, C или D . В таблицах 2.2, 2.3 показано, как можно связать функцию F , значения которой взяты из лабораторной работы №1 (см. табл. 1.1), с переменной A . В таблицах 2.4, 2.5 показано, как можно связать функцию F с переменной B . В таблицах 2.6, 2.7 показано, как можно связать функцию F с переменной C . В таблицах 2.8, 2.9 показано, как можно связать функцию F с переменной D .

Таблица 2.1.

Входы							Выход
\bar{V}	A	B	$D0$	$D1$	$D2$	$D3$	F
0	0	0	1/0	X	X	X	1/0
0	0	1	X	1/0	X	X	1/0
0	1	0	X	X	1/0	X	1/0
0	1	1	X	X	X	1/0	1/0
1	X	X	X	X	X	X	0

Таблица 2.2.

Дес. число	<i>B</i>	<i>C</i>	<i>D</i>	A	F
0	0	0	0	0	0
8	0	0	0	1	0
1	0	0	1	0	0
9	0	0	1	1	1
2	0	1	0	0	0
10	0	1	0	1	0
3	0	1	1	0	0
11	0	1	1	1	0
4	1	0	0	0	0
12	1	0	0	1	0
5	1	0	1	0	0
13	1	0	1	1	1
6	1	1	0	0	1
14	1	1	0	1	1
7	1	1	1	0	0
15	1	1	1	1	1

Таблица 2.3.

Дес. число	<i>B</i>	<i>C</i>	<i>D</i>	A	F
0	0	0	0	0	0
8	0	0	0	1	0
1	0	0	1	0	A
9	0	0	1	1	A
2	0	1	0	0	0
10	0	1	0	1	0
3	0	1	1	0	0
11	0	1	1	1	0
4	1	0	0	0	0
12	1	0	0	1	0
5	1	0	1	0	A
13	1	0	1	1	A
6	1	1	0	0	1
14	1	1	0	1	1
7	1	1	1	0	A
15	1	1	1	1	A

Таблица 2.4.

Дес. число	A	<i>C</i>	<i>D</i>	B	F
0	0	0	0	0	0
4	0	0	0	1	0
1	0	0	1	0	0
5	0	0	1	1	1
2	0	1	0	0	0
6	0	1	0	1	0
3	0	1	1	0	0
7	0	1	1	1	0
8	1	0	0	0	0
12	1	0	0	1	0
9	1	0	1	0	0
13	1	0	1	1	1
10	1	1	0	0	1
14	1	1	0	1	1
11	1	1	1	0	0
15	1	1	1	1	1

Таблица 2.5.

Дес. число	A	<i>C</i>	<i>D</i>	B	F
0	0	0	0	0	0
4	0	0	0	1	0
1	0	0	1	0	B
5	0	0	1	1	B
2	0	1	0	0	0
6	0	1	0	1	0
3	0	1	1	0	0
7	0	1	1	1	0
8	1	0	0	0	0
12	1	0	0	1	0
9	1	0	1	0	B
13	1	0	1	1	B
10	1	1	0	0	1
14	1	1	0	1	1
11	1	1	1	0	B
15	1	1	1	1	B

Таблица 2.6.

Дес. число	A	B	D	C	F	
0	0	0	0	0	0	{ 0 }
2	0	0	0	1	0	{ C }
1	0	0	1	0	0	{ 0 }
3	0	0	1	1	1	{ 0 }
4	0	1	0	0	0	{ 0 }
6	0	1	0	1	0	{ 0 }
5	0	1	1	0	0	{ 0 }
7	0	1	1	1	0	{ 0 }
8	1	0	0	0	0	{ 0 }
10	1	0	0	1	0	{ C }
9	1	0	1	0	0	{ 1 }
11	1	0	1	1	1	{ 1 }
12	1	1	0	0	1	{ 1 }
14	1	1	0	1	1	{ C }
13	1	1	1	0	0	{ C }
15	1	1	1	1	1	{ C }

Таблица 2.7.

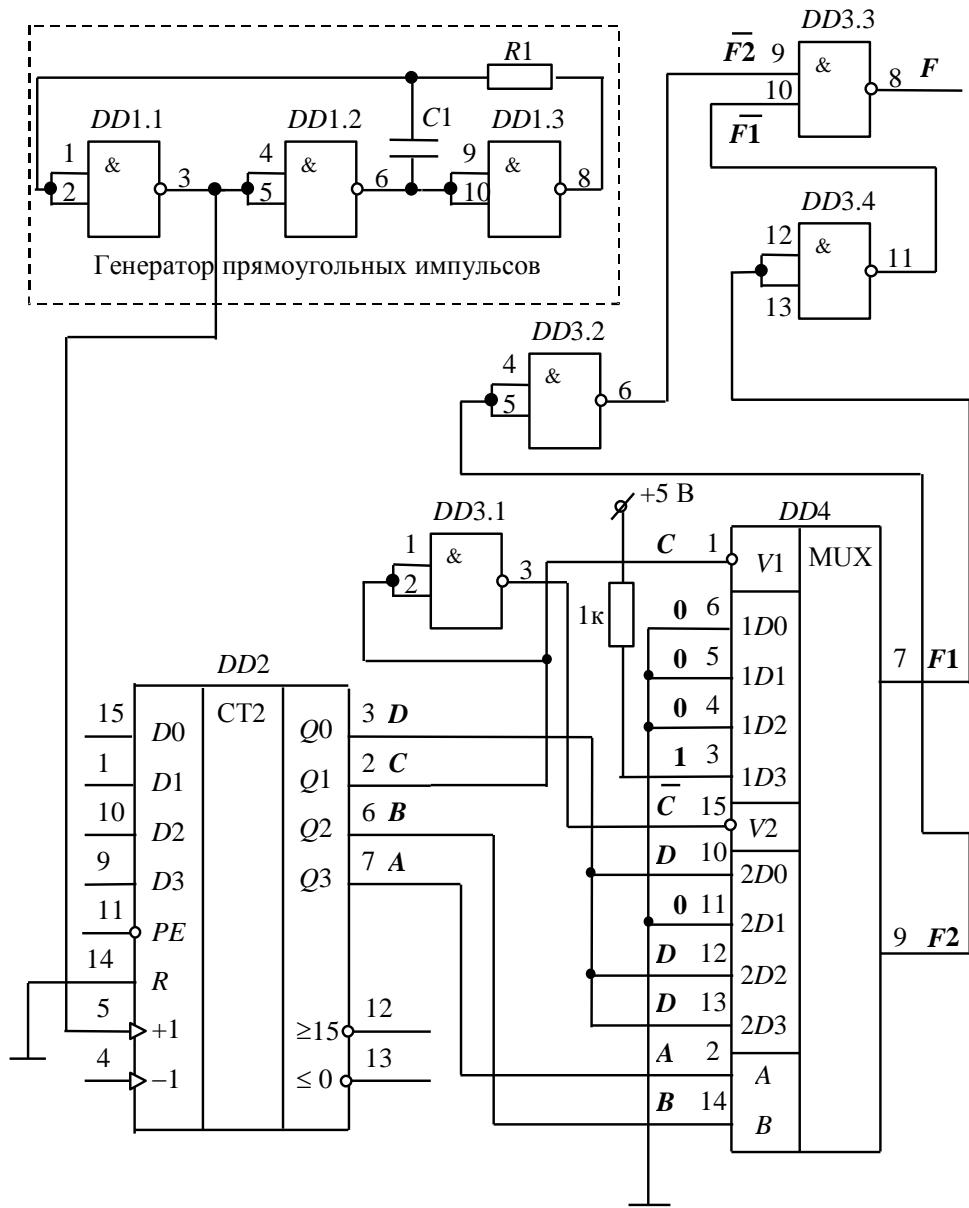
Дес. число	A	B	D	C	F
0	0	0	0	0	0
2	0	0	0	1	0
1	0	0	1	0	C
3	0	0	1	1	C
4	0	1	0	0	0
6	0	1	0	1	0
5	0	1	1	0	0
7	0	1	1	1	0
8	1	0	0	0	0
10	1	0	0	1	0
9	1	0	1	0	C
11	1	0	1	1	C
12	1	1	0	0	1
14	1	1	0	1	1
13	1	1	1	0	C
15	1	1	1	1	C

Таблица 2.8.

Дес. число	A	B	C	D	F	
0	0	0	0	0	0	{ 0 }
1	0	0	0	1	0	{ D }
2	0	0	1	0	0	{ 0 }
3	0	0	1	1	1	{ 0 }
4	0	1	0	0	0	{ 0 }
5	0	1	0	1	0	{ 0 }
6	0	1	1	0	0	{ 0 }
7	0	1	1	1	0	{ 0 }
8	1	0	0	0	0	{ 0 }
9	1	0	0	1	0	{ D }
10	1	0	1	0	0	{ D }
11	1	0	1	1	1	{ 1 }
12	1	1	0	0	1	{ 1 }
13	1	1	0	1	1	{ D }
14	1	1	1	0	0	{ D }
15	1	1	1	1	1	{ D }

Таблица 2.9.

Дес. число	A	B	C	D	F
0	0	0	0	0	0
1	0	0	0	1	0
2	0	0	1	0	D
3	0	0	1	1	D
4	0	1	0	0	0
5	0	1	0	1	0
6	0	1	1	0	0
7	0	1	1	1	0
8	1	0	0	0	0
9	1	0	0	1	0
10	1	0	1	0	D
11	1	0	1	1	D
12	1	1	0	0	1
13	1	1	0	1	1
14	1	1	1	0	D
15	1	1	1	1	D



Тип ИМС	KP1533ЛА3	KP1533ИЕ7	KP1533КП2
Обозначение на схеме	DD1, DD3	DD2	DD4
Общий	7	8	8
+ 5 В	14	16	16

Рис.2.2. Реализация БФ на базе ИМС KP1533КП2.

На рис.2.2 приведена схема реализации БФ $F = \bar{B}CD + ACD + \bar{A}\bar{B}\bar{C} + ABD$ на базе ИМС KP1533КП2, где данная функция связана с переменной D . На рис.2.3 приведены диаграммы напряжений для схемы, представленной на рис.2.2. Как видно из диаграмм функция F получилась такой же, как в лабораторной работе №1.

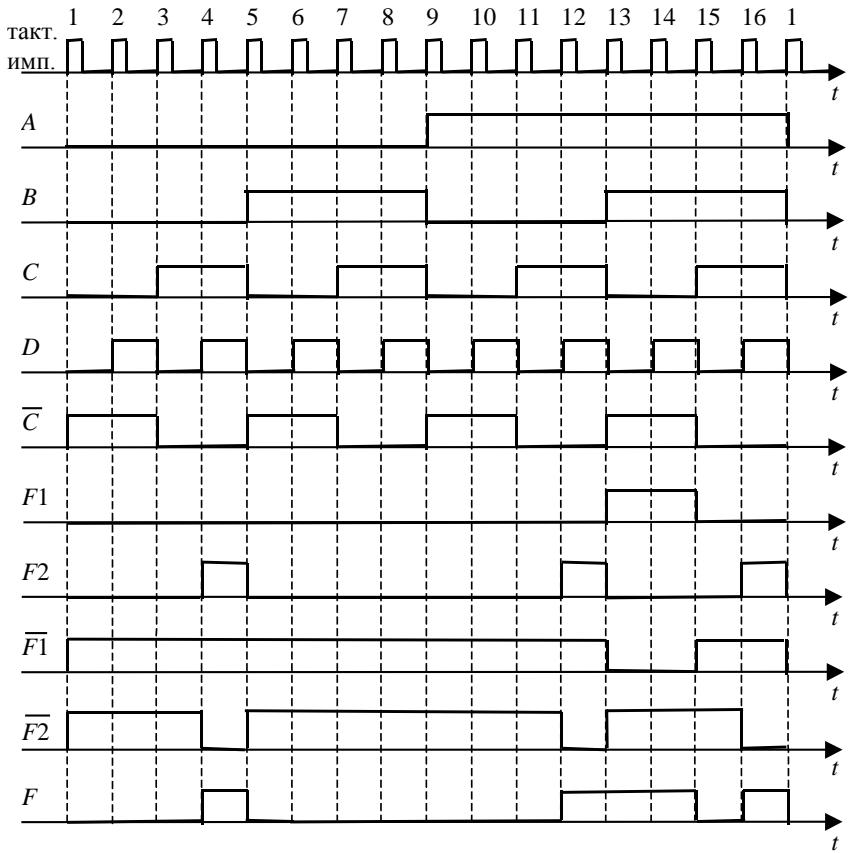


Рис.2.3. Диаграммы напряжений в схеме на рис.2.2.

ИМС КР1533КП7 – мультиплексор, позволяющий коммутировать данные от 8 входов на общую выходную шину, которая представлена в прямом и инверсном виде. На рис. 2.4 представлены УГО и цоколевка данной ИМС. Зарубежный аналог – 74ALS151 (74151).

Логическая функция, реализуемая ИМС КР1533КП7, имеет вид (по прямому выходу):

$$F = \bar{V}(\bar{C}B\bar{A}D_0 + CB\bar{A}D_1 + CB\bar{A}D_2 + \dots + CB\bar{A}D_7). \quad (2.2)$$

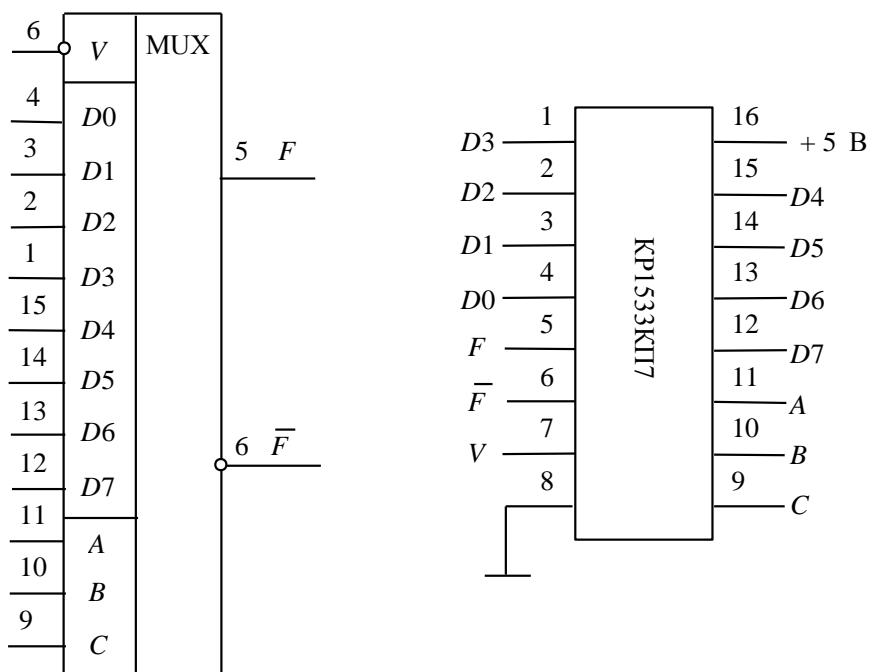


Рис.2.4. УГО ИМС КР1533КП7 и ее цоколевка.

Цифровая комбинация на адресных входах (A , B , C) определяет, с какого из информационных входов сигналы на выходы будут переданы в прямом виде (вывод 5) и с какого – в инверсном виде (вывод 6). Разрешающий вход \bar{V} (вывод 7) должен при этом находиться в состоянии "логического 0".

Уровень "логической 1" на разрешающем входе \bar{V} запрещает коммутацию. При этом на прямом выходе F возникает уровень "логического 0", а на инверсном выходе \bar{F} – уровень "логической 1", вне зависимости от состояния информационных входов. Таблица 2.10 характеризует принцип действия ИМС КР1533КП7.

На рис.2.5 приведена схема реализации БФ $F = \bar{B}CD + ACD + AB\bar{C} + ABD$ на базе ИМС КР1533КП7. В данном случае функцию F не нужно связывать с переменными: A , B , C и D . На рис.2.6 приведены диаграммы напряжений в схеме на рис.2.5. Как видно из диаграмм функция F получилась такой же, как в лабораторной работе №1.

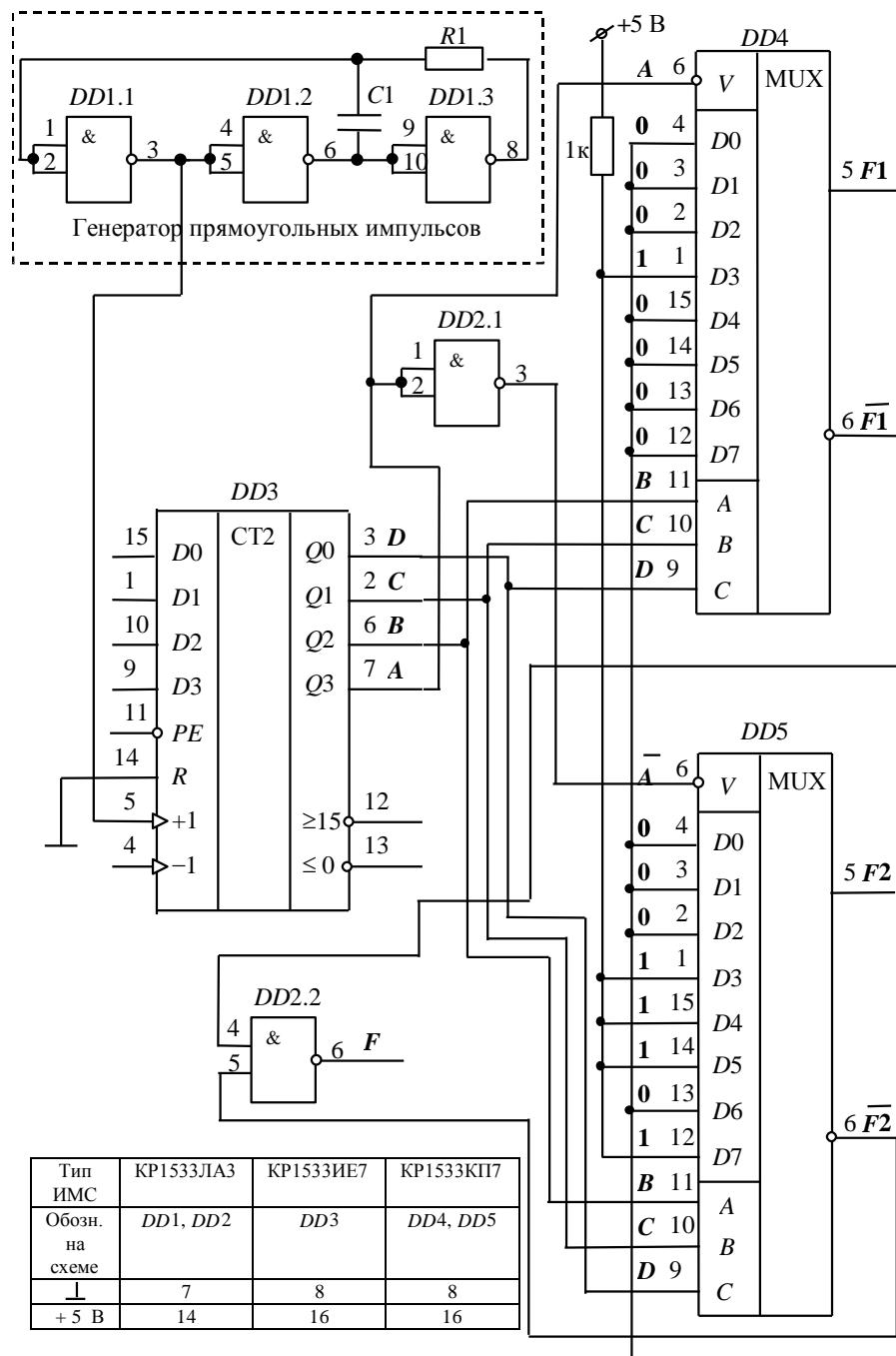


Рис.2.5. Реализация БФ на базе ИМС КР1533КП7.

Таблица 2.10.

Входы				Выходы	
A	B	C	\bar{V}	F	\bar{F}
X	X	X	1	0	1
0	0	0	0	$D0$	$\bar{D0}$
0	0	1	0	$D1$	$\bar{D1}$
0	1	0	0	$D2$	$\bar{D2}$
0	1	1	0	$D3$	$\bar{D3}$
1	0	0	0	$D4$	$\bar{D4}$
1	0	1	0	$D5$	$\bar{D5}$
1	1	0	0	$D6$	$\bar{D6}$
1	1	1	0	$D7$	$\bar{D7}$

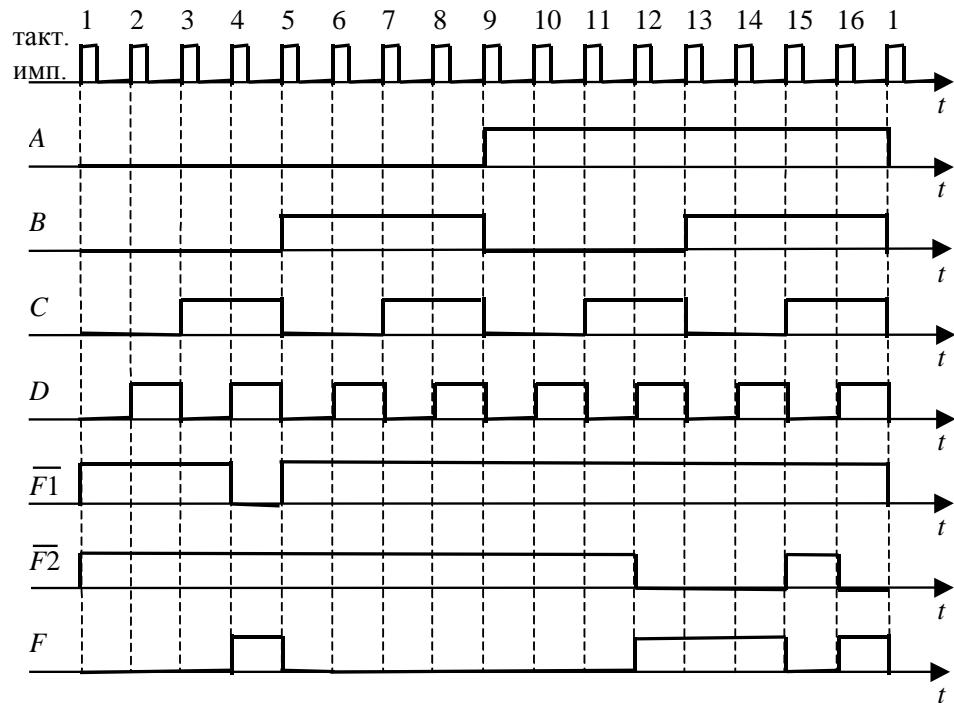


Рис.2.6. Диаграммы напряжений в схеме на рис.2.5.

В среде Multisim по умолчанию ножки (pins) питания микросхем скрыты, подключение их к шине питания не требуется. В качестве генератора прямоугольных импульсов целесообразно использовать элемент DIGITAL_CLOCK (в меню SOURCE → DIGITAL_SOURCE). Генератор прямоугольных импульсов и счетчик $DD1$ представляют собой схему формирования последовательностей двоичных импульсов (сигналов), аналог которой представлен на рис. 2.7.

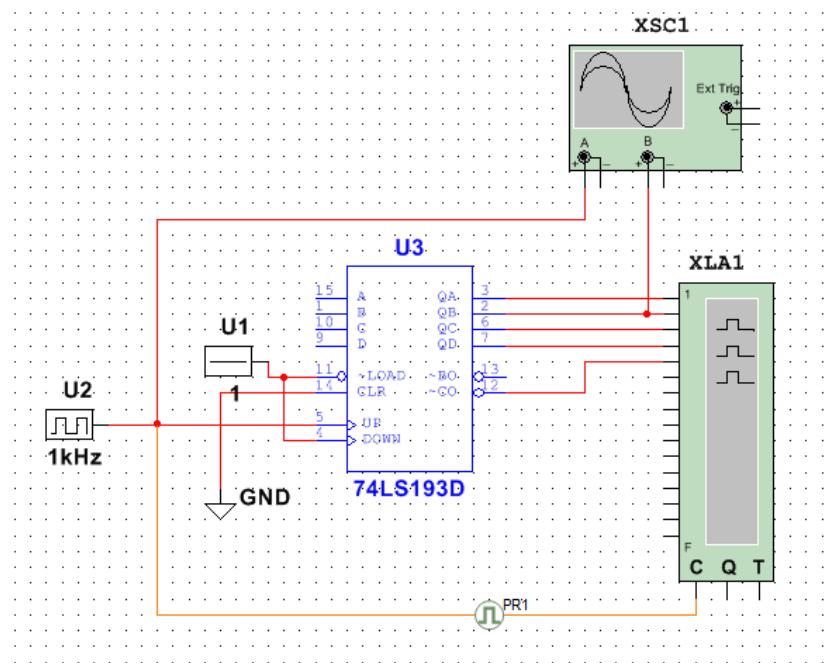


Рис. 2.7. Схема формирователя двоичных сигналов.

Элементы схемы формирователя двоичных сигналов:

U1 – DIGITAL_CONSTANT – источник постоянного сигнала уровней логических 0 или 1 (в меню SOURCE → DIGITAL_SOURCE);

U2 – DIGITAL_CLOCK – источник прямоугольных импульсов (в меню SOURCE → DIGITAL_SOURCE);

U3 – двоичный счетчик K555IE7 (74LS193) – формирует четыре последовательности прямоугольных импульсов;

GND – общая точка цифровой схемы (обозначение в каталоге DGND);

PR1 – place digital probe – цифровой пробник, служит для определения логического уровня;

XLA1 – Logic Analyzer – цифровой анализатор, позволяет строить диаграммы логических сигналов (использовать с осторожностью!);

XSC1 – двухканальный осциллограф, рекомендуется для наблюдения и измерения параметров цифровых сигналов.

5. КОНТРОЛЬНЫЕ ВОПРОСЫ

6.1. Почему мультиплексоры иногда называют селекторами? Дайте определение мультиплексора.

6.2. Каковы отличия мультиплексоров ТТЛ и КМОП. Отличаются ли они по принципу действия, по функциональному назначению?

6.3. Каковы отличия между собой у мультиплексоров ТТЛ?

6.4. Как построить мультиплексор 16 на 1 на основе мультиплексоров KP1533КП7? Привести схему в отчете.

6.5. Как построить мультиплексор 16 на 1 на основе мультиплексоров KP1533КП2? Привести схему в отчете.

6. СОДЕРЖАНИЕ ОТЧЕТА

1. Цель работы.
2. Краткая программа работы.
3. Предварительное задание (теоретическая диаграмма процесса формирования заданной функции, таблица истинности).
4. Результаты выполнения программы:
 - принципиальные схемы с объяснением их принципа действия;
 - осциллограммы напряжений на входе и выходе мультиплексора.
5. Выводы.