Лекция 13.
IV. Аналогово-цифровые и цифро-аналоговые преобразователи

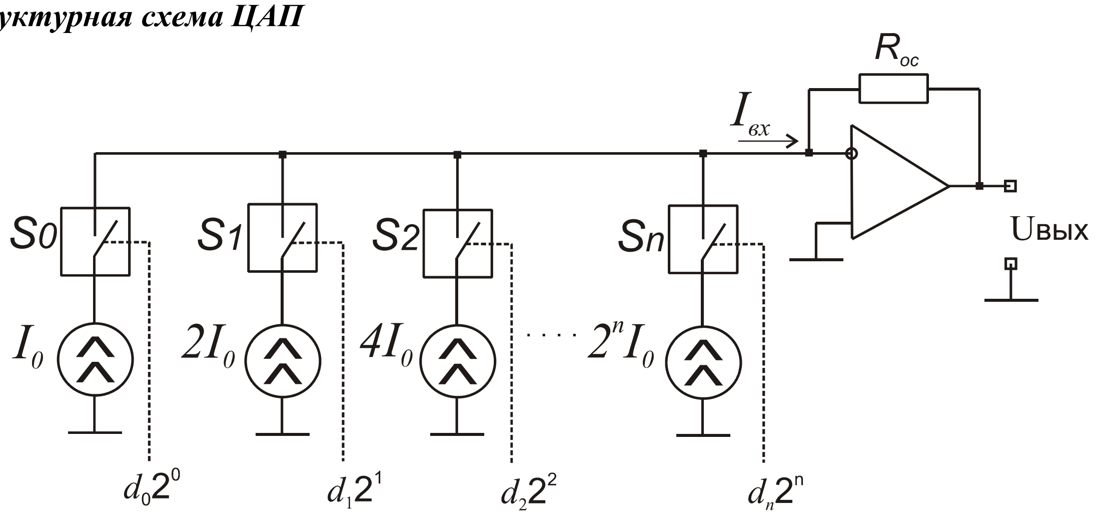
Цифро-аналоговый преобразователь (ЦАП) предназначен для преобразования числа, заданного в виде двоичного кода, в напряжение или ток, пропорциональные значению цифрового кода.
Аналого-цифровые преобразователи (АЦП) предназначены для преобразования аналоговых (непрерывных) сигналов в цифровую форму.

При построении ЦАП и АЦП применяются аналоговые ключи, коммутирующие цепи аналоговых сигналов под воздействием управляющих цифровых сигналов. Токи, коммутируемые электронными аналоговыми ключами, не превышают 10…50 мА. Относительно высокое сопротивление открытого ключа (50 - 600 Ом) требует наличия высокоомной нагрузки, что обеспечивается высокоомным входным сопротивлением операционного усилителя.

1. ЦАП
ИМС цифро-аналоговых преобразователей ***классифицируются*** по следующим признакам:
- *По виду выходного сигнала:* с токовым выходом и выходом в виде напряжения.
- *По типу цифрового интерфейса:* с последовательным вводом и с параллельным вводом входного кода.
- *По числу ЦАП на кристалле:* одноканальные и многоканальные.
- *По быстродействию:* умеренного и высокого быстродействия.

Принцип преобразования заключается в суммировании всех разрядных токов (или напряжений), взвешенных по двоичному закону и пропорциональных значению опорного напряжения. Другими словами, преобразование заключается в суммировании токов или напряжений, пропорциональных весам двоичных разрядов, причем суммируются только токи тех разрядов, значения которых равны лог. 1. В двоичном коде вес от разряда к разряду изменяется вдвое.

Структурная схема ЦАП



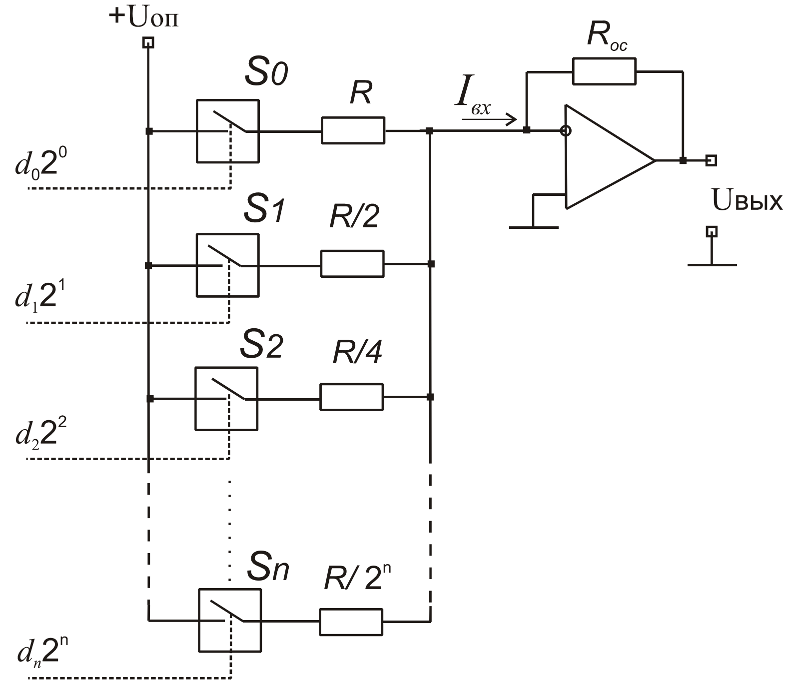
$U_{вых} = - I_{вх} \cdot R_{ос}$
$I_{вх} = d_0 \cdot I_0 + d_1 \cdot 2 \cdot I_0 + d_2 \cdot 4 \cdot I_0 + \ldots + d_n \cdot 2^n \cdot I_0$

d_0, d_1, $d_2 \ldots d_n$ – значение n-го разряда (“0” или “1”).

Если входной ток увеличивать в 2 раза, то $U_{вых}$ увеличивается в 2 раза. Минимальное изменение $U_{вых}$ при изменении управляющего кода d_0, d_1, $d_2 \ldots d_n$ на единицу младшего разряда, называется *шагом квантования.*

Приведенная на рисунке ↑ схема очень сложна, если использовать источники тока. Поэтому в обычных ЦАП используются резистивная матрица генератора тока. Источники тока используются только в прецизионных ЦАП.

Наиболее распространены две схемы суммирования токов - параллельная и последовательная.



Параллельная схема суммирования токов.

Ключи S переключаются при $d_n = 1$, тем самым, подключая резисторы к источнику опорного напряжения. Через резисторы протекает соответствующий весу разряда ток. Сопротивление резисторов уменьшается в два раза от разряда к разряду.

$U_{вых} = - I_{вх} \cdot R_{oc}$
$I_{вх} = U_{оп}\,(d_0/R + d_1 \cdot 2/R + d_2 \cdot 4/R + \ldots +$
$+ d_n \cdot 2^n/R)$

При высокой разрядности сопротивления резисторов должны быть согласованы с высокой точностью. Особо жесткие требования предъявляются к резисторам старших разрядов, поскольку разброс тока в них не должен превышать тока младшего разряда. Разброс сопротивления в n-м разряде должен быть меньше, чем:

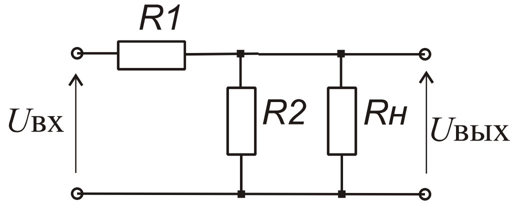
$$\frac{\Delta R}{R} = \frac{1}{2^n}$$

Отсюда следует, что разброс сопротивления, к примеру, в третьем разряде не должен превышать 12.5%, в 10-м разряде - уже 0.098%.

Такая схема обладает рядом недостатков, хотя она проста. К примеру, при различных входных кодовых состояниях потребляемый от источника опорного напряжения (ИОН) ток будет также различным, что, несомненно, повлияет на величину выходного напряжения ИОН. Кроме того, сопротивления весовых резисторов могут отличаться в тысячи раз, а это затрудняет реализацию таких резисторов в полупроводниковых ИС. Помимо этого, сопротивления резисторов старших разрядов могут быть соизмеримы с сопротивлением замкнутого ключа, а это приведет к погрешностям преобразования. Поэтому такая схема применяется при небольшом числе разрядов (n<8).

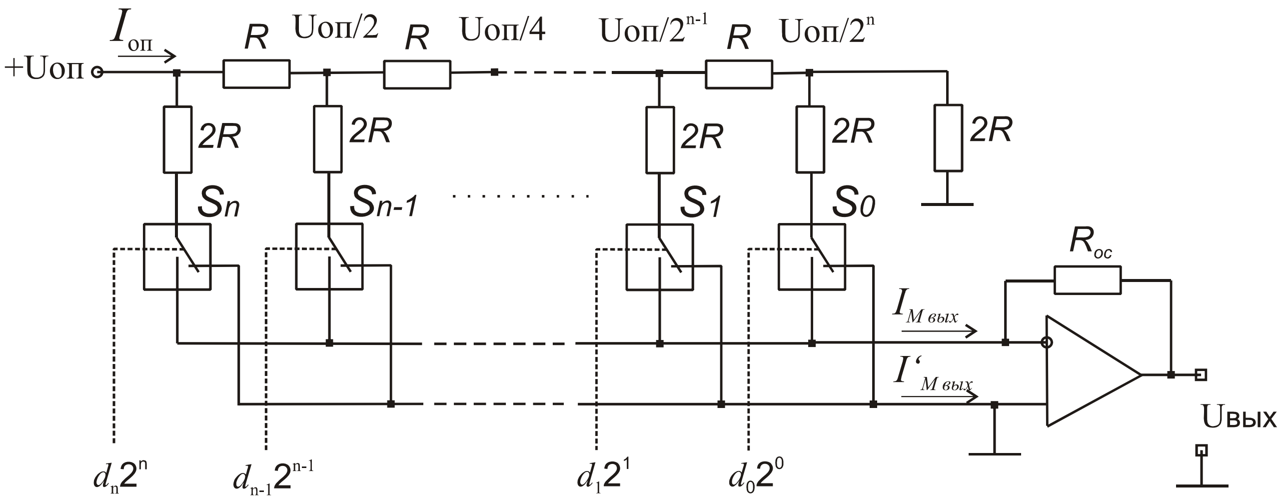
Последовательная схема суммирования токов.

В ЦАП, выполненных по интегральной технологии, в основном применяются резистивные матрицы R-2R. Ее также называют матрицей постоянного сопротивления.



Должно выполняться условие: если делитель нагружен на сопротивление нагрузки, то его входное сопротивление также должно быть равно сопротивлению нагрузки.

Функциональная схема ЦАП с матрицей R-2R показана на рисунке ↓.



$I_{\text{М вых}}$ – выходной ток резистивной матрицы, также входной ток ОУ. Для такой схемы:

$U_{\text{вых}} = -\,I_{\text{М вых}} \cdot R_{\text{ос}}$

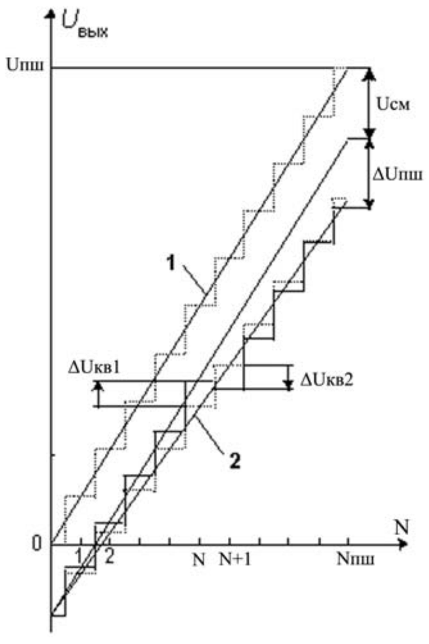
$$I_{Mвых} = \frac{U_{ОП}}{2R}\left(\frac{d^n}{2^0} + \frac{d^{n-1}}{2^1} + \frac{d^{n-2}}{2^2} + \ldots + \frac{d^1}{2^{n-1}} + \frac{d^0}{2^n}\right)$$

$$U_{вых} = -\frac{U_{ОП} R_{ОС}}{2R}\left(\frac{d^n}{2^0} + \frac{d^{n-1}}{2^1} + \frac{d^{n-2}}{2^2} + \ldots + \frac{d^1}{2^{n-1}} + \frac{d^0}{2^n}\right)$$

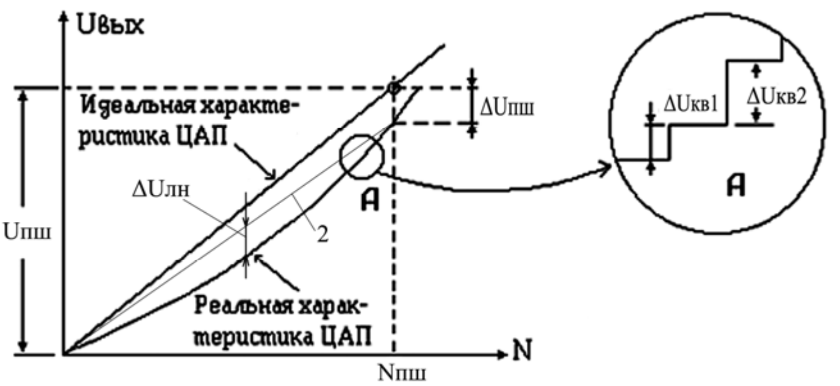
Характеристики ЦАП

Основной характеристикой ЦАП является ***характеристика преобразования*** – зависимость $U_{\text{вых}}$ от входного кода N (часто входной код обозначают также буквой D).

а)



б)



$N_{\text{пш}}$ – $N_{\text{полной шкалы}}$ (соответствует максимальному значению входного кода).

Рис. 1* - характеристика преобразования

При последовательном возрастании значений входного цифрового сигнала N от 0 до 2^n-1 через единицу младшего разряда (ЕМЗР) выходной сигнал $U_{\text{вых}}$(N) образует ступенчатую кривую. Такую зависимость называют характеристикой преобразования ЦАП. В отсутствие аппаратных погрешностей средние точки ступенек расположены на идеальной прямой 1 (рис. слева), которой соответствует идеальная характеристика преобразования. Реальная характеристика преобразования может существенно отличаться от идеальной размерами и формой ступенек, а также расположением на плоскости координат. Для количественного описания этих различий существует целый ряд параметров.

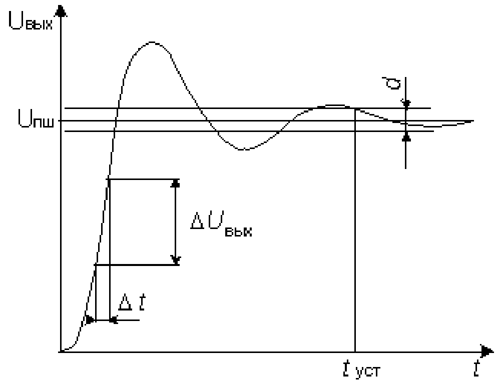
Параметры ЦАП

Статические параметры

1. Разрядность – n
2. Разрешающая способность ($d_{отн}$ – относительная, d_a – абсолютная)
3. Напряжение питания
4. Уровни управляющего напряжения
5. Величина опорного напряжения - $U_{оп}$
6. Максимальный выходной ток $I_{вых\ макс}$
7. Погрешность преобразования:
   a) погрешность полной шкалы (= абсолютная погрешность преобразования);
   b) погрешность смещения нуля;
   c) погрешность линейности (нелинейность преобразования);
   d) дифференциальная погрешность (дифференциальная нелинейность преобразования).

Динамические параметры

8. Скорость нарастания - максимальная скорость изменения $U_{вых}(t)$ во время переходного процесса. Определяется как отношение приращения $\Delta U_{вых}$ ко времени Δt, за которое произошло это приращение. Обычно указывается в технических характеристиках ЦАП с выходным сигналом в виде напряжения. У ЦАП с токовым выходом этот параметр в большой степени зависит от типа выходного ОУ.



← Переходная характеристика ЦАП

9. Время преобразования $t_{преоб}$ (также называют как время установления выходного кода $t_{уст}$) - интервал времени от подачи входного двоичного кода до появления аналогового выходного сигнала, соответствующего этому коду. То есть до момента, когда в последний раз выполняется равенство $|U_{вых}-U_{пш}|=d/2$.

Разрешающая способность - приращение $U_{вых}$ при преобразовании смежных значений N_j, т.е. отличающихся на ЕМЗР. Это приращение является шагом квантования. Для двоичных кодов преобразования номинальное значение шага квантования $U_{кв}= U_{пш}/(2^n-1)$, где $U_{пш}$ - номинальное максимальное выходное напряжение ЦАП (напряжение полной шкалы), n - количество разрядов двоичного числа, подаваемого на вход ЦАП (n - соответствует числу разрядных входов ЦАП).

Чем больше разрядность преобразователя, тем выше его разрешающая способность:
$d_a = U_{кв}= U_{пш}/(2^n-1)$.

Относительная разрешающая способность - это обратная величина от максимального числа уровней квантования (2^n-1):
$d_{отн} = 1/(2^n-1)$.

Погрешность полной шкалы показывает максимальное отклонение выходного напряжения $U_{вых}$ в точке пересечения с идеальной характеристикой (прямой) на уровне напряжения полной шкалы при максимальном значении входного кода $N_{пш}$ (см. рис. 1* ↑).

Или, абсолютная погрешность преобразования – это относительная разность между реальным и идеальным значениями предела шкалы преобразования при отсутствии смещения нуля.

Абсолютная погрешность преобразования оценивается в процентах или же в единицах младшего значащего разряда (МЗР). При оценке значения абсолютной погрешности преобразования знак напряжения не учитывается.

$$\delta_{ПШ} = \frac{\Delta U_{ПШ}}{U_{ПШ}} \cdot 100\%$$

Погрешность смещения нуля - значение $U_{вых}$, когда входной код ЦАП равен нулю. Является аддитивной составляющей полной погрешности. Обычно указывается в милливольтах или в процентах от полной шкалы

$$\delta_{СМ} = \frac{U_{СМ}}{U_{ПШ}} \cdot 100\%$$

Погрешность линейности определяет максимальное отклонение реальной характеристики преобразования от оптимальной (линия 2 на рис.1* ↑) и оценивается в процентах или в единицах младшего значащего разряда. Оптимальная характеристика находится эмпирически так, чтобы минимизировать значение погрешности нелинейности. Часто оптимальную характеристику строят как прямую, соединяющую начальные и конечные точки реальной характеристики (рисунок ***б***).

$$\delta_{ЛН} = \frac{\Delta U_{ЛН}}{U_{ПШ}} \cdot 100\%$$

Для характеристики, представленной на рисунке ***а***, погрешность линейности можно определить, как

$$\delta_{ЛН} = \frac{\Delta U_{КВ1}}{U_{ПШ}} \cdot 100\%$$

Дифференциальная нелинейность - максимальное изменение отклонения реальной характеристики преобразования $U_{вых}(N)$ от оптимальной при переходе от одного значения входного кода к другому смежному значению.

$\delta_{ДЛ} = \Delta U_{КВ1} - \Delta U_{КВ2}$, где $\Delta U_{КВ1}$ и $\Delta U_{КВ2}$ берутся по модулю.

Обычно определяется в относительных единицах:

$$\delta_{ДЛ\%} = \frac{\Delta U_{КВ1} - \Delta U_{КВ2}}{U_{ПШ}} \cdot 100\%$$

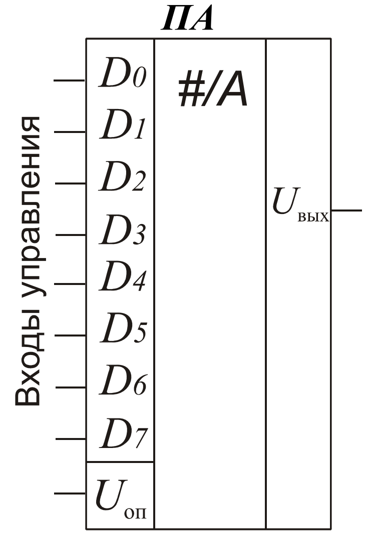
или в единицах МЗР

$$\delta_{ДЛ\%} = \frac{\Delta U_{КВ1} - \Delta U_{КВ2}}{U_{КВ}} \cdot 100\%$$

Основные параметры широко используемых отечественных ЦАП

Тип микросхемы	n	$t_{уст}$, мкс	$\delta_{лн}$,%	$U_п$,В	$U_{оп}$,В
КР572ПА1	10	5	0.1 … 0.8	+5 …+17	10.24
КР572ПА2	12	15	0.02 … 0.1	+5; +15	10.24
К594ПА1	12	3.5	0.02	-15	10.24
К1108ПА1	12	0.4	0.02	+5; -5	10.24
К417ПА1	13	15	0.02*	±5; 15; 12	9...11
К417ПА2	13	15	0.02*	±15; 5; 12	10
* для группы Б – 0.1; для группы В – 0.3					

УГО ЦАП



Отечественные ЦАП выпускаются в виде ИМС и содержат в своем составе резистивную матрицу R-2R, электронные ключи и резистор обратной связи R_{oc}. Для подключения токосуммирующего операционного усилителя имеются специальные выводы. Схема десятиразрядного ЦАП, построенного на базе ИМС К572ПА1, показана на рисунке ↓. ЦАП типа К572ПА1 может управляться кодом, полученным с выходов дискретных интегральных схем типов КМОП и ТТЛ.

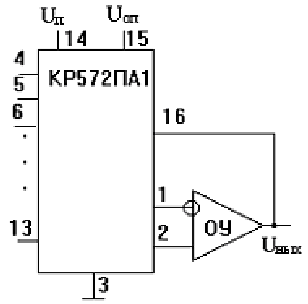


Схема ЦАП на микросхеме КР572ПА1

На значения выводов: 1 – первый выход; 2 – второй выход – дополняющий; 3 – общий вывод; 4 … 13 – цифровые входы (4 СЗР, 13 – МЗР); 14 – вывод для подачи напряжения питания; 15 – для подачи опорного напряжения; 16 – цепь отрицательной обратной связи

Лекция 14.

2. АЦП

Аналого-цифровые преобразователи предназначены для преобразования аналоговых (непрерывных) сигналов в цифровую форму. Преобразование аналогового сигнала происходит в определенные моменты времени, которые называются *точками отсчета*. Количество отсчетов за единицу времени определяет *частоту дискретизации (преобразования)*, которая, в свою очередь, определяется быстродействием и условиями использования АЦП.

Частота дискретизации (или частота преобразования) – частота взятия отсчетов непрерывного во времени сигнала при его дискретизации. Измеряется в Герцах.

В устройствах, где требуется преобразовывать сигналы в масштабе реального времени, частота преобразования выбирается из условия достижения максимальной точности восстановления цифрового сигнала в аналоговую форму.

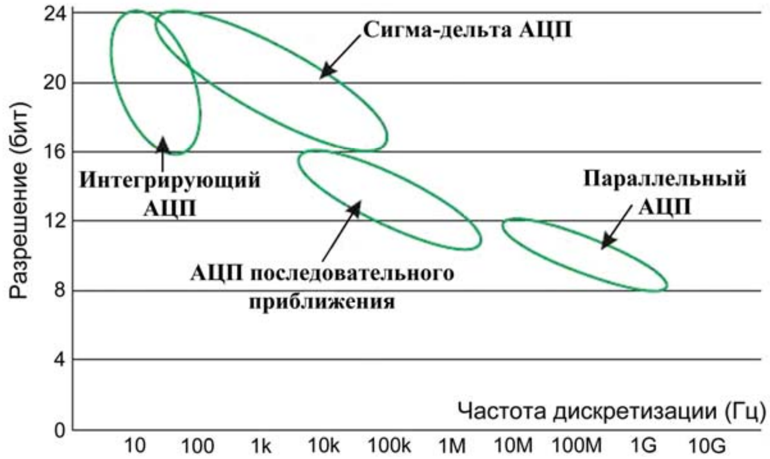
Интервал времени между отсчетами $T_{отс}$ и частота дискретизации $f_д$ связаны соотношением:

$T_{отс} = 1/f_д$.

Классификация АЦП

Существует несколько основных типов архитектуры АЦП:

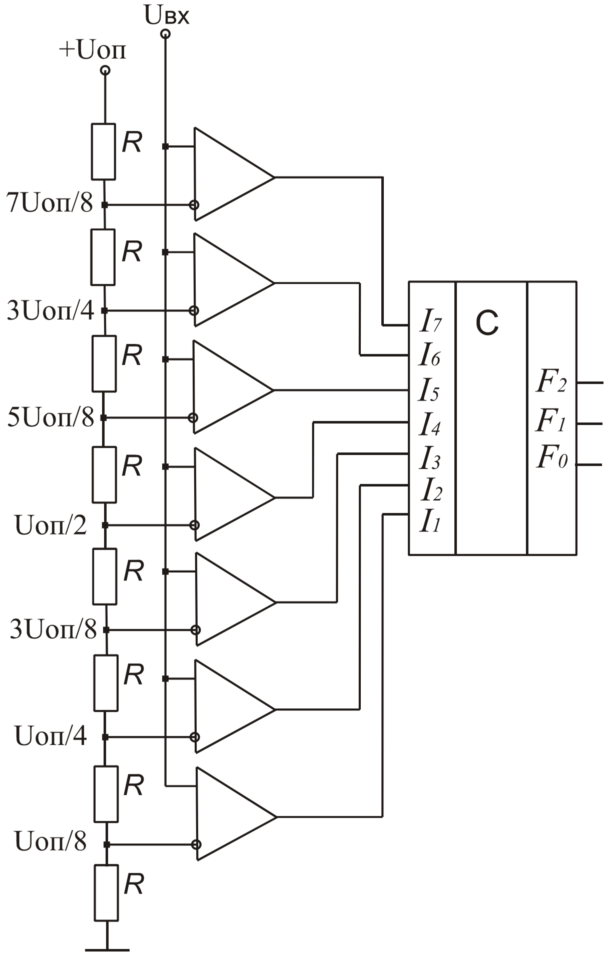
- АЦП параллельного преобразования (параллельные АЦП);
- АЦП последовательного приближения, АЦП последовательного счета;
- Интегрирующие АЦП;
- Сигма-дельта АЦП.



←***Типы АЦП.*** Зависимость разрешения от частоты дискретизации (Гц).

1. Параллельные АЦП

На рис. ↓ показана схема 3-х разрядного параллельного АЦП (для преобразователей с большим разрешением принцип работы сохраняется). Здесь используется массив компараторов, каждый из которых сравнивает входное напряжение с индивидуальным опорным напряжением.



Опорное напряжение для каждого компаратора формируется на встроенном прецизионном резистивном делителе. Значения опорных напряжений начинаются со значения, равного половине младшего значащего разряда, и увеличиваются при переходе к каждому следующему компаратору с шагом, равным $U_{оп}/2^3$. В результате для 3-х разрядного АЦП требуется 2^3-1 или семь компараторов. А, например, для 8-разрядного параллельного АЦП потребуется уже 255 (или (2^8-1)) компараторов.

С увеличением входного напряжения компаратор последовательно устанавливает свои выходы в логическую единицу вместо логического нуля, начиная с компаратора, отвечающего за младший значащий разряд.

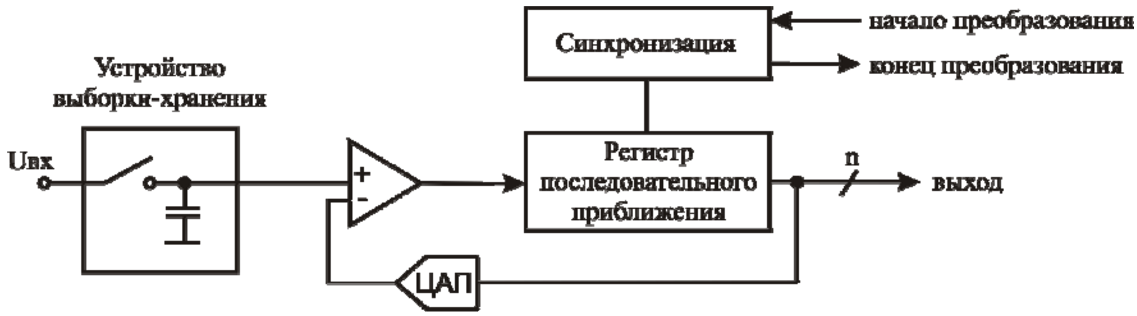
Если $U_{оп}/2 < U_{вх} < 5U_{оп}/8$ входное напряжение попадает в интервал между $U_{оп}/2$ и $5U_{оп}/8$, таким образом, 4 нижних компаратора (младшие разряды) имеют на выходе "1", а верхние три компаратора (старшие разряды) - "0". Шифратор (приоритетный) преобразует (2^3-1) - разрядное цифровое слово с выходов компараторов в двоичный 3-х разрядный код.

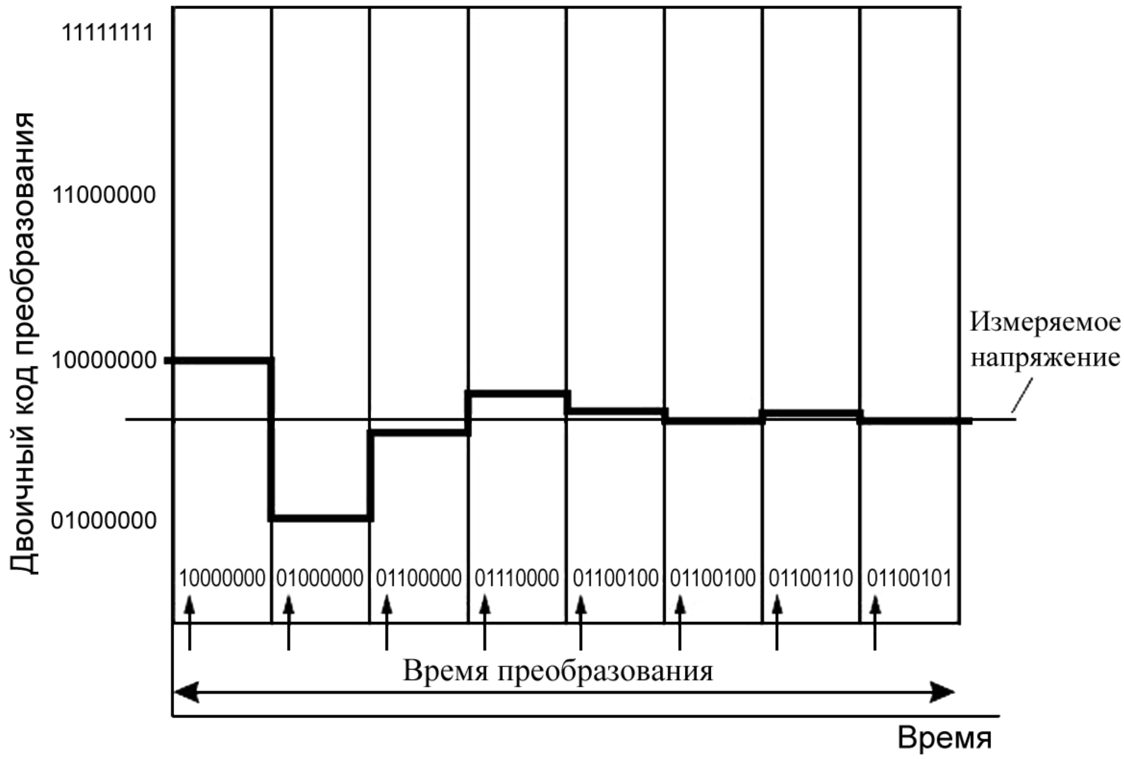
Большинство высокоскоростных осциллографов и некоторые высокочастотные измерительные приборы используют параллельные АЦП из-за их высокой скорости преобразования, которая может достигать 5Г ($5{*}10^9$) отсчетов/сек для стандартных устройств и 20Г отсчетов/сек для оригинальных разработок. Обычно параллельные АЦП имеют разрешение до 8 разрядов, но встречаются также 10-ти разрядные версии. Параллельные АЦП - быстродействующие устройства, но они имеют свои недостатки. Из-за необходимости использовать большое количество компараторов параллельные АЦП потребляют значительную мощность, и их нецелесообразно использовать в приложениях с батарейным питанием.

2. АЦП последовательного приближения, АЦП последовательного счета

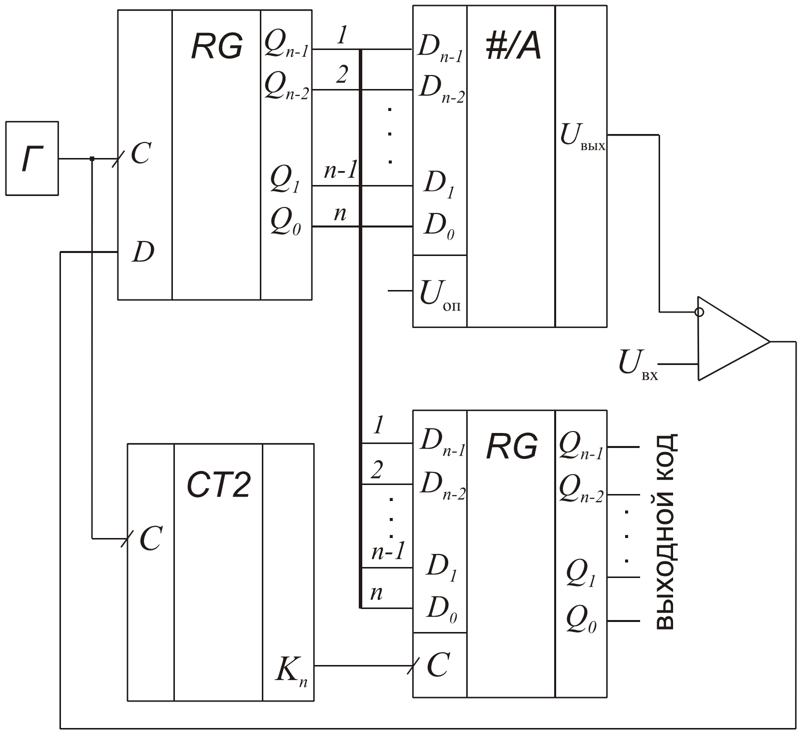
АЦП последовательного приближения

На рис. ↓ показана упрощенная блок-схема АЦП последовательного приближения и диаграммы, поясняющие преобразование в АЦП последовательного приближения. В основе АЦП данного типа лежит специальный регистр последовательного приближения. В начале цикла преобразования все выходы этого регистра устанавливаются в логический “0”, за исключением первого (старшего) разряда. Это формирует на выходе внутреннего цифро-аналогового преобразователя (ЦАП) сигнал, значение которого равно половине входного диапазона АЦП. А выход компаратора переключается в состояние, определяющее разницу между сигналом на выходе ЦАП и измеряемым входным напряжением. Это состояние записывается в старший разряд *n*. Затем в следующий разряд (*n-1*) принудительно записывается «1». Это формирует на выходе внутреннего ЦАП напряжение $U_{вых}$, значение которого равно либо ¼ , либо ¾ входного диапазона АЦП. Полученное напряжение $U_{вых}$ ЦАП сравнивается с $U_{вх}$, результат записывается в (*n-1*) разряд. И так далее.





На следующем рисунке представлена принципиальная схема возможной реализации АЦП последовательного приближения с использованием ЦАП и регистра последовательного приближения.



Цикл преобразования начинается с принудительной установки “1” в старший разряд регистра последовательного приближения первым тактовым импульсом. Эта “1” поступает на старший разряд ЦАП. На выходе ЦАП появляется напряжение

$U_{вых} = U_{оп}/2$,

которое сравнивается с $U_{вх}$ на компараторе. Если $U_{вх} > U_{вых}$ ЦАП, то на выходе компаратора “1”. В противном случае “0”. Результат сравнения записывается в то же разряд регистра вторым тактовым импульсом. Третьим тактовым импульсом “1” принудительно записывается в следующий более младший разряд регистра.

Полученный выходной код регистра последовательного приближения поступает на вход ЦАП. $U_{вых}$ ЦАП сравнивается с $U_{вх}$ на компараторе. Результат сравнения записывается в тот же разряд четвертым тактовым импульсом. Процесс продолжается до тех пор, пока не будут проанализированы все разряды, после этого результат преобразования записывается в регистр памяти и сохраняется там до окончания следующего цикла. После этого цикл преобразования повторяется снова. Коэффициент счета счетчика соответствует разрядности АЦП $K_n = 2n$.

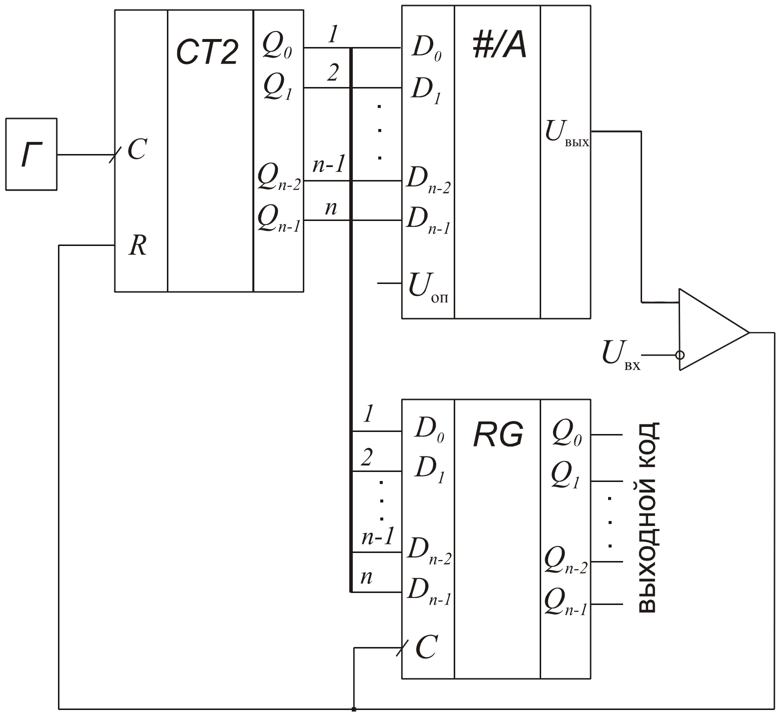
Время преобразования АЦП последовательного приближения:

$t_{преобразования} = 2 \cdot n \cdot t_{генератора}$

Когда необходимо разрешение 12, 14 или 16 разрядов и не требуется высокая скорость преобразования, а определяющими факторами являются невысокая цена и низкое энергопотребление, то обычно применяют АЦП последовательного приближения. Этот тип АЦП чаще всего используется в разнообразных измерительных приборах и в системах сбора данных. В настоящий момент АЦП последовательного приближения позволяют измерять напряжение с точностью до 16 разрядов с частотой дискретизации от 100К ($1 \cdot 10^3$) до 1М ($1 \cdot 10^6$) отсчетов/сек.

АЦП последовательного счета

АЦП последовательного счета построен по принципу, когда напряжение на выходе внутреннего ЦАП постепенно нарастает. В этом случае $U_{вх}$ подается на инвертирующий вход компаратора, а напряжение $U_{вых}$ на выходе внутреннего ЦАП на неинвертирующий. Схемная реализация показана на рисунке ↓.

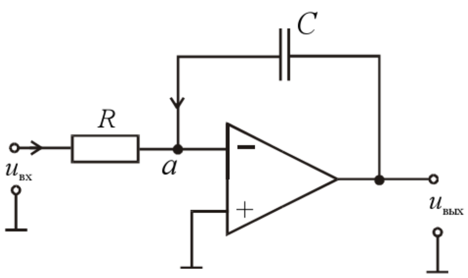


Цикл преобразования начинается с установки счетчика в нулевое состояние. Нулевой код поступает на вход ЦАП, на выходе ЦАП формируется $U_{вых} = 0$. $U_{вых}$ сравнивается с $U_{вх}$. Если $U_{вх} > U_{вых}$, то на выходе компаратора “0”, и “0” поступает на вход сброса *R* счетчика и вход записи *C* регистра памяти. Регистр находится в режиме хранения (так как *C*=0), т.е. хранит выходной код от предшествующего преобразования. Так как *R*=0 (неактивный), то с приходом тактовых импульсов счетчик увеличивает выходной код, который поступает на вход ЦАП.

Следовательно, $U_{вых}$ увеличивается и в момент, когда $U_{вых}$ превысит $U_{вх}$, на выходе компаратора появится “1”. В этот момент *R* = *C* = “1”, произойдет запись выходного кода счетчика в регистр и сброс счетчика в нулевое состояние. Преобразование закончилось, далее цикл повторяется снова. Полный цикл преобразования происходит за 2^n тактов генератора синхронизации (*n* – разрядность АЦП).

2. Интегрирующие АЦП

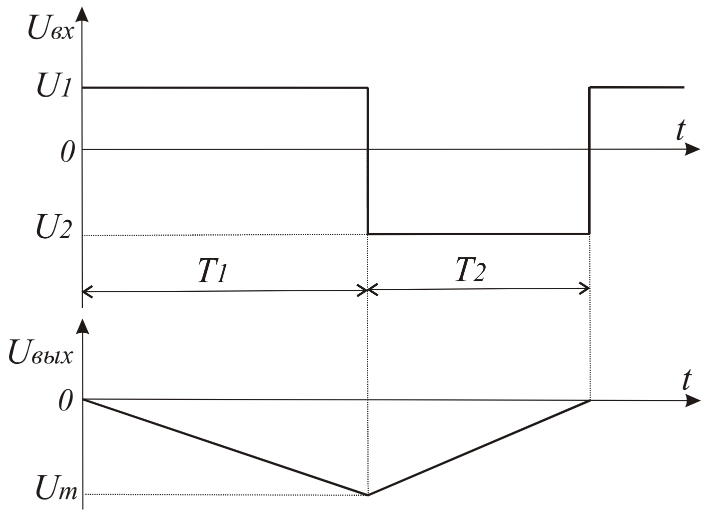
АЦП двухтактного интегрирования относится к наиболее медленно работающим преобразователям. Однако они имеют высокую точность и высокую разрешающую способность, а также сравнительно простую структуру. Это дает возможность выполнять их в виде интегральных микросхем. Основной недостаток таких АЦП - большое время преобразования, обусловленное привязкой периода интегрирования к длительности периода питающей сети. Например, для 50 Гц - оборудования частота дискретизации АЦП двухтактного интегрирования не превышает 25 отсчетов/сек. Конечно, такие АЦП могут работать и с большей частотой дискретизации, но при увеличении последней помехозащищенность падает. В цифровых мультиметрах, как правило, используются именно такие АЦП, т.к. в этих измерительных приборах необходимо сочетание высокого разрешения и высокого помехоподавления.



Основным элементом интегрирующего АЦП является интегратор, построенный на основе операционного усилителя. Если считать ОУ идеальным, то выходное напряжение можно определить, как

$$\frac{U_{вх}}{R} = -C\frac{du_{вых}}{dt}, \qquad u_{вых} = -\frac{1}{RC}\int u_{вх}dt + A,$$

где *A* – постоянная, учитывающая начальные условия.



Принцип работы интегрирующего АЦП состоит из двух операций:

1) – преобразование входного напряжения во время $U_{вх} \to T$ (ПНВ), либо преобразование входного напряжения в частоту $U_{вх} \to f$ (ПНЧ).

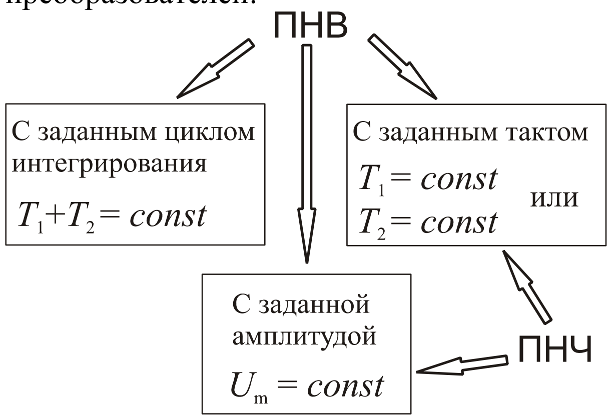
2) – измерение времени или частоты.

← Для представленных диаграмм справедливо равенство:

$U_1 \cdot T_1 + U_2 \cdot T_2 = 0$ или

$$\frac{U_1}{U_2} = \frac{T_2}{T_1}$$

В зависимости от того, как организован цикл интегрирования, различают три группы преобразователей:



1) ПНВ с заданным циклом

$U_1 = U_{вх} - U_{оп}$

$U_2 = U_{вх} + U_{оп}$

$(U_{вх} - U_{оп}) \cdot T_1 + (U_{вх} + U_{оп}) \cdot T_2 = 0$

$U_{вх} \cdot (T_1 + T_2) - U_{оп} \cdot (T_1 - T_2) = 0$

$$U_{ВХ} = U_{ОП} \cdot \frac{T_1 - T_2}{T_1 + T_2} = k\left(T_1 - T_2\right)$$

2) ПНВ с заданным тактом

$U_1 = U_{вх}$; $U_2 = - U_{оп}$; $T_1 = const$

$U_{вх} \cdot T_1 - U_{оп} \cdot T_2 = 0$

$$U_{ВХ} = U_{ОП} \cdot \frac{T_1}{T_2} = kT_2$$

3) ПНЧ с заданным тактом

$U_1 = U_{вх} - U_{оп}$; $U_2 = U_{вх}$; $T_1 = const$;

$(U_{вх} - U_{оп}) \cdot T_1 + U_{вх} \cdot T_2 = 0$; $f = 1/(T_1 + T_2)$

$$U_{ВХ} = U_{ОП} \cdot \frac{T_1}{T_1 + T_2} = U_{ОП} \cdot T_1 \cdot f = k \cdot f$$

4) ПНВ с заданной амплитудой ($U_m = const$)

$U_1 = U_{вх} - U_{оп}$; $U_2 = U_{вх} + U_{оп}$

$(U_{вх} - U_{оп}) \cdot T_1 + (U_{вх} + U_{оп}) \cdot T_2 = 0$

$(T_1 + T_2) - U_{оп} \cdot (T_1 - T_2) = 0$

$$U_{ВХ} = U_{ОП} \cdot \frac{T_1 - T_2}{T_1 + T_2}$$

Нужно мерить как сумму, так и разность

5) ПНЧ с заданной амплитудой

$U_1 = U_{вх}$; $U_2 = - U_{вх}$

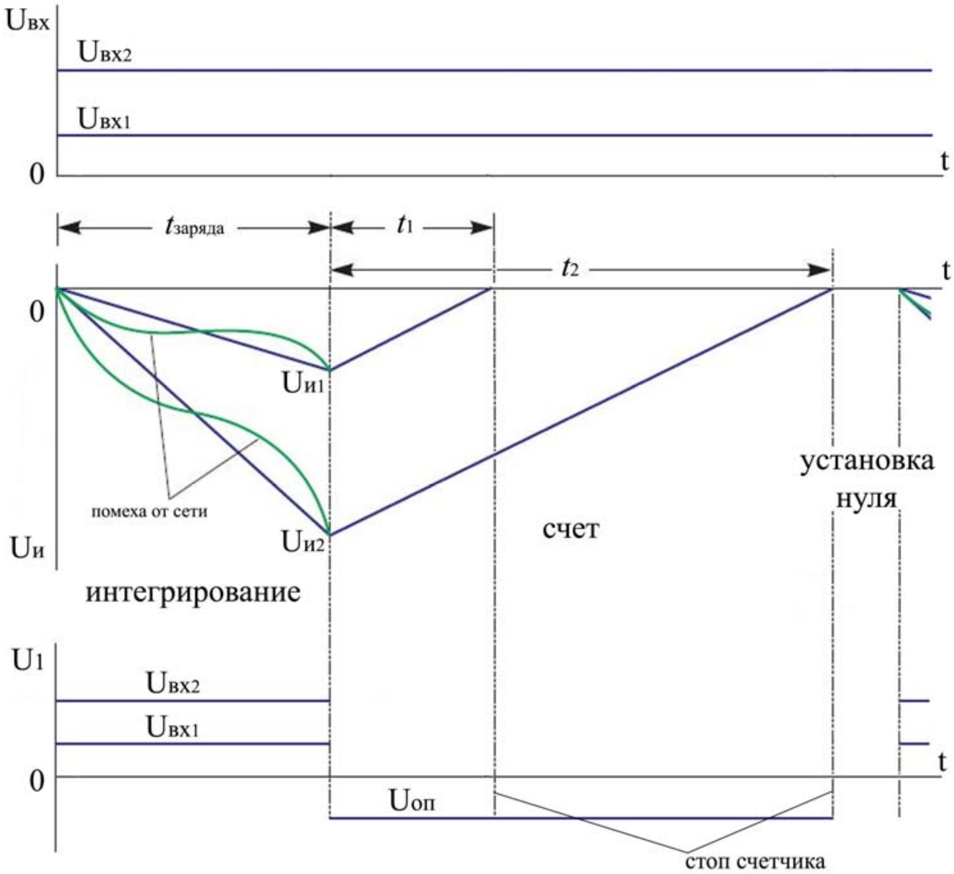
$$f = \frac{1}{T_1 + T_2} = \frac{1}{\frac{U_m}{U_{ВХ}} \cdot \tau + \frac{U_m}{U_{ВХ}} \cdot \tau} = \frac{U_{ВХ}}{U_m \cdot \tau \cdot 2}$$

$U_{ВХ} = f \cdot U_m \cdot \tau \cdot 2 = k \cdot f$,

где $\tau = RC$

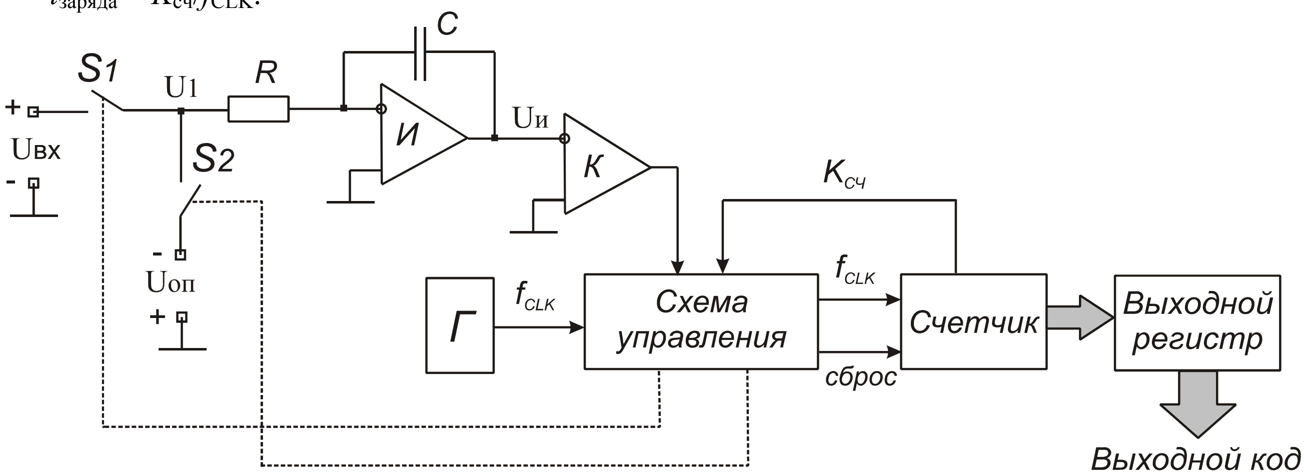
На рисунке ↓ показан принцип работы АЦП двухтактного интегрирования с заданным тактом. Входной сигнал заряжает конденсатор в течение фиксированного периода времени, который обычно составляет один период частоты питающей сети (50 или 60 Гц) или кратен ему. При интегрировании входного сигнала в течение промежутка времени такой длительности высокочастотные помехи подавляются. Одновременно исключается влияние нестабильности напряжения сетевого источника питания на точность преобразования. Это происходит потому, что значение интеграла от синусоидального сигнала равно нулю, если интегрирование осуществляется во временном интервале, кратном периоду изменения синусоиды.

По окончании времени заряда АЦП разряжает конденсатор с фиксированной скоростью, в то время как внутренний счетчик подсчитывает количество тактовых импульсов за время разряда конденсатора. Большее время разряда, таким образом, соответствует большему значению показаний счетчика и большему измеряемому напряжению.



Упрощенная схема АЦП, работающего в два основных такта, приведена на следующем рисунке ↓. В стадии интегрирования (рис.↑) ключ S_1 замкнут, а ключ S_2 разомкнут. Интегратор *И* интегрирует входное напряжение Uвх. Время интегрирования входного напряжения $t_{заряда}$ постоянно; в качестве таймера используется счетчик с коэффициентом счета $K_{СЧ}$ так что

$t_{заряда} = K_{сч}/f_{CLK}$.



К моменту окончания интегрирования выходное напряжение интегратора составляет:

$$U_И = -RC\int_0^{t_{заряда}} U_{ВХ}(t)dt = -\frac{U_{ВХ(сред)}K_{СЧ}}{f_{CLK}RC},$$

где $U_{ВХ(сред)}$ - среднее за время интегрирования значение $U_{вх}$.

После окончания стадии интегрирования ключ S_1 размыкается, а ключ S_2 замыкается, и на вход интегратора поступает опорное напряжение $U_{оп}$. При этом выбирается опорное напряжение, противоположное по знаку входному напряжению. На стадии счета выходное напряжение интегратора линейно уменьшается по абсолютной величине. Стадия счета заканчивается, когда выходное напряжение интегратора $U_{и}$ переходит через ноль. При этом компаратор *К* переключается и счет останавливается. Интервал времени, в котором проходит стадия счета, определяется уравнением:

$$U_И + \frac{1}{RC}\int_{t_{заряда}}^{t_1} U_{ОП}(t)dt = 0 .$$

В течение времени t_1 (или t_2, см. рис. ↑) происходит счет. Тогда $t_1 = \frac{n_1}{f_{CLK}}$, где n_1 – содержимое счетчика после окончания стадии счета. В результате получим:

$$n_1 = \frac{U_{ВХ(сред)}K_{СЧ}}{U_{ОП}} .$$

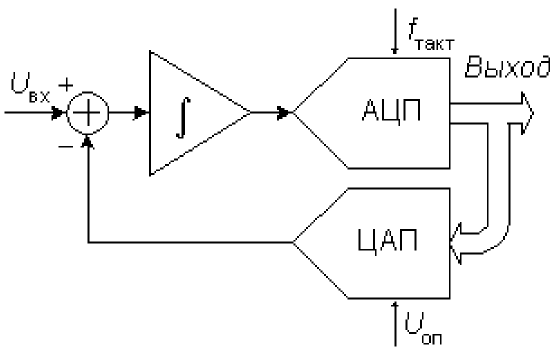
Из полученной формулы следует, что отличительной особенностью метода многотактного интегрирования является то, что ни тактовая частота, ни постоянная интегрирования *RC* не влияют на результат. Достаточно, чтобы тактовая частота в течение времени ($t_{заряда}$ + t_I) оставалась постоянной. Это обеспечивается использованием простого тактового генератора, поскольку существенные временные или температурные дрейфы частоты происходят за время несопоставимо большее, чем время преобразования.

Лекция 15.

3. Сигма-дельта АЦП

Для проведения измерений часто требуется АЦП с большой разрешающей способностью. Сигма-дельта АЦП могут обеспечивать разрешающую способность до 24 разрядов, но при этом уступают в скорости преобразования. Так, в сигма-дельта АЦП при 16 разрядах можно получить частоту дискретизации до 100К отсчетов/сек, а при 24 разрядах эта частота падает до 1К отсчетов/сек и менее, в зависимости от устройства. Обычно сигма-дельта АЦП применяются в разнообразных системах сбора данных и в измерительном оборудовании (измерение давления, температуры, веса и т.п.), когда не требуется высокая частота дискретизации и необходимо разрешение более 16 разрядов.

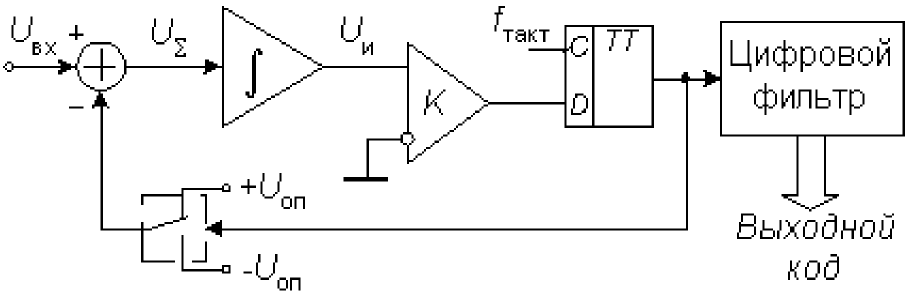
Архитектура сигма-дельта АЦП относится к классу интегрирующих АЦП. Но основная особенность сигма-дельта АЦП состоит в том, что частота следования выборок, при которых собственно и происходит анализ уровня напряжения измеряемого сигнала, существенно превышает частоту появления отсчетов на выходе АЦП (частоту дискретизации). Эта частота следования выборок называется частотой передискретизации. Так, сигма-дельта АЦП со скоростью преобразования 100К отсчетов/сек, в котором используется частота передискретизации в 128 раз больше, будет производить выборку значений входного аналогового сигнала с частотой 12.8М отсчетов/сек.



Основные узлы АЦП - это сигма-дельта модулятор и цифровой фильтр. Схема n-разрядного сигма-дельта модулятора первого порядка приведена на рис. ←. Работа этой схемы основана на вычитании из входного сигнала $U_{вх}$ величины сигнала на выходе ЦАП, полученной на предыдущем такте работы схемы. Полученная разность интегрируется, а затем преобразуется в код параллельным АЦП невысокой разрядности. Последовательность кодов поступает на цифровой фильтр нижних частот.

Порядок модулятора определяется численностью интеграторов и сумматоров в его схеме. Сигма-дельта модуляторы N-го порядка содержат N сумматоров и N интеграторов.

Наиболее широко в составе ИМС используются однобитные сигма-дельта модуляторы, в которых в качестве АЦП используется компаратор, а в качестве ЦАП - аналоговый коммутатор (рис. ↓). Принцип действия пояснен в таблице ↓ на примере преобразования входного сигнала $U_{вх}$ = 0.6 В и $U_{вх}$ = 0 В, при $U_{оп}$ = 1 В. Пусть постоянная времени интегрирования интегратора численно равна периоду тактовых импульсов. В нулевом периоде выходное напряжение интегратора сбрасывается в нуль. На выходе ЦАП также устанавливается нулевое напряжение.



← Структурная схема сигма-дельта АЦП

В тактовые периоды 2 и 7 состояния системы идентичны, так как при неизменном входном сигнале $U_{вх}$ = 0.6 В цикл работы занимает пять тактовых периодов. Усреднение выходного сигнала ЦАП за цикл действительно дает величину напряжения 0.6 В:

(1-1+1+1+1)/5=0.6.

Для формирования выходного кода такого преобразователя необходимо каким-либо образом преобразовать последовательность бит на выходе компаратора в виде унитарного кода в последовательный или параллельный двоичный позиционный код. В простейшем случае это можно сделать с помощью двоичного счетчика, например, 4-разрядного. Подсчет бит на выходе компаратора за 16-ти тактный цикл дает число 13.

При $U_{вх}$ = 1 В на выходе компаратора всегда будет единица, что дает за цикл число 16, т.е. переполнение счетчика. Напротив, при $U_{вх}$ = -1 В на выходе компаратора всегда будет нуль, что дает равное нулю содержимое счетчика в конце цикла. В случае если $U_{вх}$= 0 то, как это видно из таблицы ↓, результат счета за цикл составит 8_{10} или 1000_2. Это значит, что выходное число АЦП представляется в смещенном коде. В рассмотренном примере верхняя граница полной шкалы составит 1111_2 или $+7_{10}$, а нижняя - 0000_2 или -8_{10}. При $U_{вх}$=0.6 В, как это видно из левой половины таблицы, содержимое счетчика составит 13_{10} в смещенном коде, что соответствует +5. Учитывая, что +8 соответствует Uвх=1 В, найдем

5·1/8=0,625 > 0,6 В.

При использовании двоичного счетчика в качестве преобразователя потока битов, поступающих с выхода компаратора, необходимо выделять фиксированный цикл преобразования, длительность которого равна произведению Kсч· f_{CLK}. После его окончания должно производиться считывание результата, например, с помощью регистра-защелки и обнуление счетчика.

$U_{вх}$ = 0.6 В						$U_{вх}$ = 0 В					
N такта	U_{Σ}, В	$U_и$, В	$U_к$, бит	$U_{ЦАП}$, В	Код	N такта	U_{Σ}, В	$U_и$, В	$U_к$, бит	$U_{ЦАП}$, В	Код
1	0.6	0.6	1	1	0001	1	0	0	0	-1	0000
2	-0.4	0.2	1	1	0010	2	1	1	1	1	0001
3	-0.4	-0.2	0	-1	0010	3	-1	0	0	-1	0001
4	1.6	1.4	1	1	0011	4	1	1	1	1	0010
5	-0.4	1.0	1	1	0100	5	-1	0	0	-1	0010
6	-0.4	0.6	1	1	0101	6	1	1	1	1	0011
7	-0.4	0.2	1	1	0110	7	-1	0	0	-1	0011
8	-0.4	-0.2	0	-1	0110	8	1	1	1	1	0100
9	1.6	1.4	1	1	0111	9	-1	0	0	-1	0100
10	-0.4	1.0	1	1	1000	10	1	1	1	1	0101
11	-0.4	0.6	1	1	1001	11	-1	0	0	-1	0101
12	-0.4	0.2	1	1	1010	12	1	1	1	1	0110
13	-0.4	-0.2	0	-1	1010	13	-1	0	0	-1	0110
14	1.6	1.4	1	1	1011	14	1	1	1	1	0111
15	-0.4	1.0	1	1	1100	15	-1	0	0	-1	0111
16	-0.4	0.6	1	1	**1101**	16	1	1	1	1	**1000**

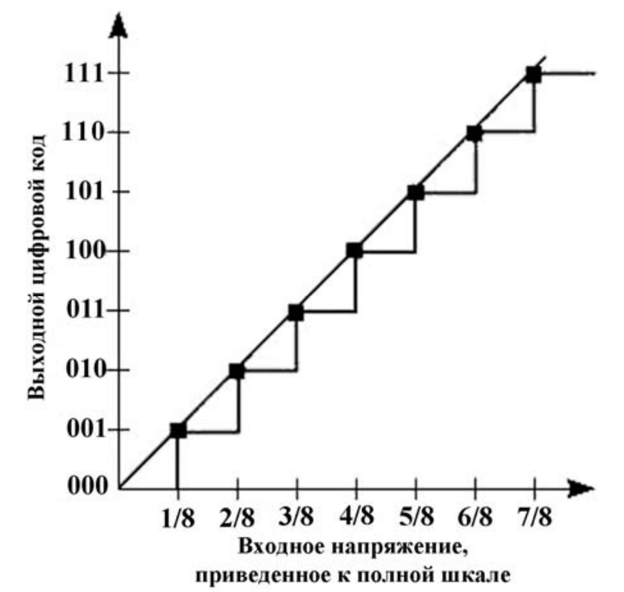
Характеристики АЦП

Основной характеристикой АЦП является ***передаточная характеристика АЦП*** – это функция зависимости кода на выходе АЦП от напряжения на его входе $N(U_{вх})$.

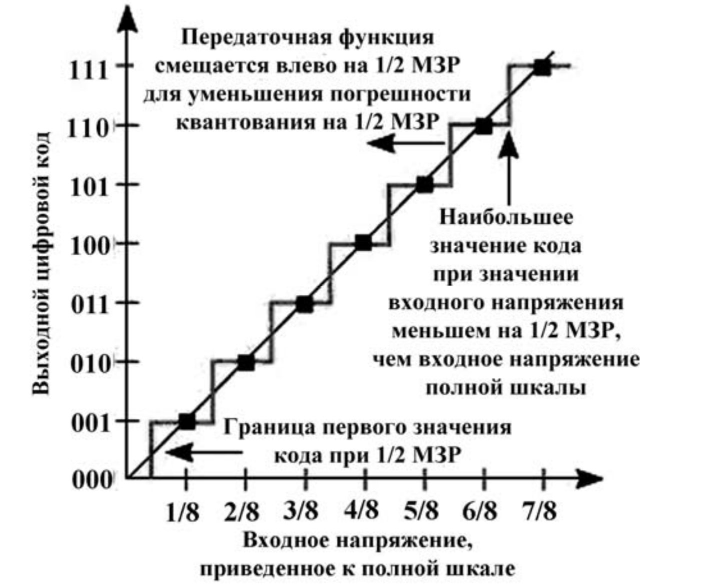
Такой график представляет собой кусочно-линейную функцию из 2^n «ступеней», где n - разрядность АЦП. Каждый горизонтальный отрезок этой функции соответствует одному из значений выходного кода АЦП. Если соединить линиями начала этих горизонтальных отрезков (на границах перехода от одного значения кода к другому), то идеальная передаточная характеристика будет представлять собой прямую линию, проходящую через начало координат.

На рисунке ↓ в качестве примера показана идеальная передаточная характеристика для 3-х разрядного АЦП с контрольными точками на границах перехода кода. Выходной код принимает наименьшее значение (000) при значении входного сигнала от 0 до 1/8 полной шкалы (максимального значения кода этого АЦП). Также следует отметить, что АЦП достигнет значения кода полной шкалы (111) при 7/8 полной шкалы, а не при значении полной шкалы. Т.о. переход в максимальное значение на выходе происходит не при напряжении полной шкалы, а при значении, меньшем на младший значащий разряд МЗР (LSB - least significant bit), чем входное напряжение полной шкалы. Передаточная характеристика может быть реализована со смещением -1/2 LSB. Это достигается смещением передаточной характеристики влево, что смещает погрешность квантования из диапазона 0...1 LSB в диапазон -1/2 ... +1/2 LSB.

Реальная характеристика преобразования может существенно отличаться от идеальной размерами и формой ступенек, а также расположением на плоскости координат. Для количественного описания этих различий существует целый ряд параметров.



Идеальная передаточная характеристика 3-х разрядного АЦП



Идеальная передаточная характеристика 3-х разрядного АЦП со смещением на минус ½ МЗР.

Статические параметры

1. Разрешающая способность (разрешение) — величина, обратная максимальному числу кодовых комбинаций на выходе АЦП. Разрешающая способность выражается в процентах, разрядах или децибелах и характеризует потенциальные возможности АЦП с точки зрения достижимой точности. Например, идеальный 12-разрядный АЦП имеет разрешающую способность 1 /4096, или 0.0245% от полной шкалы, или -72.2 дБ.

Разрешающей способности соответствует приращение входного напряжения АЦП при изменении выходного кода N на 1 МЗР. Это приращение называется шагом квантования. Для двоичных кодов преобразования номинальное значение шага квантования $U_{кв} = U_{пш}/(2^n-1)$, где $U_{пш}$ — номинальное значение максимального входного напряжения АЦП (напряжение полной шкалы), соответствующее максимальному значению выходного кода, n – разрядность АЦП. Чем больше разрядность преобразователя, тем выше его разрешающая способность.

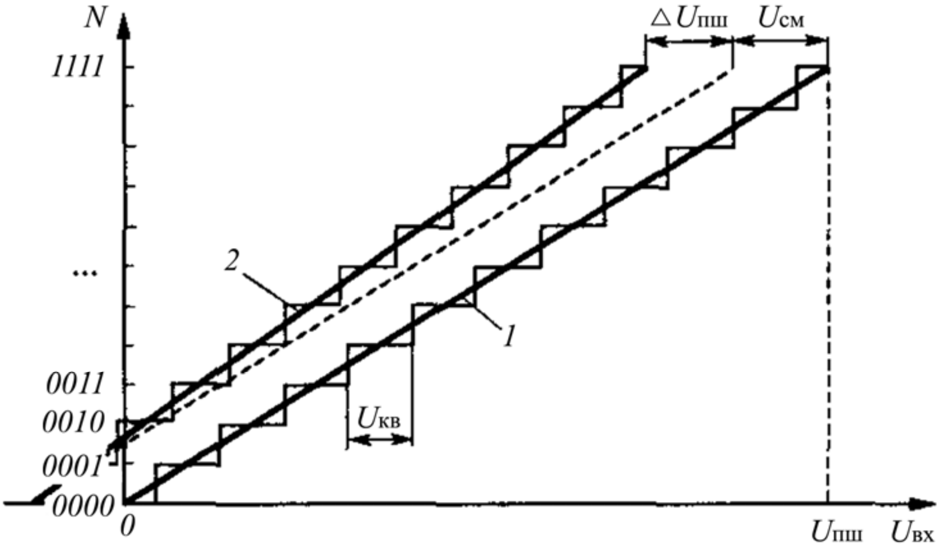


Рис. 2*
← Идеальная (1) и оптимальная (2) передаточные характеристики АЦП

Наиболее часто путаемыми параметрами являются разрешающая способность и точность, хотя эти две характеристики реального АЦП крайне слабо связаны между собой. Разрешение не идентично точности, 12-разрядный АЦП может иметь меньшую точность, чем 8-разрядный. Для АЦП разрешение представляет собой меру того, на какое количество сегментов может быть поделен входной диапазон измеряемого аналогового сигнала (например, для 8-разрядного

АЦП это 2^8=256 сегментов). Точность же характеризует суммарное отклонение результата преобразования от своего идеального значения для данного входного напряжения. То есть, разрешающая способность характеризует потенциальные возможности АЦП, а совокупность точностных параметров определяет реализуемость такой потенциальной возможности.

2. Погрешность квантования – одна из наиболее существенных составляющих ошибки при измерениях с помощью АЦП, является результатом самого процесса преобразования. *Погрешность квантования* - это погрешность, вызванная значением шага квантования и определяемая как ½ величины наименьшего значащего разряда. Она не может быть исключена в аналого-цифровых преобразованиях, так как является неотъемлемой частью процесса преобразования, определяется разрешающей способностью АЦП и не меняется от АЦП к АЦП с равным разрешением.

3. Погрешность полной шкалы – это относительная разность между реальным и идеальным значениями предела шкалы преобразования при отсутствии смещения нуля.

$$\delta_{ПШ} = \frac{\Delta U_{ПШ}}{U_{ПШ}} \cdot 100\%$$

Эта погрешность является мультипликативной составляющей полной погрешности. Иногда указывается соответствующим числом МЗР.

4. Погрешность смещения нуля - значение $U_{вх}$, когда входной код ЦАП равен нулю. Обычно определяется как $U_{см} = U_{вх} - U_{кв}/2$

Является аддитивной составляющей полной погрешности. Обычно указывается в милливольтах или в процентах от полной шкалы.

$$\delta_{СМ} = \frac{U_{СМ}}{U_{ПШ}} \cdot 100\%$$

Погрешности полной шкалы и смещения нуля АЦП могут быть уменьшены либо подстройкой аналоговой части схемы, либо коррекцией вычислительного алгоритма цифровой части устройства.

Погрешности линейности характеристики преобразования не могут быть устранены такими простыми средствами, поэтому они являются важнейшими метрологическими характеристиками АЦП.

5. Нелинейность — максимальное отклонение реальной характеристики преобразования $N(U_{вх})$ от *оптимальной* (линия *2* на рис. 2*). Оптимальная характеристика находится, как и для ЦАП, эмпирически так, чтобы минимизировать значение погрешности нелинейности. Нелинейность обычно определяется в относительных единицах, но в справочных данных приводится также и в МЗР. Для характеристики, приведенной на рис. 3*

$$\delta_{ЛН} = \frac{\Delta U_{ЛН}}{U_{ПШ}} \cdot 100\% = \frac{\Delta U_j}{U_{ПШ}} \cdot 100\%$$

6. Дифференциальной нелинейностью АЦП в данной точке *k* характеристики преобразования называется разность между значением кванта преобразования $U_{кв k}$ и средним значением кванта преобразования $U_{кв}$. В спецификациях на конкретные АЦП значения дифференциальной нелинейности выражаются в долях МЗР или процентах от полной шкалы. Для характеристики, приведенной на рис. 3*

$$\delta_{ДЛ} = \frac{U_{КВk} - U_{КВ}}{U_{ПШ}} \cdot 100\%$$

или в единицах МЗР

$$\delta_{ДЛ\%} = \frac{U_{КВk} - U_{КВ}}{U_{КВ}} \cdot 100\%$$

Дифференциальная нелинейность определяет два важных свойства АЦП: *отсутствие пропущенных кодов* и *монотонность характеристики преобразования*.

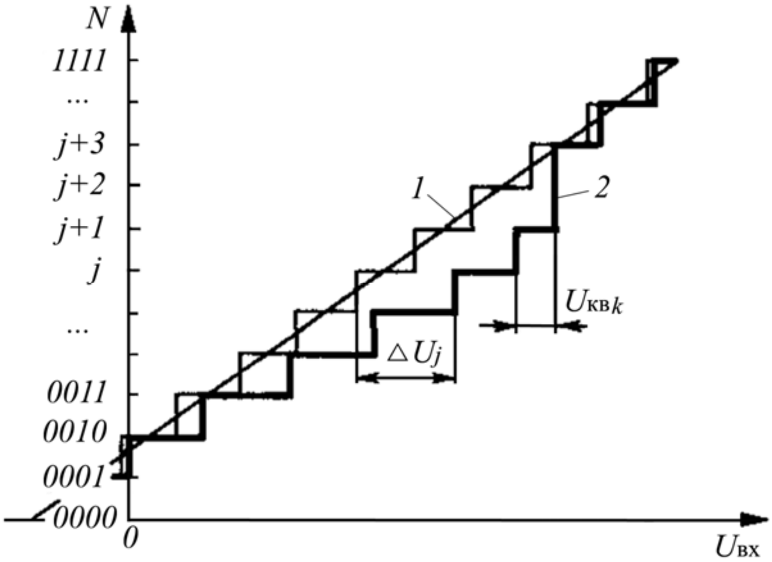


Рис. 3*
← Оптимальная (1) и реальная (2) передаточные характеристики АЦП. Пример пропадания кода *j+2*

7. Отсутствие пропущенных кодов – свойство АЦП выдавать все возможные выходные коды при изменении входного напряжения от начальной до конечной точки диапазона преобразования.

Пример пропадания кода *j+2* приведен на рис. 3*. При нормировании отсутствия пропущенных кодов указывается эквивалентная разрядность АЦП – максимальное количество разрядов АЦП, для которых не пропадают соответствующие им кодовые комбинации.

8. Монотонность характеристики преобразования – это неизменность знака приращения выходного кода *N* при монотонном изменении входного преобразуемого сигнала. Монотонность не гарантирует малых значений дифференциальной нелинейности и отсутствия пропущенных кодов.

9. *Температурная нестабильность* АЦП характеризуется *температурными коэффициентами* погрешности полной шкалы и погрешности смещения нуля.

Динамические параметры

1. Максимальная частота дискретизации (преобразования) – это наибольшая частота формирования выборочных значений сигнала, при которой выбранный параметр АЦП не выходит за заданные пределы. Измеряется числом выборок в секунду (SPS – Samples Per Second). Выбранным параметром может быть, например, монотонность характеристики преобразования или нелинейность.

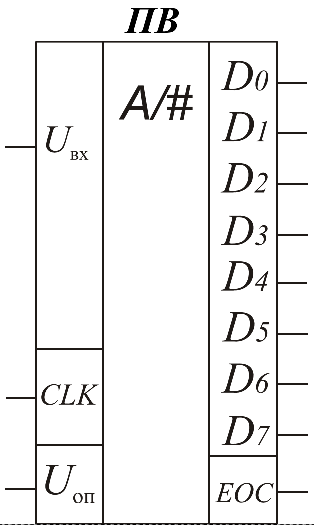
2. Время преобразования – это время, отсчитываемое от начала импульса дискретизации или начала преобразования до появления на выходе устойчивого кода, соответствующего данной выборке.

3. Время выборки (стробирования) – время, в течение которого происходит образование одного выборочного значения.

Основные параметры широко используемых отечественных АЦП

Тип микросхемы	Тип архитектуры	n	$\delta_{лн}$, % (МЗР)	$t_{пр}$, мкс	$U_п$, В	$U_{оп}$, В	$U_{вх}$, В	$I_{пот}$, мА
К572ПВ1А	посл. прибл.	12	0.0488	170	5, 15	±15	10	5
К1113ПВ1	посл. прибл.	10	2	30	5, -15	±10	10.24	28
К572ПВ4	посл. прибл.	8	0.5	32	5	0... ±2.5	2.5	3
К1107ПВ1	Паралл. преоб.	6	0.78	0.1	+5; -6	-2	0...-2	200
К1107ПВ2	Паралл. преоб.	8	0.3	0.1	+5; -6	-2	0... -2	450
К1107ПВ3	Паралл. преоб.	6	0.19	0.02	+5; -5.2	±2.5	±2.5	100
К1107ПВ4	Паралл. преоб.	8	0.38	0.03	+5; -5.2	±2.5	±2.5	450

УГО АЦП



D0-D7 – выходной цифровой код
EOC – выход готовности данных (конец преобразования)

Смещенный код, или, как его еще называют, *двоичный код с избытком*, формируется следующим образом. Сначала выбирается длина разрядной сетки — n и записываются последовательно все возможные кодовые комбинации в обычной двоичной системе счисления. Затем кодовая комбинация с единицей в старшем разряде, имеющая значение 2^{n-1}, выбирается для представления числа 0. Все последующие комбинации с единицей в старшем разряде будут представлять числа 1,2,3,...соответственно, а предыдущие комбинации в обратном порядке – числа -1,-2, -3,... Двоичный код с избытком для 3- и 4-разрядных сеток представлен в таблице ↓.

Код с избытком 4		
Номер кодовой комбинации	Код с избытком 4	Десятичное значение
7	111	3
6	110	2
5	101	1
4	100	0
3	011	-1
2	010	-2
1	001	-3
0	000	-4

Код с избытком 8		
Номер кодовой комбинации	Код с избытком 8	Десятичное значение
15	1111	7
14	1110	6
13	1101	5
12	1100	4
11	1011	3
10	1010	2
9	1001	1
8	1000	0
7	0111	-1
6	0110	-2
5	0101	-3
4	0100	-4
3	0011	-5
2	0010	-6
1	0001	-7
0	0000	-8

Так, числа 3 и - 3 в формате со смещением для 3-разрядной сетки будут иметь представление 111 и 001 соответственно, в формате со смещением для 4-разрядной сетки 1011 и 0101 соответственно. Можно заметить, что различие между двоичным кодом с избытком и двоичным дополнительным кодом состоит в противоположности значений знаковых битов, а разность значений кодовых комбинаций в обычном двоичном коде и двоичном коде с избытком для 3-х и 4-разрядных сеток равна, соответственно, 4 и 8.

Смещенный код можно создать для любого значения n-разрядности сетки. При этом он будет называться двоичным кодом с избытком 2^{n-1}.

Смещенный код используется также для упрощения операций над порядками чисел с плавающей запятой. Так, при размещении порядка числа в 8 разрядах используется двоичный код с избытком 128. В этом случае порядок, принимающий значения в диапазоне от -128 до +127, представляется смещенным порядком, значения которого меняются от 0 до 255, что позволяет работать с порядками как с целыми без знака.