

ИССЛЕДОВАНИЕ СЧЕТЧИКОВ

Цель работы – экспериментальное исследование работы двоично-десятичного и двоично-десятичного реверсивного счетчиков, а также двоичных счетчиков, выполненных на последовательно соединенных триггерах.

6.1. Общие положения

Счетчиком называется цифровое устройство, осуществляющее счет поступающих на его вход импульсов и запоминание результатов подсчета в заданном коде.

По целевому назначению счетчики подразделяются на нереверсивные и реверсивные. В свою очередь нереверсивные счетчики подразделяются на суммирующие и вычитающие.

Суммирующие счетчики служат для сложения последовательности импульсов напряжения, то есть для счета импульсов в прямом направлении.

Вычитающие счетчики предназначены для вычитания последовательности импульсов, то есть для счета импульсов в обратном направлении.

Реверсивные счетчики служат для выполнения операции счета как в прямом, так и в обратном направлении.

Основой любой из схем счетчиков является последовательное соединение триггеров. Обычно для построения счетчиков используются Т – триггеры, выполненные на базе D – или JK – триггеров.

Одним из основных параметров счетчика является **модуль коэффициента счета** (коэффициент счета, емкость счетчика) $k_{сч}$, который определяет число устойчивых состояний, т.е. предельное число импульсов, которое может быть им зафиксировано. Модуль коэффициента счета счетчика, состоящего из n последовательных триггеров типа Т, составляет 2^n .

Счетчик, составленный из последовательно соединенных Т – триггеров называется **двоичным**. За счет внутренних обратных связей или соединений с помощью дополнительной логики модуль коэффициента счета счетчика можно уменьшить. Счетчик с емкостью 10 называется **двоично-десятичным**. Промышленность выпускает счетчики в интегральном исполнении с модулем коэффициента счета равным 2^n , 10, 12 и программируемым коэффициентом счета.

Различают **асинхронные** и **синхронные** счетчики.

В **асинхронном** счетчике каждый триггер вносит в процесс счета определенную задержку, поэтому младшие разряды результирующего кода появляются на выходах триггеров не одновременно, т.е. не синхронно с соответствующим синхронизирующим импульсом.

В **синхронном** счетчике все триггеры получают синхронизирующий импульс одновременно, поскольку синхронизирующие входы их соединяются параллельно. Поэтому триггеры переключаются практически одновременно. Синхронная схема счетчика значительно сложнее асинхронной. На ее выходах данные от каждого разряда появляются одновременно и строго синхронно с последним входным импульсом. В синхронный счетчик разрешается синхронная (с синхронизирующим импульсом) параллельная (в каждый триггер) загрузка начальных данных.

6.2. Двоичные счетчики на Т-триггерах

Двоичный суммирующий счетчик можно собрать на Т-триггерах в соответствии со схемой рис. 6.1.

Действие счетчиков импульсов основано на двух главных свойствах триггеров: способности изменять свое входное состояние и сохранять полученное состояние до внешнего воздействия. Поступающий на счетный вход сигнал с инверсного выхода \bar{Q} предыдущего триггера включает своим передним фронтом последующий триггер (рис. 6.1).

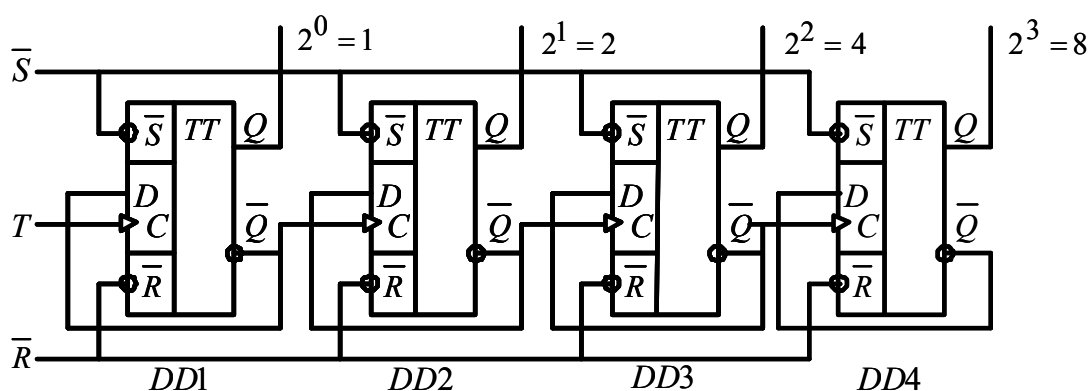


Рис. 6.1. Двоичный суммирующий счетчик

T -триггеры выполнены на основе D -триггеров. Положительный перепад сигнала на входе счетчика T увеличивает содержимое счетчика на 1. Переход любого триггера счетчика из состояния 1 в 0 приводит к появлению положительного перепада на инверсном выходе этого триггера и переключению триггера следующего разряда. При счете

состояние триггеров счетчика меняется в соответствии с таблицей 6.1. Диаграммы напряжений, поясняющие работу суммирующего двоичного счетчика, приведены на рис. 6.2.

Таблица 6.1

Десятичное число	Выходы Q			
	$DD4$	$DD3$	$DD2$	$DD1$
0	0	0	0	0
1	0	0	0	1
2	0	0	1	0
3	0	0	1	1
4	0	1	0	0
5	0	1	0	1
6	0	1	1	0
7	0	1	1	1
8	1	0	0	0
9	1	0	0	1
10	1	0	1	0
11	1	0	1	1
12	1	1	0	0
13	1	1	0	1
14	1	1	1	0
15	1	1	1	1

Для нормальной работы счетчика на входах \bar{S} и \bar{R} триггеров должна быть установлена логическая 1. Переход сигнала на ноль на одном из этих входов немедленно переводит счетчик в состояние $0_{10} = 0000_2$ (вход \bar{R}) или $15_{10} = 1111_2$ (вход \bar{S}) и блокирует счет.

Совокупность выходных сигналов на выходах $Q1 - Q8$ соответствует числу импульсов в двоичном коде, поступивших на счетчик к данному моменту времени.

Выход первого триггера Q_1 устанавливается в единичное состояние после каждого второго входного импульса, выход второго триггера Q_2 – после каждого четвертого импульса, выход третьего триггера – после каждого восьмого импульса и т.д. Число триггеров $n = 4$ определяет число разрядов счетчиков и его емкость $N = 2^n = 16$.

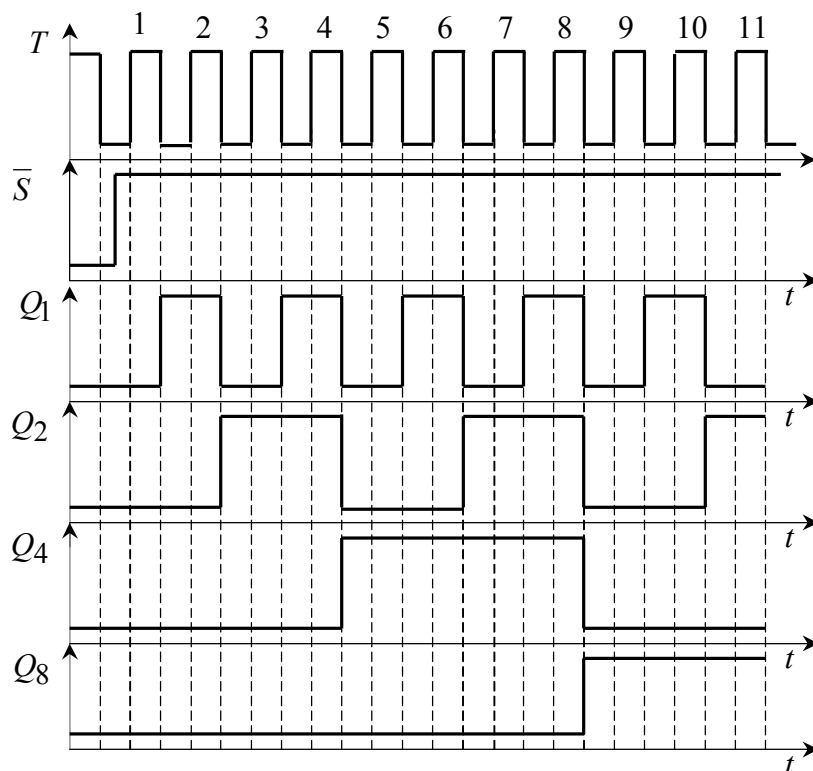


Рис. 6.2. Диаграммы напряжений двоичного суммирующего счетчика

Из приведенных диаграмм следует, что состояния триггеров отвечают в двоичном коде порядковому номеру воздействующего импульса. Так, например, после пятого сосчитанного входного импульса состояние или содержимое счетчика таково: $Q_8 = 0$, $Q_4 = 1$, $Q_2 = 0$, $Q_1 = 1$ т.е. число, записанное счетчиком, равно 0101 или $N = 0 \cdot 2^3 + 1 \cdot 2^2 + 0 \cdot 2^1 + 1 \cdot 2^0 = 5$. Здесь первый триггер соответствует старшему разряду числа, а последний – младшему. После девятого входного импульса содержимое счетчика будет 1001 или $N = 1 \cdot 2^3 + 0 \cdot 2^2 + 0 \cdot 2^1 + 1 \cdot 2^0 = 9$

Как следует из временных диаграмм работы счетчика, приведенных на рис. 6.2, при каждом переходе младшего разряда (Q_1) к старшему разряду (Q_2 , Q_4 , Q_8) частота выходного сигнала триггера снижается вдвое. Таким образом, данный счетчик одновременно выполняет функцию делителя частоты, в котором частота выходного сигнала старшего разряда определяется соотношением:

$$f_{\text{вых}} = \frac{f_{\text{вх}}}{2^n},$$

где $f_{\text{вх}}$ – частота сигнала на входе T счетчика, Гц;
 n – номер триггера.

Одновременно с увеличением числа на прямых выходах триггеров счетчика, двоичное число на инверсных выходах триггеров убывает от 1111_2 до 0000_2 . Таким образом, относительно инверсных выходов счетчик можно рассматривать как вычитающий.

Другой вариант вычитающего счетчика можно получить, если на вход следующего триггера подать сигнал с прямого выхода предыдущего триггера. При счете на прямых выходах триггеров будет формироваться убывающее двоичное число (см. табл. 6.2). Структурная схема вычитающего счетчика приведена на рис. 6.3.

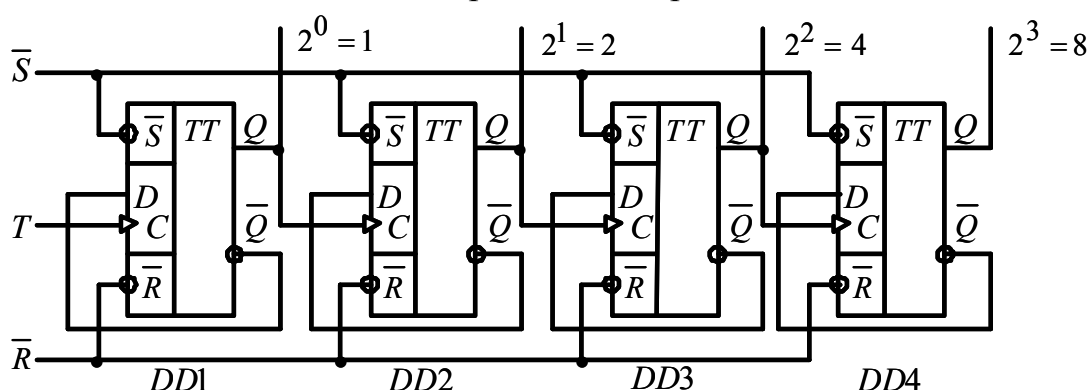


Рис. 6.3. Структурная схема вычитающего счетчика

Если перед началом счета счетчик был установлен в состояние $0_{10} = 0000_2$, то первый положительный перепад на входе T переведет его в состояние $15_{10} = 1111_2$. При поступлении последующих импульсов двоичное число на прямых выходах будет убывать в соответствии с таблицей 6.2.

Таблица 6.2

Десятичное число	Выходы Q			
	$DD4$	$DD3$	$DD2$	$DD1$
0	0	0	0	0
15	1	1	1	1
14	1	1	1	0
13	1	1	0	1
12	1	1	0	0
11	1	0	1	1
10	1	0	1	0
9	1	0	0	1
8	1	0	0	0
7	0	1	1	1

Продолжение таблицы 6.2

Десятичное число	Выходы Q			
	$DD4$	$DD3$	$DD2$	$DD1$
6	0	1	1	0
5	0	1	0	1
4	0	1	0	0
3	0	0	1	1
2	0	0	1	0
1	0	0	0	1

Для нормальной работы счетчика на входах \bar{S} и \bar{R} триггеров должна быть установлена логическая 1. Переход сигнала на ноль на одном из этих входов переводит счетчик в состояние $0_{10} = 0000_2$ (вход \bar{R}) или $15_{10} = 1111_2$ (вход \bar{S}).

Диаграммы напряжений, поясняющие работу вычитающего двоичного счетчика, приведены на рис. 6.4.

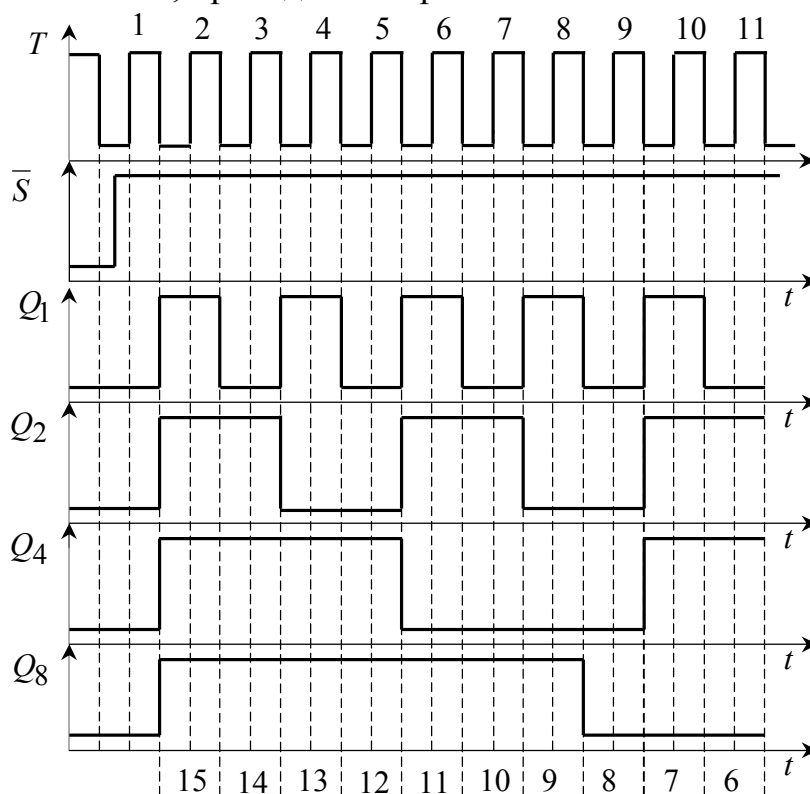


Рис. 6.4. Диаграммы напряжений двоичного вычитающего счетчика

6.3. Двоично-десятичные счетчики

Двоично-десятичный можно реализовать на основе двоичного суммирующего счетчика, добавив дополнительные логические элементы (рис. 6.5).

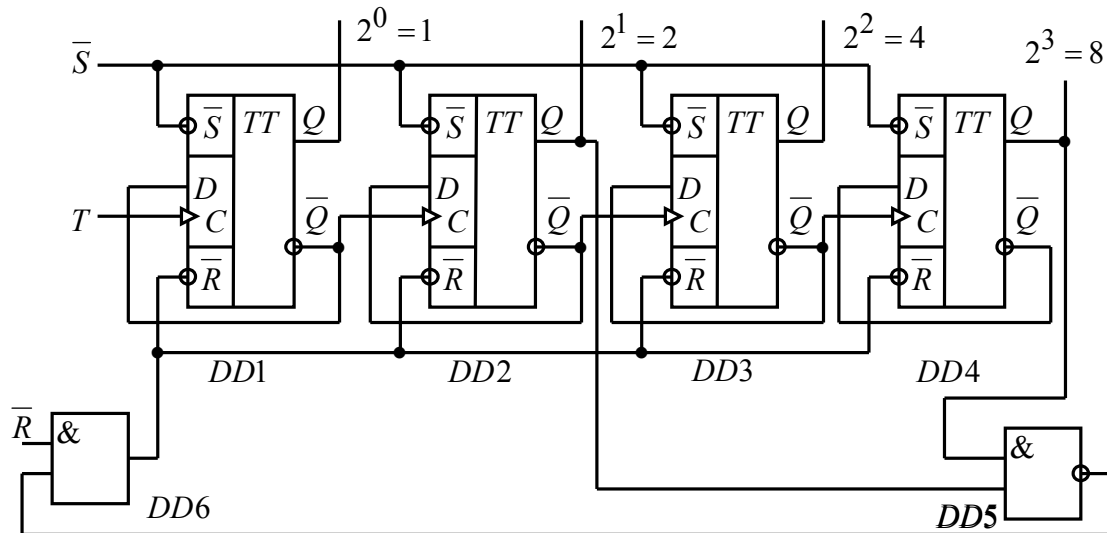


Рис. 6.5. Двоично-десятичный счетчик

Счетная последовательность десятичного счетчика представляется в двоично-десятичном коде ($Q_8, Q_4, Q_2, Q_1 - 8421$). Для девяти входных импульсов счетчик ведет себя подобно двоичному, но десятый импульс, вместо того, чтобы установить состояние 1010 (как это происходит у двоичных счетчиков) через дополнительные элементы $DD5$ и $DD6$ возвращает счетчик в нулевое состояние 0000 (Табл. 6.3).

Для нормальной работы счетчика на входах \bar{S} и \bar{R} триггеров должна быть установлена логическая 1. Установка 0 на входе \bar{R} приводит к сбросу счетчика.

Попытка установки счетчика в состояние $15_{10} = 1111_2$ сигналом $\bar{S} = 0$ приводит к неопределенным результатам. Действительно, при $\bar{S} = 0$ счетчик переходит в состояние $15_{10} = 1111_2$. Установка в состояние 1 триггеров второго и четвертого разрядов приводит к появлению 0 на выходе элементов И-НЕ, И. Таким образом 0 устанавливается и на входах \bar{R} всех триггеров. При $\bar{R} = \bar{S} = 0$ триггеры переходят в состояние, когда сигналы на прямом и инверсном выходе одинаковы и равны 1. При выходе из этого состояния ($\bar{S} = 1$) состояние триггеров счетчика неопределенно.

Диаграммы напряжений, поясняющие работу счетчика приведены на рис. 6.6.

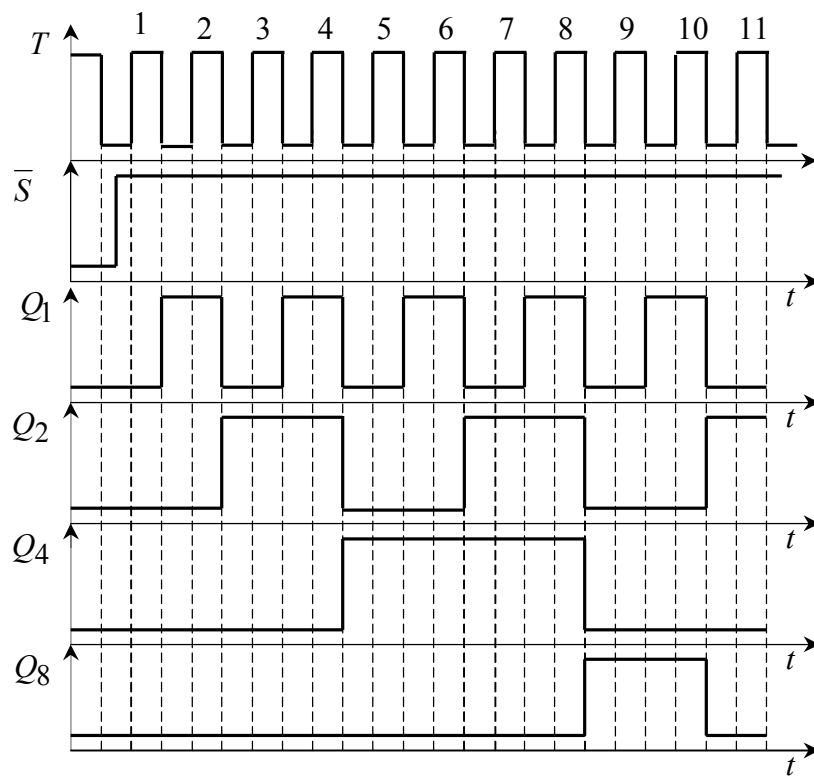


Рис.6.6. Диаграммы напряжений двоично-десятичного счетчика

Таблица 6.3. Таблица истинности двоично-десятичного счетчика

Десятичное число	Выходы Q			
	$DD4$	$DD3$	$DD2$	$DD1$
0	0	0	0	0
1	0	0	0	1
2	0	0	1	0
3	0	0	1	1
4	0	1	0	0
5	0	1	0	1
6	0	1	1	0
7	0	1	1	1
8	1	0	0	0
9	1	0	0	1
10 (Сброс в состояние $0_{10} = 0000_2$)	0	0	0	0

6.4. Порядок выполнения работы на лабораторном стенде

6.4.1. Убедитесь, что устройства, используемые в эксперименте, отключены от сети.

6.4.2. Соберите двоичный суммирующий счетчик в соответствии с рис. 6. 1. Один из вариантов схемы тестирования суммирующего двоичного счетчика на наборном поле блока испытания цифровых устройств А1 приведен на рис. 6.7. Для отображения двоичной информации на выходах счетчика к схеме необходимо подсоединить миниблок, содержащий индикатор логических уровней со светодиодами. Импульсы на счетный вход T необходимо подавать нажатием кнопки источника логических сигналов. Вход счетчика может быть переключен на выход генератора прямоугольных сигналов частотой 10 Гц, как показано на рис. 6.7 пунктиром. Снять с помощью осциллографа диаграммы напряжений на входах и выходах счетчика.

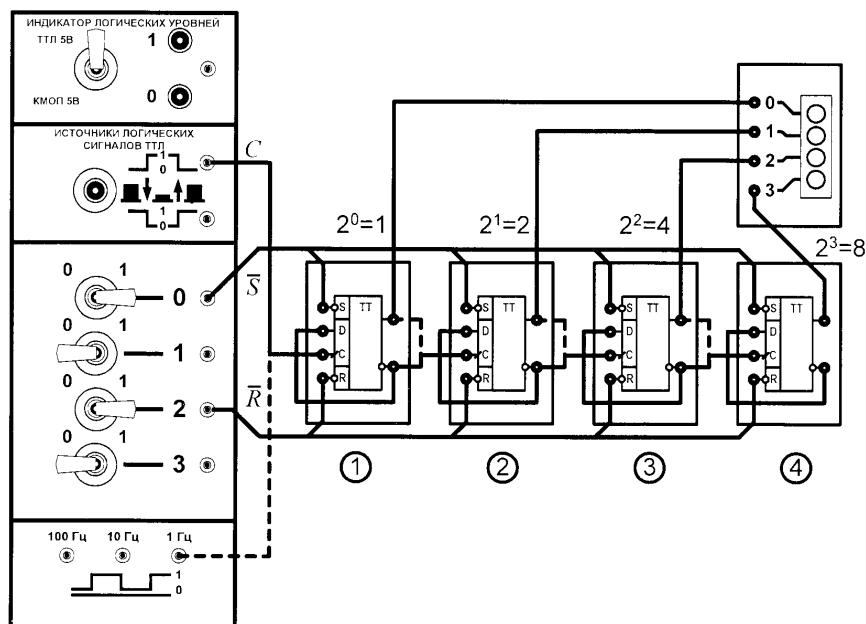


Рис. 6.7. Схема тестирования суммирующего двоичного счетчика

Для сброса двоичного суммирующего счетчика в исходное нулевое состояние тумблер **2** кратковременно переводят из положения 1 в положение 0 и возвращают в исходное состояние. **Перевод тумблера 0 в положение 0 устанавливает 1 во всех разрядах счетчика.**

Снять с помощью осциллографа диаграммы напряжений на входах и выходах счетчика.

6.4.3. Собрать двоичный вычитающий счетчик. На счетный вход T подать импульсы нажатием кнопки источника логических сигналов и

от генератора 10 Гц. Снять с помощью осциллографа диаграммы напряжений на входах и выходах счетчика.

6.4.4. Собрать схему суммирующего двоично-десятичного счетчика в соответствии с рис. 6.5. Для отображения двоичной информации на выходах счетчика к схеме необходимо подсоединить миниблок с семисегментными индикаторами. Схема тестирования суммирующего двоично-десятичного счетчика на наборном поле блока испытания цифровых устройств А1 приведена на рис. 6.8.

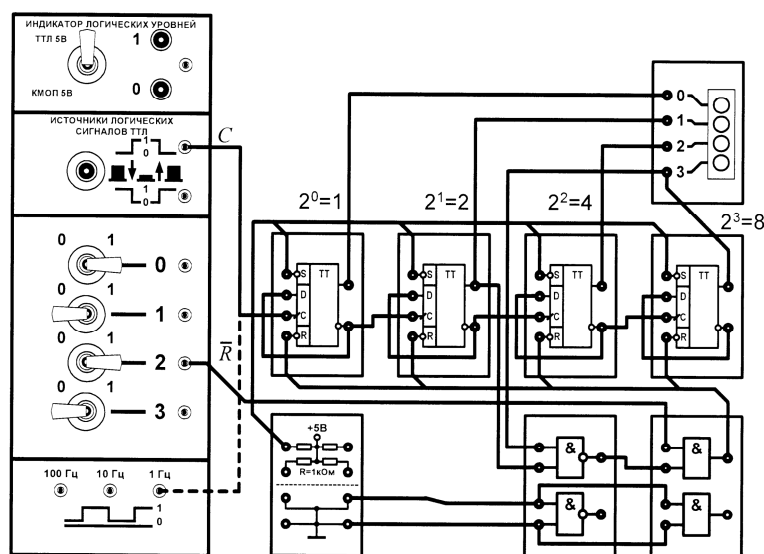


Рис. 6.8. Схема тестирования суммирующего двоично-десятичного счетчика

Все изменения в исследуемых схемах следует производить только при **ОТКЛЮЧЕННОМ ПИТАНИИ**.

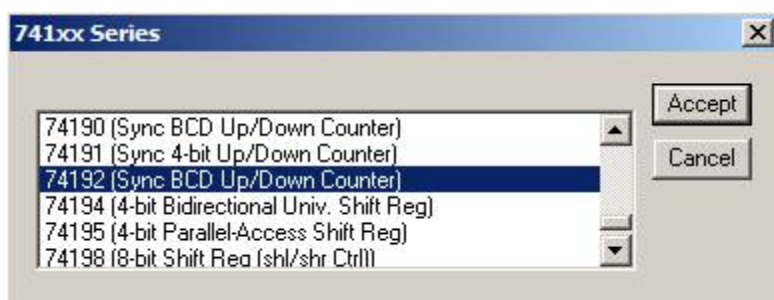
6.5. Порядок выполнения работы в программной среде Electronics Workbench

6.5.1. Ознакомьтесь с элементной базой и инструментальными средствами программы Electronics Workbench.

6.5.2. Изучите методические указания к лабораторной работе.

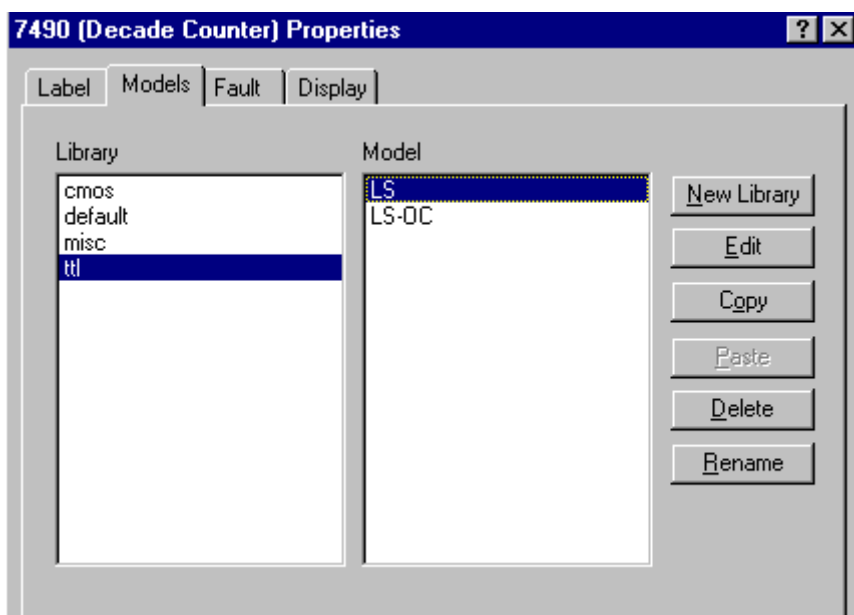
6.5.3. Произведите исследование счетчика. Для этого вызовите библиотеку **Digital ICs**. Для работы с реальными микросхемами счетчиков выберите из библиотеки 741xx необходимый счетчик, например 74192 (74ALS192, данная микросхема является аналогом К1533ИЕ6), установив на него курсор и щелкнув левой кнопкой мыши.

Нажмите кнопку **Accept**. Соответствие наименований зарубежных и отечественных микросхем счетчиков приведено в табл. 6.4.



Вызовите из библиотеки элементов **Sources** источник постоянного напряжения. Дважды щелкнув по нему левой кнопкой мыши, установите напряжение 5V. Заземлите источник питания. Подключите вывод 5 (VCC) микросхемы к положительному выводу источника питания, а вывод 10 к заземлению.

Дважды щелкните по выделенному счетчику. В появившемся диалоговом окне выберите элементы **ttl**, а затем – модель **LS**, щелкнув по ним левой клавишей. Нажмите кнопку **OK**.



Соберите схему для проведения испытаний, подключив к входам исследуемого счетчика генератор двоичных слов. Установите частоту генератора слов 2kHz.

Подключите входы логического анализатора к входам и выходам счетчика. Раскройте лицевую панель логического анализатора (*двойной*

щелчок левой кнопкой мыши, курсор на темной верхней строке прибора). Раскройте лицевую панель генератора слов. Сместите лицевые панели приборов на рабочем поле так, чтобы они были полностью видны.

Заполните генератор слов так, чтобы получились необходимые комбинации сигналов логического уровня. Установив режим работы STEP или CYCLE, проверьте работу схемы нажатием кнопок STEP или тумблера питания, соответственно.

Данные экспериментов выведите на лист бумаги с помощью принтера. При вызове команды **Print** в открывшемся окне появляется список атрибутов схемы и приборов, которые могут быть распечатаны. Выберите нужные Вам, так чтобы рядом появился символ ✓, а затем выполните команду **Print**.

Таблица 6.4

74, 74LS, 74S, 74F, 74ALS	K155, K555, K531, K1531, K1533	74, 74LS, 74S, 74F, 74ALS	K155, K555, K531, K1531, K1533
74LS90 7492	K555ИЕ2 ИЕ4	7493 74160	ИЕ5 ИЕ9

6.6. Содержание отчета

6.5.1. Цель работы.

6.5.2. Исследуемые схемы счетчиков в соответствии со стандартами.

6.5.3. Экспериментальные материалы в виде таблиц и осциллограмм.

6.5.4. Выводы о проделанной работе.

6.7. Список литературы

6.6.1. Браммер Ю. А. Цифровые устройства: учебное пособие для студентов вузов. – М.: Высшая школа, 2004. – 229 с.

6.6.2. Красногорцев И.Л. Основы цифровой техники: руководство по выполнению базовых экспериментов. – Челябинск: ИПЦ «Учебная техника», 2006. – 97с.

6.6.3. Миловзоров О. В. Электроника. – М.: Высшая школа, 2004. – 288 с.

ИССЛЕДОВАНИЕ РЕВЕРСИВНЫХ СЧЕТЧИКОВ

Цель работы: экспериментальное исследование работы реверсивных счетчиков, выполненных на интегральных микросхемах.

7.1. Общие положения

Счетчиком называется последовательностное цифровое устройство, обеспечивающее хранение слова информации и выполнение над ним микрооперации счета. Микрооперация счета заключается в изменении записанного или установленного значения числа C в счетчике на 1. Как уже отмечалось в лабораторной работе № 6 счетчик, в котором выполняется микрооперация счета $C := C + 1$ называется суммирующим, а счетчик, реализующий микрооперацию $C := C - 1$ называется вычитающим. Реверсивный счетчик выполняет обе операции.

Основным параметром счетчика является модуль коэффициента счета k_c , определяемый максимальным числом единичных сигналов, которое может быть сосчитано счетчиком. Счетчик, содержащий n двоичных разрядов имеет модуль коэффициента счета $k_c = 2^n$. При суммировании сигналов реверсивный счетчик последовательно находится в состояниях $0, 1, 2, \dots, 2^n - 1$. При поступлении на счет следующего импульса суммирующий счетчик с модулем 2^n переходит в состояние 0. Модуль коэффициента счета n -разрядного счетчика может быть меньше 2^n при введении в счетчик внутренних или внешних обратных связей.

Суммирующий счетчик строится путем последовательного соединения Т-триггеров, причем со входом каждого последующего триггера соединен инверсный выход предыдущего Т-триггера при построении счетчиков на D -триггерах и прямой выход предыдущего Т-триггера при построении счетчиков на JK -триггерах.

В реверсивном счетчике, работающем в режиме вычитания, с приходом очередного счетного сигнала содержимое счетчика уменьшается на единицу. В этом режиме в двоичном n -разрядном счетчике реализуется счетная последовательность чисел, начиная с $2^n - 1$ и кончая 0. Очередное число в этой последовательности получится вычитанием единицы из предыдущего числа. Поэтому вычитающий счетчик в отличие от суммирующего строится так, что со входом каждого последующего Т-триггера соединяется прямой выход

предыдущего триггера при построении счетчиков на *D*-триггерах и инверсный выход предыдущего Т-триггера при построении счетчиков на *JK*-триггерах.

Переход от вычитающего к суммирующему счетчику в реверсивном счетчике осуществляется внутренней логикой, которая управляется внешними сигналами.

Реверсивные счетчики характеризуется также быстродействием, которое определяется допустимой частотой входных сигналов и временем установки состояния счетчика.

По способу организации схемы переноса различают счетчики с последовательным, параллельным и параллельно-последовательным переносом. В зависимости от наличия синхронизации различают асинхронные и синхронные реверсивные счетчики.

При маркировке счетчиков Российского производства на корпусе счетчика для его обозначения используются буквы ИЕ.

7.2. Реверсивный двоичный счетчик КР1533ИЕ7

Микросхема КР1533ИЕ7 (зарубежный аналог 74ALS192) расположена в 16-контактном корпусе и содержит четырехразрядный реверсивный счетчик (рис. 7.1).

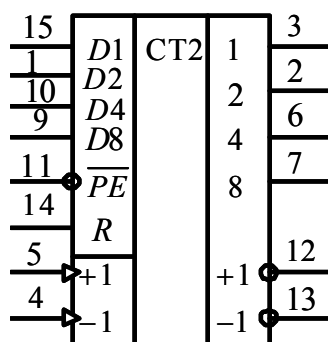


Рис. 7.1. Четырехразрядный реверсивный двоичный счетчик КР1533ИЕ7

Счетчик КР1533ИЕ7 имеет два отдельных тактовых входа для счета на увеличение +1 и (вывод 5) на уменьшение -1 (вывод 4). Содержимое счетчика изменяется по положительному перепаду тактовых импульсов от низкого уровня к высокому.

Для создания реверсивного счетчика с модулем коэффициента счета, превышающим 16, два или более счетчиков соединяются последовательно, а выводы +1 (вывод 12) и -1 (вывод 13) предыдущей

микросхемы присоединяются к выводам +1 (вывод 5) и -1 (вывод 4) последующей микросхемы двоичного реверсивного счетчика.

Схема счетчика КР1533ИЕ7 построена таким образом, что счетная последовательность импульсов должна подаваться только на один из входов +1 или -1, на другом входе в это время необходимо поддерживать напряжение высокого логического уровня. Во избежание ошибок менять направление счета следует в моменты времени, когда счетный импульс по любому входу имеет высокий логический уровень. Указанные меры предотвращения сбоев в счете следует применять только по отношению к первому из последовательно соединенных счетчиков, так как для последующих это условие выполняется автоматически.

Счетчик КР1533ИЕ7 позволяет предварительно записать в него любое число в пределах модуля коэффициента счета от 0 до 15 в двоичном коде. Для этого на параллельные входы $D1, D2, D4, D8$ (выводы 15, 1, 10, 9) подается требуемый четырехразрядный код, а на входе разрешения параллельной загрузки \overline{PE} (вывод 11) необходимо сформировать короткий импульс (более 40 нс) низкого логического уровня. Записанный по входам $D1, D2, D4, D8$ код отображается на выходах 1, 2, 4, 8 (выводы 3, 2, 6, 7) микросхемы. Во время счета на входе \overline{PE} должен поддерживаться высокий логический уровень.

При выполнении лабораторной работы № 7 используется миниблок, в котором выводы предварительной загрузки $D1, D2, D4, D8$ и разрешения загрузки \overline{PE} не выведены на его переднюю панель. Упрощенная схема реверсивного двоичного счетчика, построенная на основе счетчика КР1533ИЕ7, приведена на рис. 7.2.

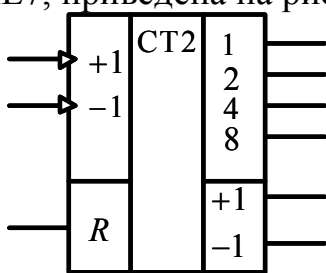


Рис. 7.2. Четырехразрядный реверсивный двоичный счетчик

Четырехразрядный реверсивный двоичный счетчик (рис. 7.2) имеет два отдельных тактовых входа для счета на увеличение +1 и на уменьшение -1. Информационные выходы 1, 2, 4, 8 и выходы переноса информации на увеличение +1 и на уменьшение -1. Сброс счетчика в исходное нулевое состояние осуществляется высоким логическим

уровнем по входу R . Вход сброса R является приоритетным по отношению ко всем другим входам счетчика.

Режим работы четырехразрядного реверсивного двоичного счетчика поясняет табл. 7.1.

Таблица 7.1

Режим работы	Вход			Выход					
	R	+1	-1	1	2	4	8	+1	-1
Сброс	1	x	0	0	0	0	0	1	0
	1	x	1	0	0	0	0	1	1
Счет на увеличение	0	\uparrow	1	Счет на увеличение				1	1
Счет на уменьшение	0	1	\uparrow	Счет на уменьшение				1	1

В табл. 7.1 приняты следующие обозначения: x – безразличное состояние; \uparrow – перепад напряжения с низкого уровня на высокий.

Построение реверсивных счетчиков с двумя отдельными тактовыми входами для счета на увеличение +1 или на уменьшение -1 не всегда удобно на практике. Для построения реверсивного счетчика с одним источником сигналов для счета на увеличение или на уменьшение и одним управляющим сигналом можно предложить логическое устройство, приведенное на рис. 7.3.

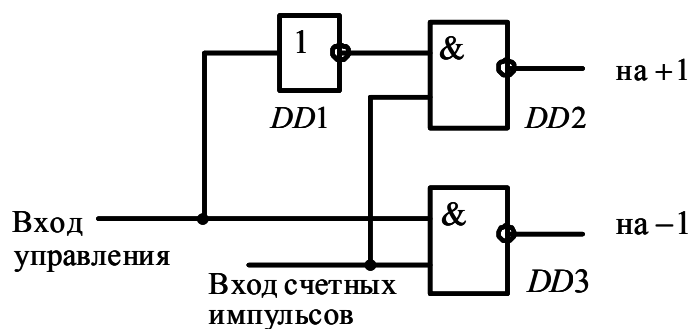


Рис. 7.3. Логическое устройство

При подаче сигнала высокого уровня на вход управления сигнал счета будет формироваться на выходе элемента $DD3$ и счетчик будет работать как вычитающий. При сигнале низкого уровня на входе управления счетные сигналы будут формироваться на выходе элемента $DD2$ и счетчик будет работать как суммирующий.

7.3. Реверсивный двоично-десятичный счетчик КР1533ИЕ6

Микросхема КР1533ИЕ6 представляет собой двоично-десятичный реверсивный счетчик. Цоколевка счетчика КР1533ИЕ6 аналогична цоколевке счетчика КР1533ИЕ7 и представлена на рис. 7.1.

При выполнении лабораторной работы № 7 используется миниблок, в котором выводы предварительной загрузки $D1, D2, D4, D8$ и разрешения загрузки \overline{PE} не выведены на его переднюю панель. Упрощенная схема реверсивного двоично-десятичного счетчика, построенная на основе счетчика КР1533ИЕ6, приведена на рис. 7.4.

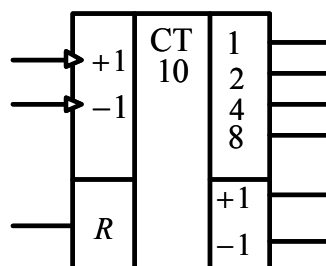


Рис. 7.4. Четырехразрядный реверсивный двоично-десятичный счетчик

Режим работы четырехразрядного реверсивного двоично-десятичного счетчика поясняет табл. 7.2.

Таблица 7.2

Режим работы	Вход			Выход					
	R	+1	-1	1	2	4	8	+1	-1
Сброс	1	x	0	0	0	0	0	1	0
	1	x	1	0	0	0	0	1	1
Счет на увеличение	0	\uparrow	1	Счет на увеличение				1	1
Счет на уменьшение	0	1	\downarrow	Счет на уменьшение				1	1

Отличительной особенностью работы счетчика КР1533ИЕ6 является то, что за счет внутренних обратных связей его счет возможен в пределах от 0 до 9, остальные шесть состояний триггеров запрещены. Счет на увеличение здесь заканчивается при выходном коде 1001 (9), а далее счет начинается с кода 0000 (0). Счет на уменьшение заканчивается при выходном коде 0000 (0), с приходом следующего импульса счет продолжается с кода 1001 (9). При переходе с кода 0 на 9 на выходе -1 формируется логический сигнал низкого уровня – сигнал переноса. Остальные функции у счетчика КР1533ИЕ6 такие же, как и у счетчика КР1533ИЕ7.

Работу счетчика КР1533ИЕ6 при счете на увеличение поясняют временные диаграммы рис. 7.5.

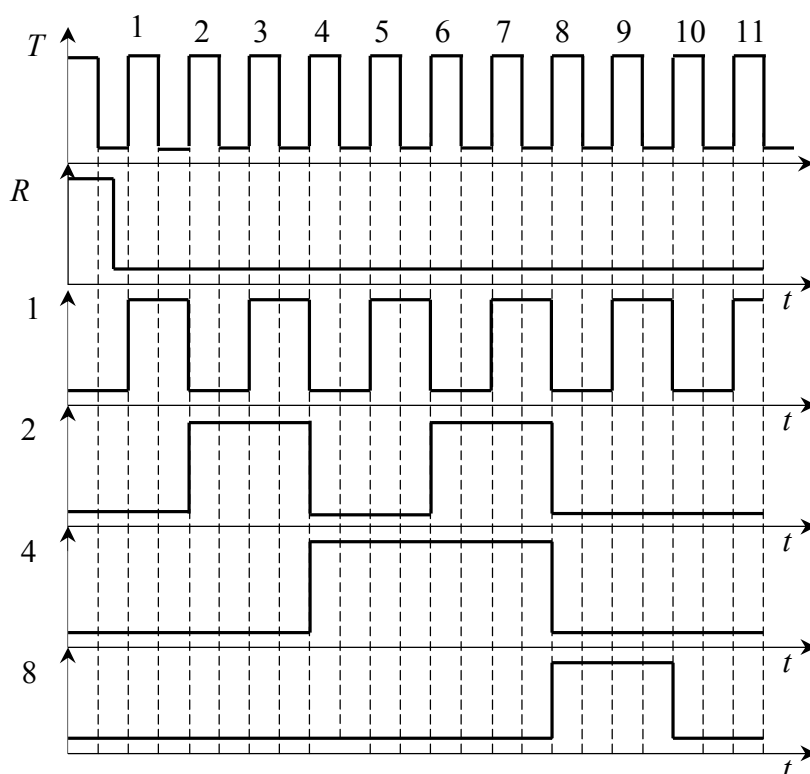


Рис. 7.5. Временные диаграммы

Обратите внимание, что на рис. 7.5 переключение счетчика происходит при положительном перепаде тактовых импульсов от низкого уровня к высокому.

7.4. Счетчик с произвольным модулем коэффициента счета

Для построения счетчиков с произвольным модулем коэффициента счета в схему последовательно соединенных двоично-десятичных счетчиков для исключения лишних состояний вводятся дополнительные логические элементы.

На рис. 7.6 приведена принципиальная схема счетчика с модулем коэффициента счета равного 35. Начиная с исходного нулевого состояния, двоично-десятичные счетчики $DD1$ и $DD2$ принимают последовательность сигналов счета и как только они досчитают 35, на всех входах логического элемента И-НЕ $DD3$ установятся высокие логические уровни. На выходе элемента $DD3$ сформируется низкий, а элемента $DD4$ – высокий логический уровень. Высоким логическим уровнем напряжения

по входу R счетчики $DD1$ и $DD2$ возвращаются в исходное нулевое состояние и далее цикл счета повторяется.

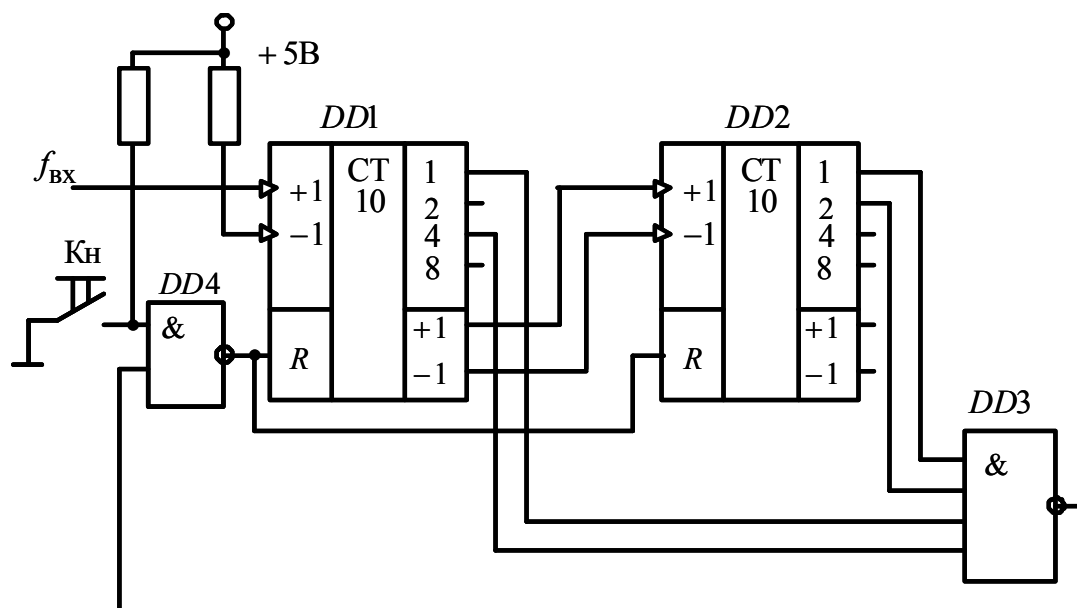


Рис. 7.6. Счетчик с модулем коэффициента счета 35

Счетчик может быть также сброшен в исходное нулевое состояние принудительно нажатием кнопки Кн.

7.5. Порядок выполнения работы на лабораторном стенде

7.5.1. Убедитесь, что устройства, используемые в эксперименте, отключены от сети.

7.5.2. Соберите схему тестирования четырехразрядного реверсивного двоичного счетчика рис. 7.1. Один из вариантов схемы тестирования реверсивного двоичного счетчика на наборном поле блока испытания цифровых устройств А1 приведен на рис. 7.7. Для отображения двоичной информации на выходах счетчика к схеме необходимо подсоединить миниблок, содержащий индикатор логических уровней со светодиодами. Импульсы на один из счетных входов (+1 или -1) можно подавать нажатием кнопки источника логических сигналов, на другом входе в это время необходимо поддерживать напряжение высокого логического уровня. Счетный вход может быть переключен на выход генератора прямоугольных сигналов частотой 1 – 100 Гц, как показано на рис. 7.7 пунктиром. Снимите с

помощью осциллографа диаграммы напряжений на входах и выходах счетчика.

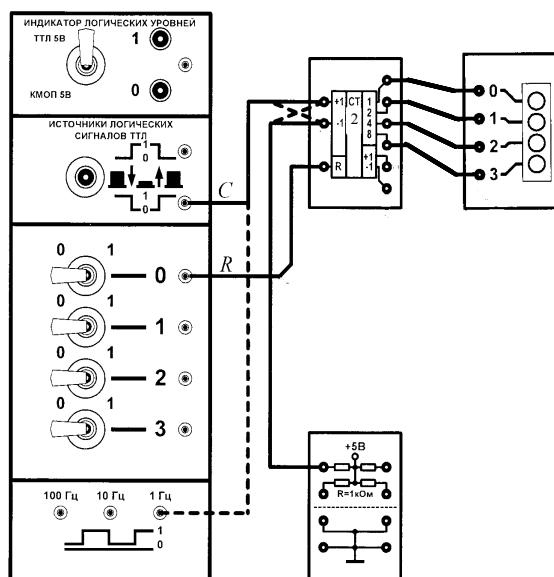


Рис. 7.7. Схема тестирования реверсивного двоичного счетчика

Для сброса реверсивного двоичного счетчика в исходное нулевое состояние тумблер 0 кратковременно переводите из положения 0 в положение 1 и возвратите в исходное состояние. Перевод тумблера 0 в положение 1 устанавливает 0 во всех разрядах счетчика.

Для работы реверсивного двоичного счетчика в режиме вычитающего счетчика необходимо поменять местами проводники, соединяющие счетные входы «+1» и «-1». В этом случае импульсы от кнопки или генератора будут поступать на вход «-1», а на вход «+1» будет подана логическая 1. Переключение входов показано на рис. 7.7 пунктиром.

7.5.3. Соберите схему тестирования четырехразрядного реверсивного двоичного счетчика с одним источником сигналов для счета на увеличение или на уменьшение и одним управляющим сигналом с логическим устройством, приведенным на рис. 7.3. Проведите исследования работы счетчика, как в режиме сложения, так и в режиме вычитания.

7.5.4. Соберите схему тестирования четырехразрядного реверсивного двоично-десятичного счетчика. Один из вариантов схемы тестирования двух, последовательно соединенных реверсивных двоично-десятичных счетчиков на наборном поле блока испытания цифровых устройств А1, приведен на рис. 7.8. Для отображения

информации на выходах счетчика к схеме необходимо подсоединить два миниблока, содержащих семисегментные светодиодные индикаторы. Импульсы на один из счетных входов (+1 или -1) можно подавать нажатием кнопки источника логических сигналов, на другом входе в это время необходимо поддерживать напряжение высокого логического уровня. Счетный вход может быть переключен на выход генератора прямоугольных сигналов частотой 1 – 100 Гц, как показано на рис. 7.8 пунктиром. Снимите с помощью осциллографа диаграммы напряжений на входах и выходах счетчика.

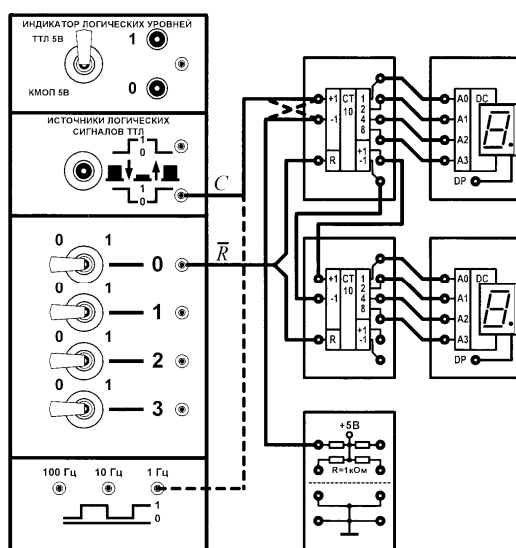


Рис. 7.8. Схема тестирования реверсивного двоично-десятичного счетчика

Исследуйте работу реверсивного двоично-десятичного счетчика в режиме сложения и вычитания импульсов.

7.5.5. Соберите схему тестирования счетчика с произвольным (заданным) модулем коэффициента счета, используя два суммирующих двоично-десятичных счетчика, в соответствии с рис. 7.6.

В качестве основы используйте схему тестирования суммирующего двоично-десятичного счетчика на наборном поле блока испытания цифровых устройств А1, приведенную на рис. 7.8, добавив в нее необходимые логические элементы.

Для указанного преподавателем варианта табл. 7.3 изобразите принципиальную схему, а затем соберите схему реверсивного двоично-десятичного счетчика с заданным модулем коэффициента счета.

Таблица 7.3

№ варианта	1	2	3	4	5	6	7	8	9	10
Модуль коэффициента счета	36	39	53	59	56	63	66	69	27	47

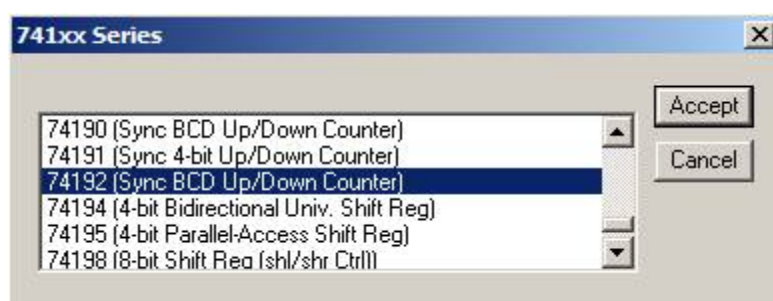
Все изменения в исследуемых схемах следует производить только при **ОТКЛЮЧЕННОМ ПИТАНИИ**.

7.6. Порядок выполнения работы в программной среде Electronics Workbench

7.6.1. Ознакомьтесь с элементной базой и инструментальными средствами программы Electronics Workbench.

7.6.2. Изучите методические указания к лабораторной работе.

7.6.3. Произведите исследование счетчика. Для этого вызовите библиотеку **Digital ICs**. Для работы с реальными микросхемами счетчиков выберите из библиотеки 741xx необходимый счетчик, например 74192 (74ALS192, данная микросхема является аналогом К1533ИЕ6), установив на него курсор и щелкнув левой кнопкой мыши. Нажмите кнопку **Accept**. Соответствие наименований зарубежных и отечественных микросхем счетчиков приведено в табл. 7.3.



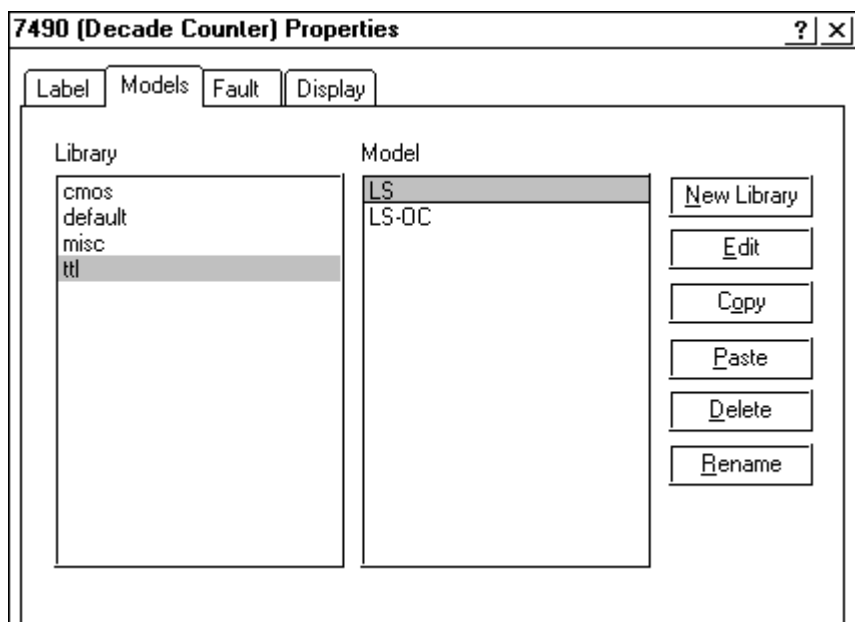
Вызовите из библиотеки элементов **Sources** источник постоянного напряжения. Дважды щелкнув по нему левой кнопкой мыши, установите напряжение 5V. Заземлите источник питания. Подключите вывод 5 (VCC) микросхемы к положительному выводу источника питания, а вывод 10 к заземлению.

Дважды щелкните по выделенному счетчику. В появившемся диалоговом окне выберите элементы **ttl**, а затем – модель **LS**, щелкнув по ним левой клавишей. Нажмите кнопку **OK**.

Соберите схему для проведения испытаний, подключив к входам исследуемого счетчика генератор двоичных слов. Установите частоту

генератора слов 2kHz. Исследование счетчика можно также производить используя генератор прямоугольных импульсов.

Подключите входы логического анализатора к входам и выходам счетчика. Раскройте лицевую панель логического анализатора (*двойной щелчок левой кнопкой мыши, курсор на темной верхней строке прибора*). Раскройте лицевую панель генератора слов. Сместите лицевые панели приборов на рабочем поле так, чтобы они были полностью видны.



Заполните генератор слов так, чтобы получились необходимые комбинации сигналов логического уровня. Установив режим работы STEP или CYCLE, проверьте работу схемы нажатием кнопок STEP или тумблера питания, соответственно.

Данные экспериментов выведите на лист бумаги с помощью принтера. При вызове команды **Print** в открывшемся окне появляется список атрибутов схемы и приборов, которые могут быть распечатаны. Выберите нужные Вам, так чтобы рядом появился символ ✓, а затем выполните команду **Print**.

Таблица 7.3

74, 74LS, 74S, 74F, 74ALS	K155, K555, K531, K1531, K1533	74, 74LS, 74S, 74F, 74ALS	K155, K555, K531, K1531, K1533
74ALS192	KP1533ИЕ7		KP1533ИЕ6

7.7. Содержание отчета

7.1. Цель работы.

7.2. Исследуемые схемы счетчиков в соответствии со стандартами.

7.3. Экспериментальные материалы в виде таблиц и осциллограмм.

7.4. Исследование счетчиков в программной среде Electronics Workbench

7.5. Выводы о проделанной работе.

7.8. Список литературы

7.1. Браммер Ю. А. Цифровые устройства: учебное пособие для студентов вузов. – М.: Высшая школа, 2004. – 229 с.

7.2. Красногорцев И.Л. Основы цифровой техники: руководство по выполнению базовых экспериментов. – Челябинск: ИПЦ «Учебная техника», 2006. – 97с.

7.3. Миловзоров О. В. Электроника. - М.: Высшая школа, 2004. – 288 с.

7.4. Панфилов Д.И. Электротехника и электроника в экспериментах и упражнениях: Практикум на Electronics Workbench: / Панфилов Д.И., Чепурин И.Н., Миронов В.Н., Обухов С.Г., Шитов В.А., Иванов В.С. В 2 т./ Под общей ред. Д.И. Панфилова – Т. 2: Электроника. – М.: ДОДЭКА, 2000. – 288 с.

7.5. Основы цифровой техники: Руководство по выполнению базовых экспериментов – ОЦТ.001 РБЭ(920)/ И.Л. Красногорцев; под ред. П.Н. Сенигова.– Челябинск: ИПЦ «Учебная техника», 2006. – 97 с.

Приложение 7.1

Шаг	В а р и а н т											
	1	2	3	4	5	6	7	8	9	10	11	12
1	5	6	5	7	6	4	4	6	5	4	7	6
2	1	3	1	3	3	1	1	3	1	2	5	2
3	3	3	3	1	1	3	3	3	1	3	5	3
4	4	5	6	4	5	5	7	5	6	6	2	4
5	4	7	4	6	7	5	5	7	4	6	6	4
6	0	2	0	2	2	0	0	2	0	0	4	0
7	2	2	2	0	0	2	2	2	0	1	4	1
8	5	4	7	5	4	4	6	4	7	4	3	6