

ИССЛЕДОВАНИЕ ДЕШИФРАТОРОВ

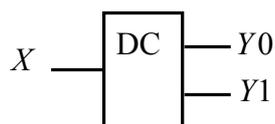
Цель работы: изучить особенности работы дешифраторов, а также получить практические навыки с ними.

10.1. Общие положения

Дешифратором называют комбинационную логическую схему, в которой каждой из комбинаций сигналов на входах соответствует сигнал только на одном из его выходов. Другими словами дешифраторы преобразуют двоичный код в напряжение логического уровня, появляющееся на том выходном проводе, десятичный номер которого соответствует двоичному коду. Остальные выходы в этом случае находятся либо в неактивном состоянии, либо в состоянии разомкнутой цепи (Z-состояние). Дешифраторы находят применение в управляющих системах для выдачи управляющих воздействий в те или иные цепи в зависимости от комбинации сигналов на входах. Дешифраторы различаются по емкости (2, 3 или 4 бита), по числу каналов (один или два), а также форматом входного кода (двоичный или двоично-десятичный).

Промышленность выпускает большой набор дешифраторов. Только в интегральном исполнении транзисторно-транзисторной логики (ТТЛ) выпускается 20 функционально отличных дешифраторов.

Простейший дешифратор, имеющий один вход и два выхода, представлен на рис. 10.1. Возможные состояния дешифратора сведены в табл. 10.1.



10.1. Простейший дешифратор

Таблица 10.1

Вход X	Выход	
	Y_0	Y_1
Н (0)	В (1)	Н (0)
В (1)	Н (0)	В (1)

Н – низкий логический уровень, В – высокий логический уровень.

Работу дешифратора можно также пояснить с помощью диаграмм напряжения, приведенных на рис. 10.2. Активным уровнем дешифратора, приведенного на рис. 10.1, является высокий логический уровень. У других типов дешифраторов активным уровнем может быть низкий логический уровень.

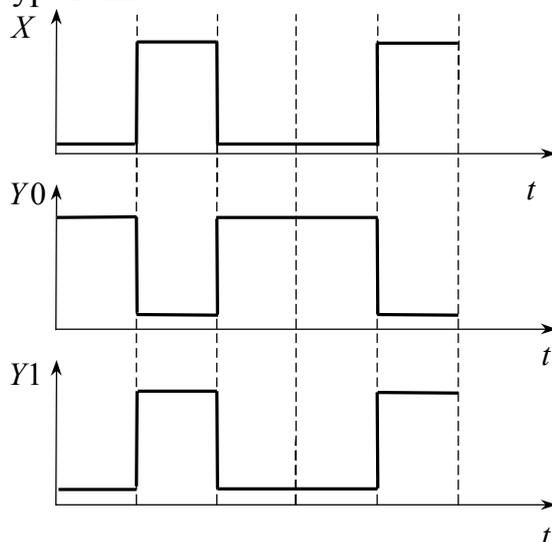


Рис.10.2. Диаграммы напряжений простейшего дешифратора

10.2. Дешифраторы на микросхемах К155ИД14

Микросхема К1533ИД14, зарубежный аналог 74ALS139, приведена на рис. 10.3 содержит вдвойный дешифратор с двумя отдельными входами A_0 , A_1 дешифруемого кода.

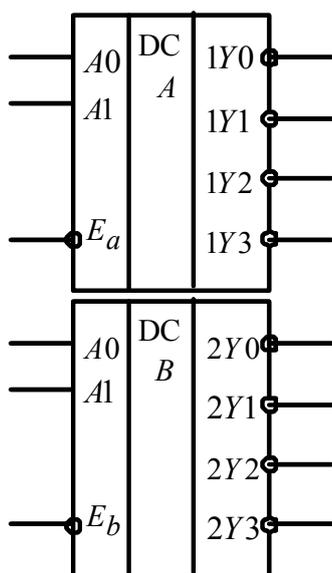


Рис.10.3. Условное графическое обозначение дешифратора К155ИД14

Каждый из дешифраторов DCA и DCB имеет четыре выхода $1Y_0 - 1Y_3$ и $2Y_0 - 2Y_3$ соответственно и по отдельному входу разрешения дешифрации E_a и, E_b .

Состояния для дешифратора DCA при дешифрации кода A_1, A_0 сведены в табл. 10.2.

Таблица 10.2.

Вход			Выход			
адрес		разрешение				
A_1	A_0	E_a	Y_0	Y_1	Y_2	Y_3
x	x	1	В	В	В	В
0	0	0	Н	В	В	В
0	1	0	В	Н	В	В
1	0	0	В	В	Н	В
1	1	0	В	В	В	Н

x – безразличное состояние.

Активным уровнем на выходе дешифратора является низкий логический уровень.

Как следует из табл. 10.2, разрешение дешифрации наступает при низком логическом уровне на входе E_a . При высоком логическом уровне на входе E_a дешифратор блокируется: все выходы остаются в состоянии 1 независимо от сигналов на входах A_0 и A_1 . При сигнале 0 на входе разрешения E_a дешифрация разрешается, на выбранном выходе устанавливается низкий уровень логического сигнала. На всех остальных выходах устанавливается высокий логический уровень сигнала.

Работу дешифратора поясняет его функциональная схема, приведенная на рис. 10.4.

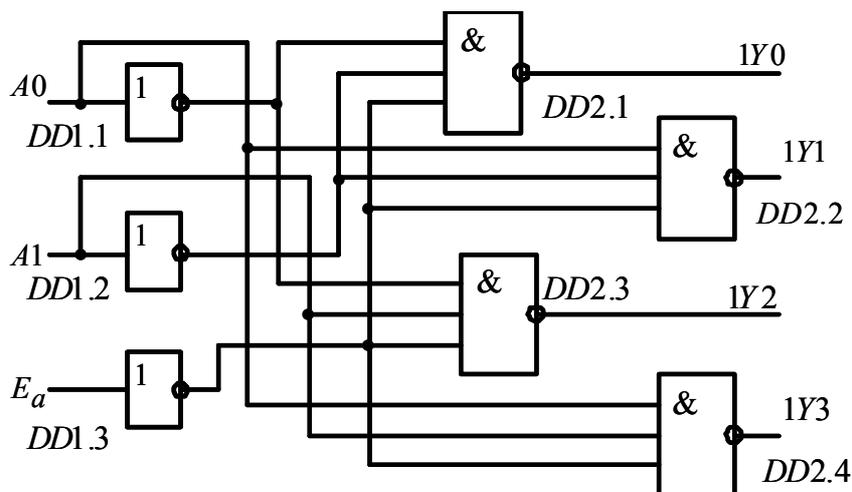


Рис.10.4. Функциональная схема дешифратора К155ИД14

Предположим, что на входе дешифратора (рис. 10.4) установлено двоичное число 00, а на входе разрешения дешифрации – низкий логический уровень, разрешающий процесс дешифрации. Тогда на выходах логических элементов $DD1.1 - DD1.3$ устанавливается высокий логический уровень. Так как на всех трех входах логического элемента $DD 2.1$ высокий логический уровень, то на выходе этого логического элемента будет логический ноль. На выходах остальных логических элементах $DD 2$ установятся сигналы логической единицы. Если на входе разрешения дешифрации E_a высокий логический уровень, то единицы установятся на выходах всех логических элементах $DD 2$.

10.3. Дешифраторы на микросхемах $CD4511BE$

Дешифратор на микросхеме $CD4511BE$ предназначен для преобразования двоично-десятичного кода в код управления семисегментным знаковосинтезирующим индикатором. Микросхема $CD4511BE$ предназначена для работы с семисегментным индикатором с общим катодом. Условное графическое обозначение дешифратора $CD4511BE$ приведено на рис. 10.5.

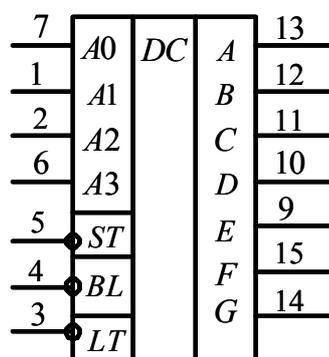


Рис.10.5. Условное графическое обозначение дешифратора $CD4511BE$

Назначение выводов дешифратора:

$A0, A1, A2, A3$ – информационный вход нулевого, первого, второго и третьего разряда двоично-десятичного кода;

ST – вход стробирования;

BL – вход гашения;

LT – вход проверки;

A, B, C, D, E, F, G – выходы.

Состояние дешифратора при дешифрировании кода $A0, A1, A2, A3$ сведены в табл. 10.3.

Таблица 10.3.

\overline{ST}	\overline{BL}	\overline{LT}	A0 A1 A2 A3	A B C D E F G	Индикация
x	x	0	x x x x	1 1 1 1 1 1 1	8
x	0	1	x x x x	1 1 1 1 1 1 1	гашение
0	1	1	0 0 0 0	1 1 1 1 1 1 1	0
0	1	1	0 0 0 1	1 1 1 1 1 1 1	1
0	1	1	0 0 1 0	1 1 1 1 1 1 1	2
0	1	1	0 0 1 1	1 1 1 1 1 1 1	3
0	1	1	0 1 0 0	1 1 1 1 1 1 1	4
0	1	1	0 1 0 1	1 1 1 1 1 1 1	5
0	1	1	0 1 1 0	1 1 1 1 1 1 1	6
0	1	1	0 1 1 1	1 1 1 1 1 1 1	7
0	1	1	1 0 0 0	1 1 1 1 1 1 1	8
0	1	1	1 0 0 1	1 1 1 1 1 1 1	9
0	1	1	1 0 1 0	1 1 1 1 1 1 1	гашение
0	1	1	1 0 1 1	1 1 1 1 1 1 1	гашение
0	1	1	1 1 0 0	1 1 1 1 1 1 1	гашение
0	1	1	1 1 0 1	1 1 1 1 1 1 1	гашение
0	1	1	1 1 1 0	1 1 1 1 1 1 1	гашение
0	1	1	1 1 1 1	1 1 1 1 1 1 1	гашение
1	1	1	x x x x	*	*

x – безразличное состояние, * – зависит от предшествующего двоично-десятичного кода.

В работе к выходу дешифратора *CD4511BE* подключен семисегментный светодиодный индикатор с общим катодом. Оформление индикатора – плоское, в пластмассовом корпусе, с выводами, расположенными с задней стороны индикатора. Принципиальная схема индикатора и обозначение сегментов индикатора приведены на рис. 10.6.

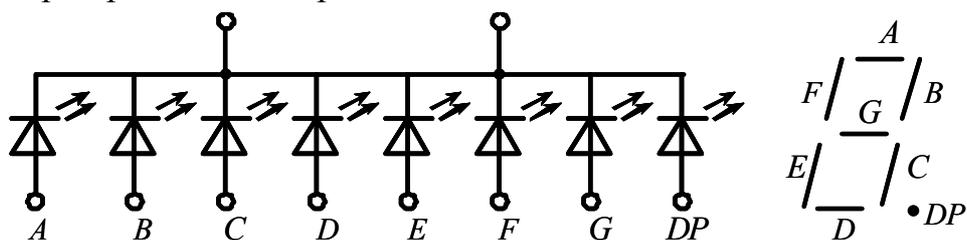


Рис.10.6. Принципиальная схема светодиодного индикатора с общим катодом

Семисегментный светодиодный индикатор предназначен для отображения информации в виде цифр от 0 до 9 и десятичной точки – восьмой вывод *DP* на принципиальной схеме индикатора.

Принципиальная схема включения дешифратора на микросхеме *CD4511BE* в режиме отображения десятичных цифр и семисегментного светодиодного индикатора приведена на рис. 10.7.

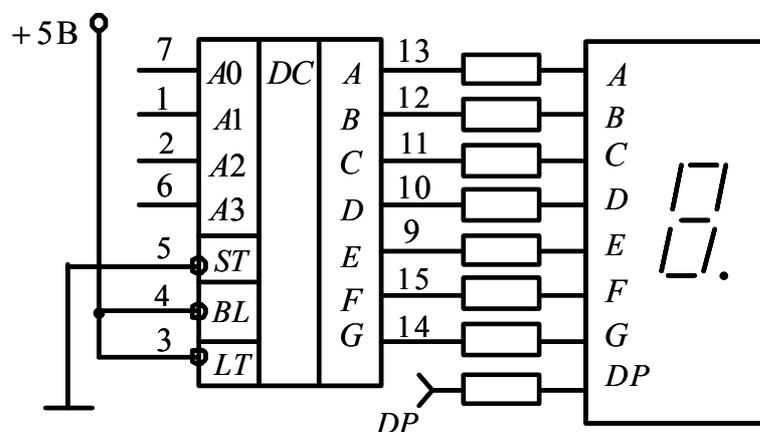


Рис.10.7. Принципиальная схема включения дешифратора в режиме отображения десятичных цифр

В соответствии с табл. 10.3 и принципиальной схемой рис. 10.7 двоичному числу на входах *A0*, *A1*, *A2*, *A3* дешифратора соответствует появление высокого потенциала на его выходах *A...G*, обеспечивающего включение необходимых сегментов индикатора, как показано на рис. 10.8.

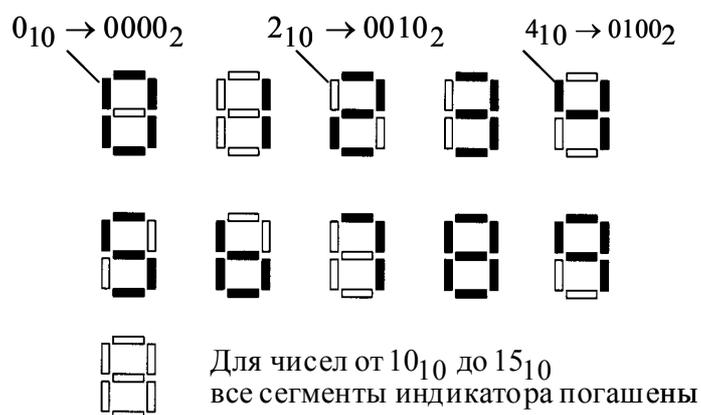


Рис.10.8. Включения сегментов индикатора в режиме отображения десятичных цифр

Для включения десятичной точки на вход *DP* необходимо подать напряжение +5 В.

10.4. Порядок выполнения работы на лабораторном стенде

10.4.1. Убедитесь, что устройства, используемые в эксперименте, отключены от сети.

10.4.2. Соедините аппаратуру в соответствии со схемой электропитания.

10.4.3. Соберите схему тестирования дешифратора К1533ИД14. Один из вариантов схемы тестирования дешифратора К1533ИД14 на наборном поле блока испытания цифровых устройств А1 приведен на рис. 10.9.

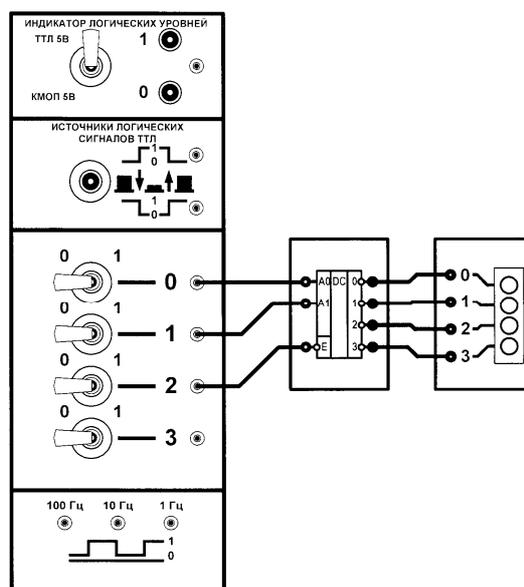


Рис. 10.9. Схема тестирования дешифратора К1533ИД14

Включите устройство защитного отключения и автоматический выключатель в однофазном источнике питания *G1*.

Включите выключатель «СЕТЬ» блока испытания цифровых устройств А1.

Протестируйте работу схемы. При необходимости изменения исследуемой схемы отключите выключатель «СЕТЬ» блока испытания цифровых устройств А1, измените схему, включите выключатель «СЕТЬ». По результатам тестирования заполните таблицу истинности дешифратора 10.4.

Таблица 10.4 истинности дешифратора К1533ИД14

Входы			Выходы							
Адрес		Разр.	Теория				Эксперимент			
A_1	A_0	E_a	Y_0	Y_1	Y_2	Y_3	Y_0	Y_1	Y_2	Y_3

Сделайте выводы по работе тестируемого дешифратора.

10.4.4. Соберите схему тестирования дешифратора на микросхеме *CD4511BE*. Один из вариантов схемы тестирования дешифратора на микросхеме *CD4511BE* на наборном поле блока испытания цифровых устройств А1 приведен на рис. 10.10.

Протестируйте работу схемы. При необходимости изменения исследуемой схемы отключите выключатель «СЕТЬ» блока испытания цифровых устройств А1, измените схему, включите выключатель «СЕТЬ». По результатам тестирования заполните таблицу истинности дешифратора 10.5.

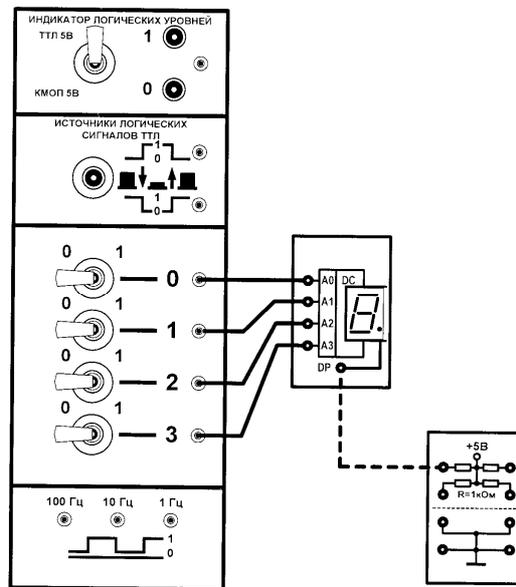


Рис. 10.10. Схема тестирования дешифратора *CD4511BE*

Таблица 10.5 истинности дешифратора К1533ИД14

В х о д ы	A0	0	1	0	1	0	1	0	1	0	1	0	1	0	1	0	1
	A1	0	0	1	1	0	0	1	1	0	0	1	1	0	0	1	1
	A2	0	0	0	0	1	1	1	1	0	0	0	0	1	1	1	1
	A3	0	0	0	0	0	0	0	0	1	1	1	1	1	1	1	1
В ы х о д ы	A																
	B																
	C																
	D																
	E																
	F																
	G																

10.4.5. По завершению работы отключите выключатель «СЕТЬ» блока испытания цифровых устройств А1 и автоматический выключатель в однофазном источнике питания G1.

10.4.6. Для заданного преподавателем варианта схемы электронного устройства с дешифратором запишите последовательность цифр, которые загораются на индикаторе при подаче на схему сигнала с генератора прямоугольных импульсов. Соберите исследуемую схему и проверьте правильность ее работы. Перед началом испытаний установите D-триггеры в исходное нулевое состояние переключателем логических сигналов SA1. Сравните полученные в результате эксперимента данные с теоретическими исследованиями.

Варианты схем:

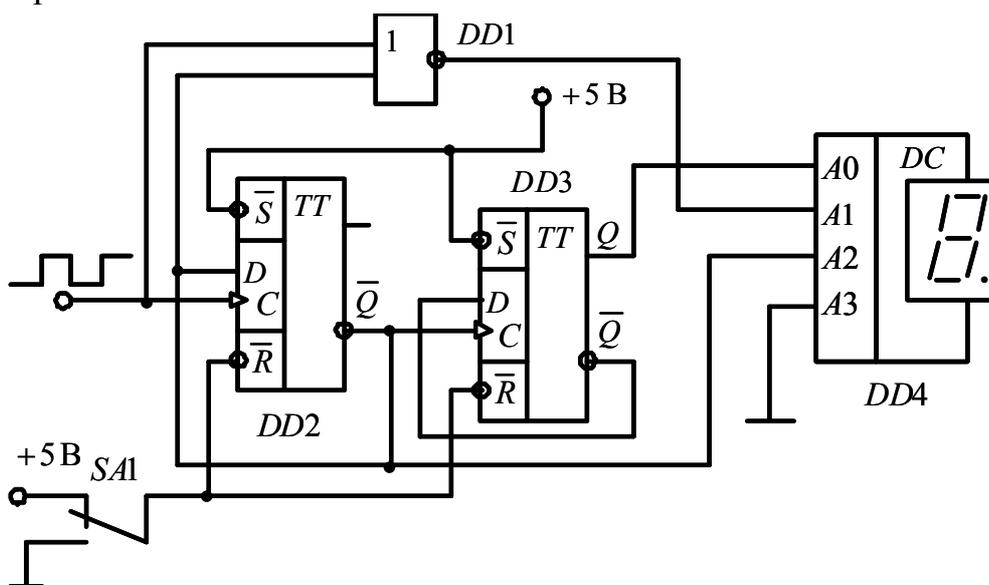


Рис. 10.11. Схема электронного устройства с дешифратором. Вариант 1

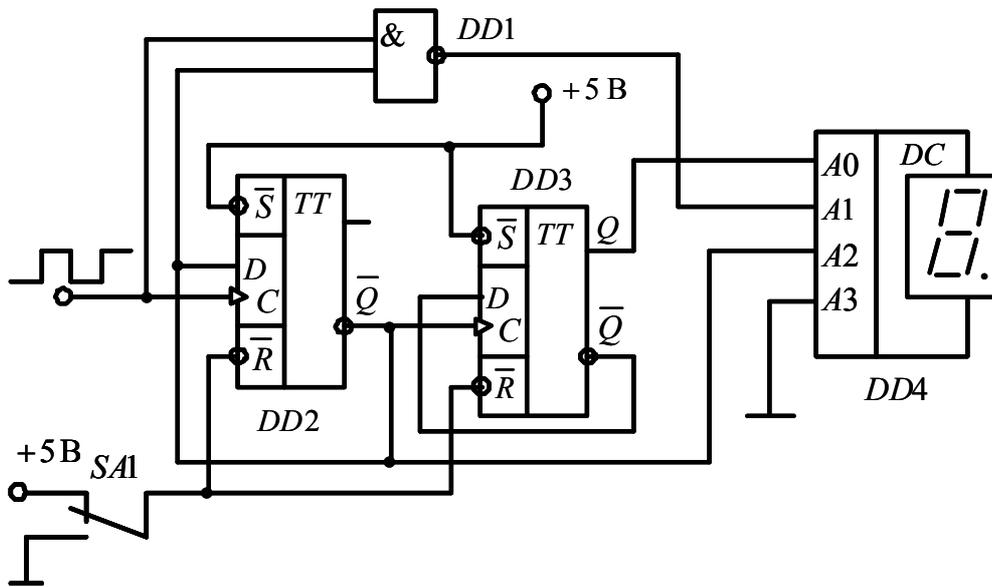


Рис. 10.12. Схема электронного устройства с дешифратором. Вариант 2

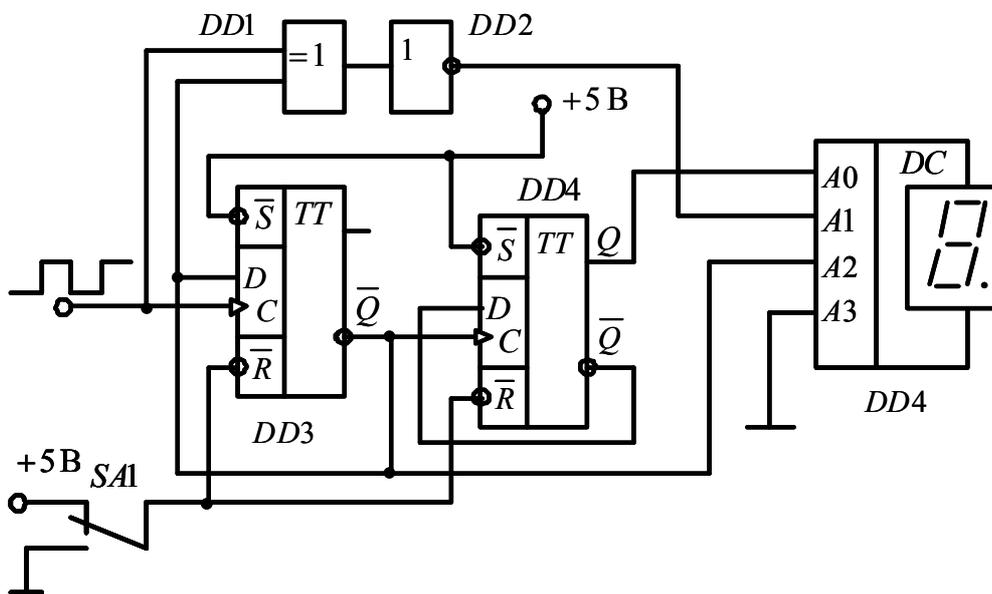


Рис. 10.13. Схема электронного устройства с дешифратором. Вариант 3

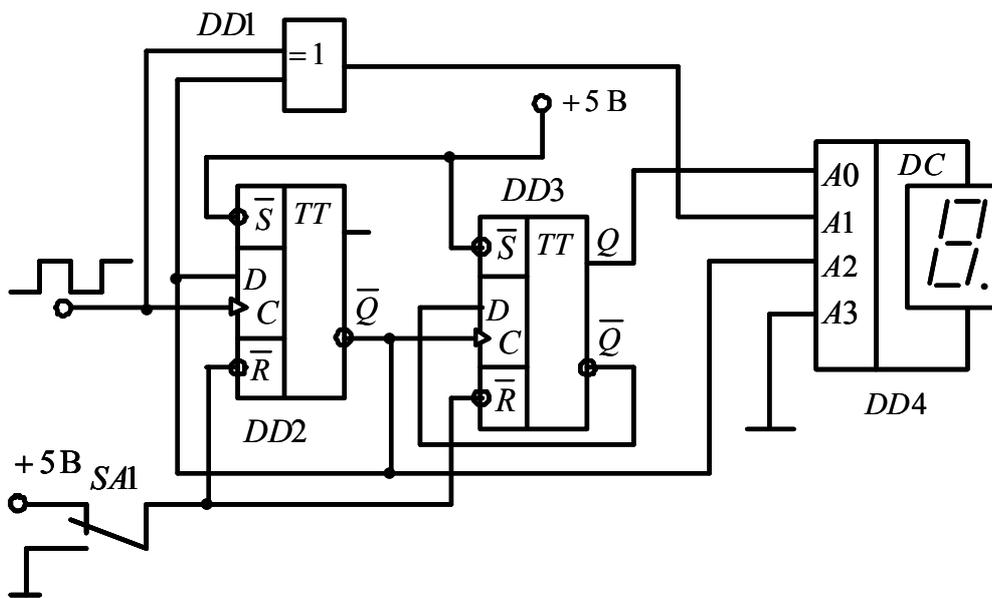


Рис. 10.14. Схема электронного устройства с дешифратором. Вариант 4

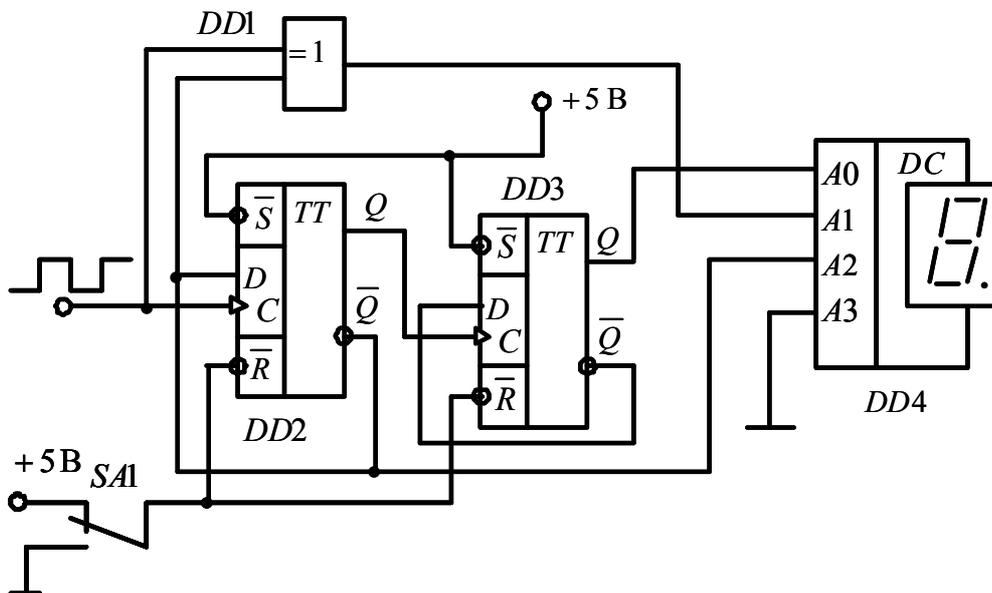


Рис. 10.15. Схема электронного устройства с дешифратором. Вариант 5

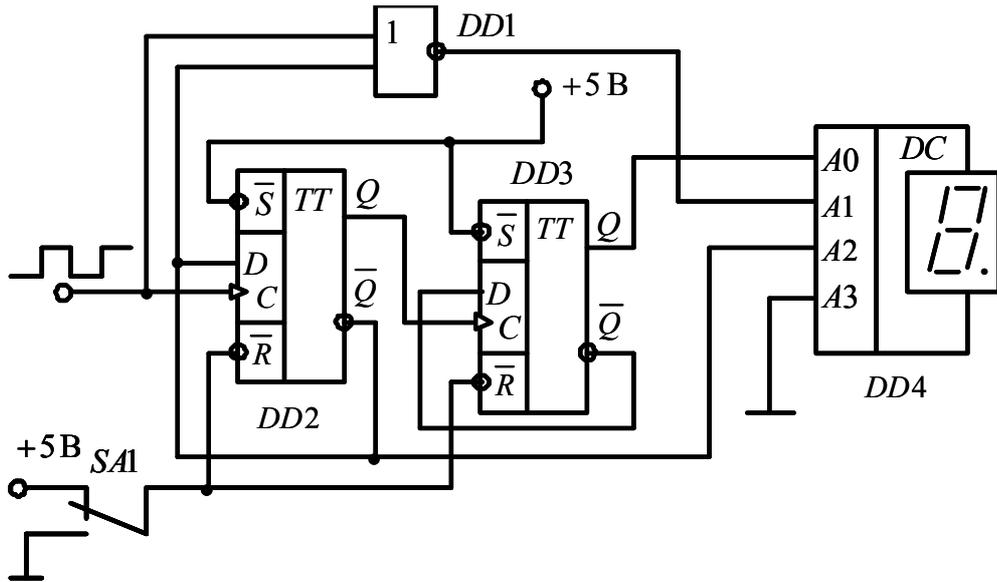


Рис. 10.16. Схема электронного устройства с дешифратором. Вариант 6

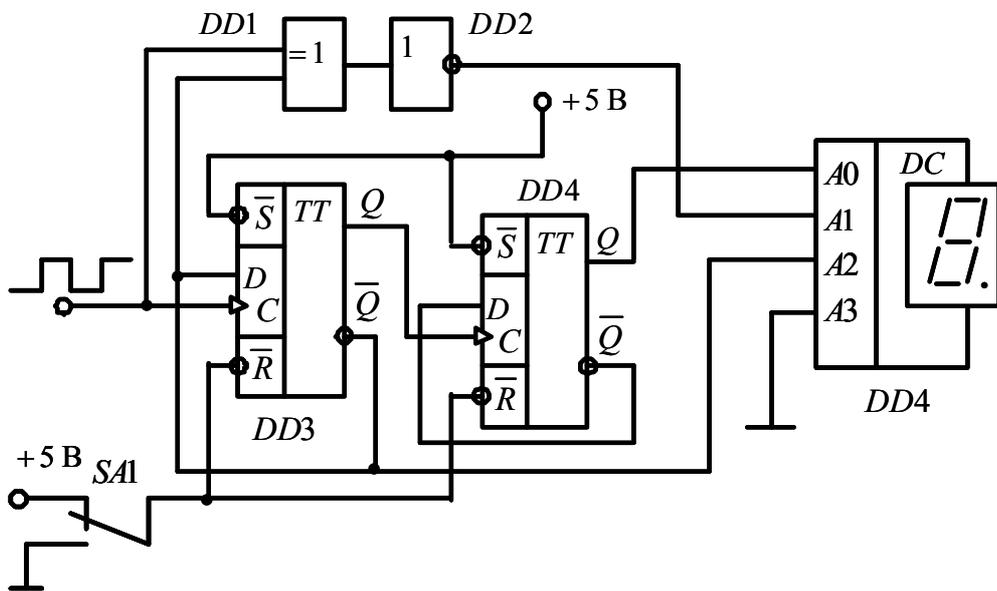


Рис. 10.17. Схема электронного устройства с дешифратором. Вариант 7

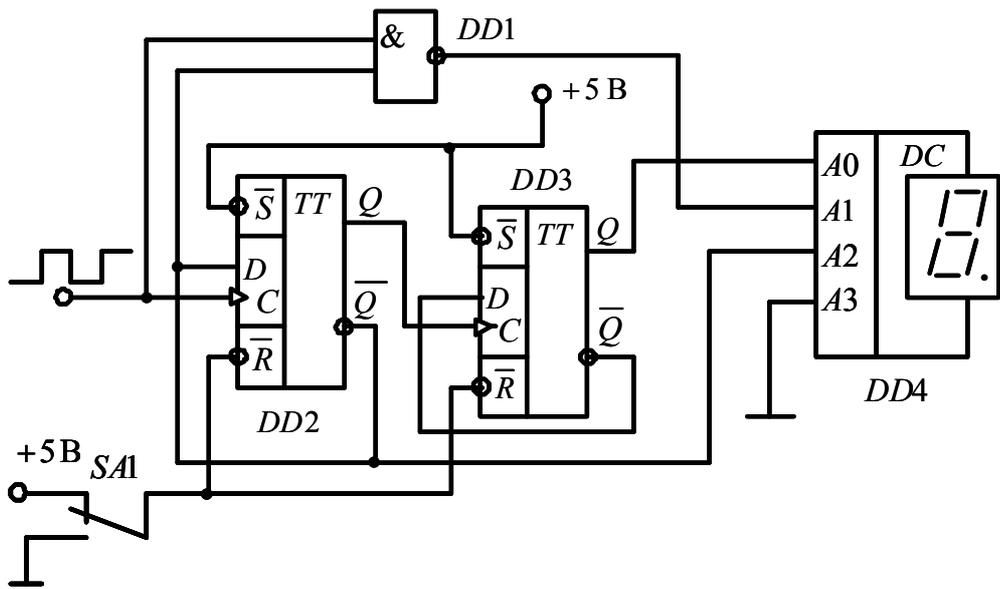


Рис. 10.18. Схема электронного устройства с дешифратором. Вариант 8

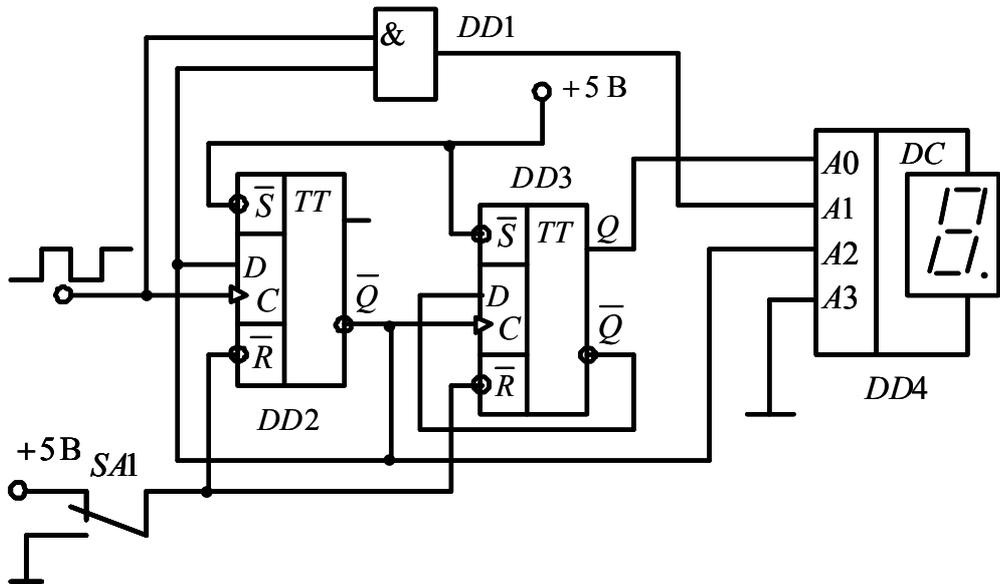


Рис. 10.19. Схема электронного устройства с дешифратором. Вариант 9

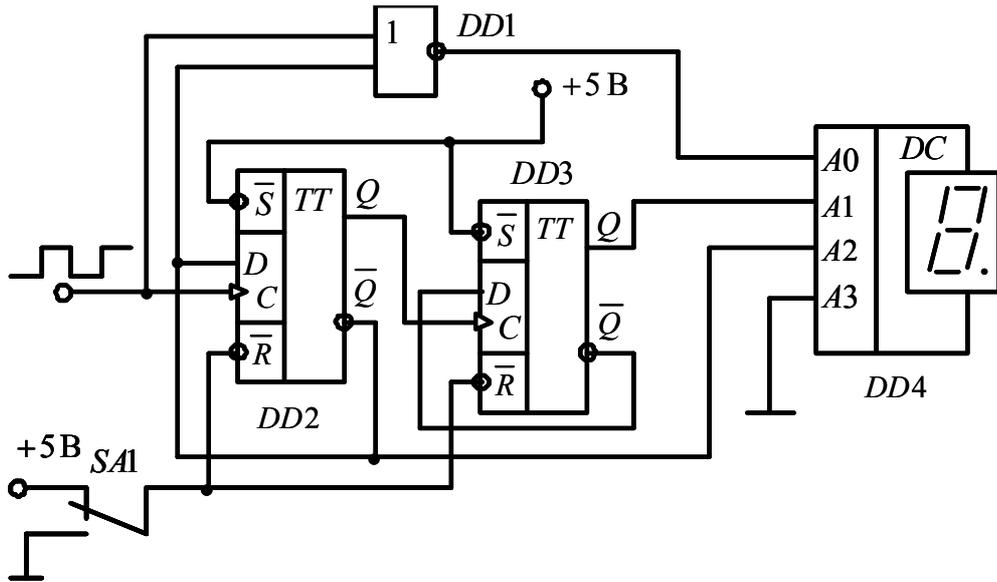


Рис. 10.20. Схема электронного устройства с дешифратором. Вариант 10

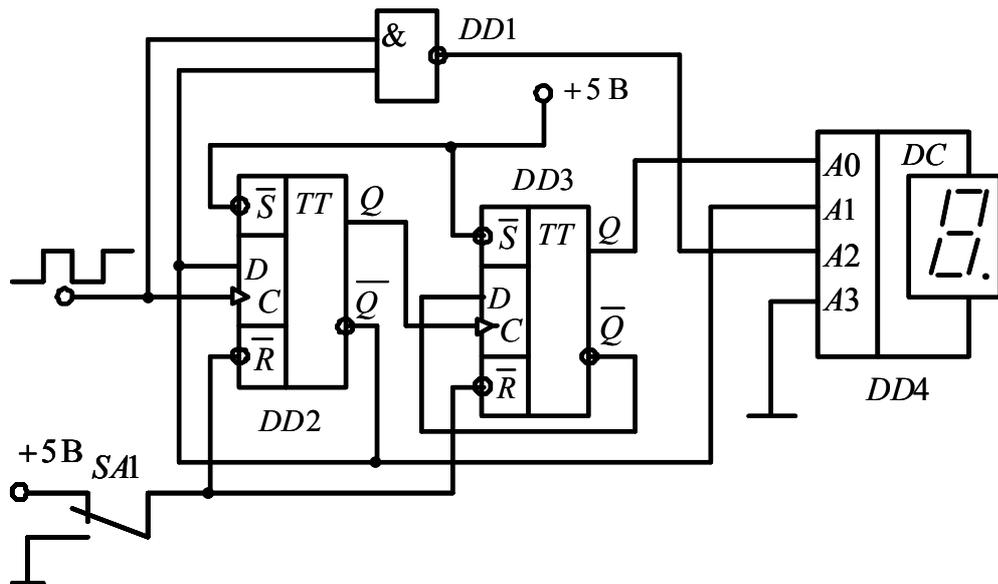


Рис. 10.21. Схема электронного устройства с дешифратором. Вариант 11

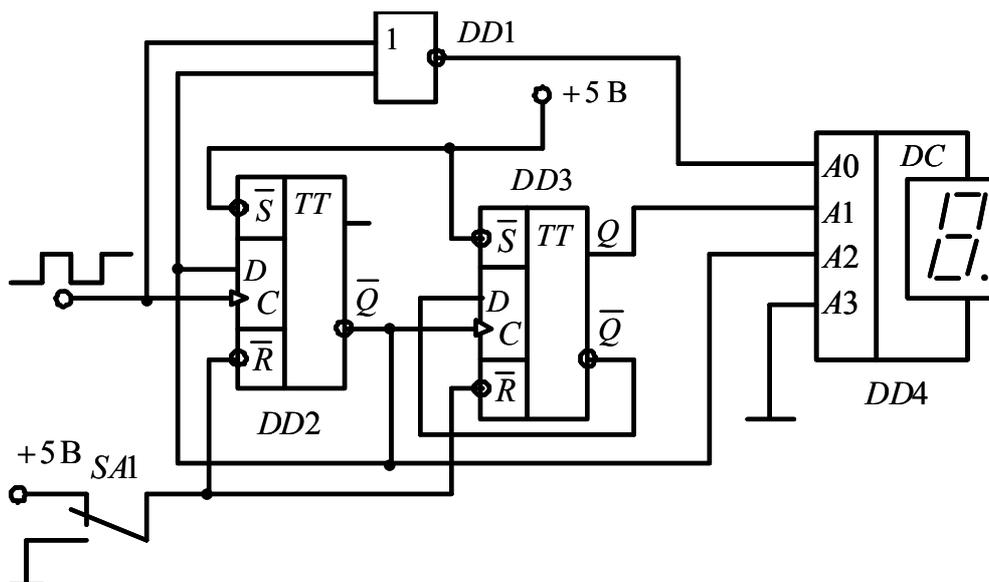


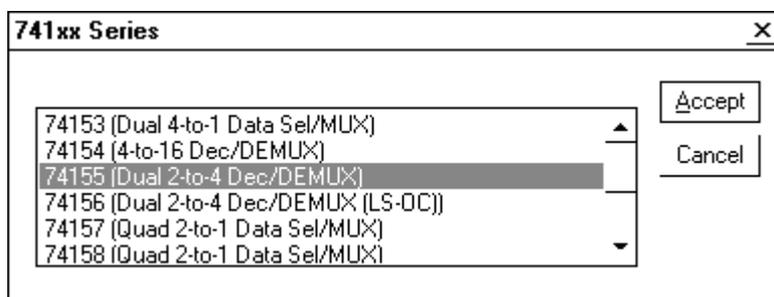
Рис. 10.22. Схема электронного устройства с дешифратором. Вариант 12

10.5. Порядок выполнения работы в программной среде Electronics Workbench

10.5.1. Ознакомьтесь с элементной базой и инструментальными средствами программы Electronics Workbench.

10.5.2. Изучите методические указания к лабораторной работе.

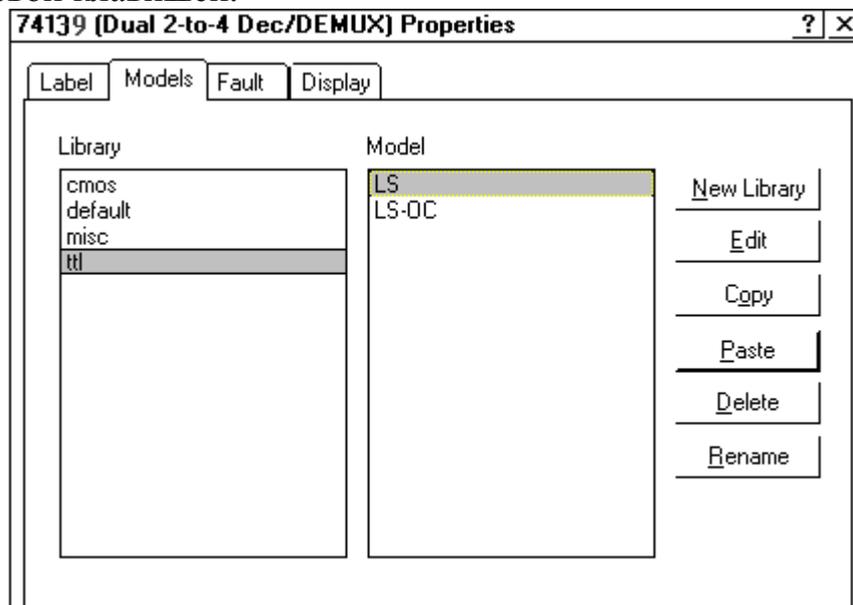
10.5.3. Произведите исследование дешифратора из библиотеки последовательных элементов (по указанию преподавателя). Для этого вызовите библиотеку **Digital ICs**. Для работы с реальными микросхемами дешифраторов серии ТТЛ выберите из библиотеки 741xx дешифратор 74139, установив на него курсор и щелкнув левой кнопкой мыши. Нажмите кнопку **Accept**. Соответствие наименований зарубежных и отечественных микросхем дешифраторов приведено в табл. 10.6.



Вызовите из библиотеки элементов **Sources** источник постоянного напряжения. Дважды щелкнув по нему левой кнопкой мыши,

установите напряжение 5V. Заземлите источник питания. Подключите вывод 16 (VCC) микросхемы к положительному выводу источника питания, а вывод 8 к заземлению.

Дважды щелкните по выделенному дешифратору. В появившемся диалоговом окне выберите элементы **ttl**, а затем – модель **LS**, щелкнув по ним левой клавишей.



Нажмите кнопку **OK**.

Соберите схему для проведения испытаний, подав к необходимым выводам исследуемого дешифратора соответствующие сигналы в зависимости от режимов работы – с двух входов на четыре выхода или с трех входов на восемь выходов.

Подключите входы логического анализатора к входам и выходам дешифратора. Раскройте лицевую панель логического анализатора (двойной щелчок левой кнопкой мыши, курсор на темной верхней строке прибора). Раскройте лицевую панель генератора слов. Сместите лицевые панели приборов на рабочем поле так, чтобы они были полностью видны.

Заполните генератор слов так, чтобы получились необходимые комбинации сигналов логического уровня. Установив режим работы **STEP** или **CYCLE**, проверьте работу схемы нажатием кнопок **STEP** или тумблера питания, соответственно.

Данные экспериментов выведите на лист бумаги с помощью принтера. При вызове команды **Print** в открывшемся окне появляется список атрибутов схемы и приборов, которые могут быть распечатаны. Выберите нужные Вам, так чтобы рядом появился символ ✓, а затем выполните команду **Print**.

Таблица 10.6

74, 74LS, 74S, 74F, 74ALS	K155, K555, K531, K1531, K1533	74, 74LS, 74S, 74F, 74ALS	K155, K555, K531, K1531, K1533
74141	K555ИД1	7442	ИД6
74154	ИД3	74138	ИД7
74155	ИД4	145	ИД10
74156	ИД5	139	ИД14

10.5.4. Произведите исследование схемы электронного устройства с дешифратором.

Соберите схему для проведения испытаний в программной среде Electronics Workbench, подав на ее вход сигнал с выхода генератора слов.

Подключите входы логического анализатора к входу и выходам схемы электронного устройства с дешифратором. Раскройте лицевую панель логического анализатора (*двойной щелчок левой кнопкой мыши, курсор на темной верхней строке прибора*). Раскройте лицевую панель генератора слов. Сместите лицевые панели приборов на рабочем поле так, чтобы они были полностью видны.

Заполните генератор слов так, чтобы получились необходимые комбинации сигналов логического уровня. Установив режим работы STEP или CYCLE, проверьте работу схемы нажатием кнопок STEP или тумблера питания, соответственно.

Вариант исследуемой схемы приведен на рис. 10.23.

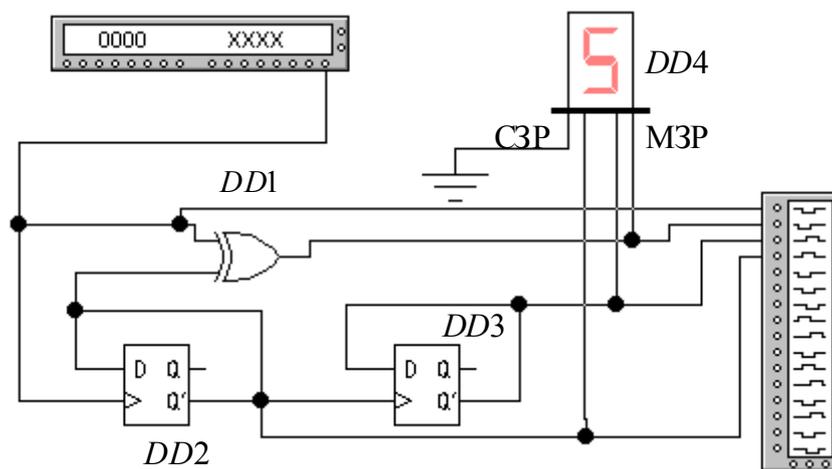


Рис. 10.23. Схема модели электронного устройства с дешифратором в программной среде Electronics Workbench

На рис. 10.23 используются следующие цифровые устройства: *DD1* – логический элемент ИСКЛЮЧАЮЩЕЕ ИЛИ; *DD2* и *DD3* – *D*-триггеры; *DD4* – дешифратор с семисегментным индикатором. На рисунке также обозначено: МЗР – младший значащий разряд дешифратора, СЗР – старший значащий разряд.

Запишите последовательность цифр, которые загораются на индикаторе. Сравните, полученные в результате эксперимента данные с теоретическими исследованиями.

Результаты экспериментов выведите на лист бумаги с помощью принтера.

10.6. Содержание отчета

10.6.1. Цель работы.

10.6.2. Исследуемые схемы в соответствии со стандартами.

10.6.3. Таблицы состояний, диаграммы напряжений.

10.6.4. Выводы о проделанной работе.

10.7. Список литературы

10.7.1. Шило В.Л. Популярные цифровые микросхемы: справочник, 2-е изд., исп. – Челябинск: Metallurgia, Челябинское отд., 1989. – 352 с.

10.7.2. Стрыгин В.В. Основы вычислительной техники и программирования. – М.: Высшая школа, 1983. – 359 с.

10.7.3. Мышляева И. М. Цифровая схемотехника: учебник. – М.: Академия, 2005. – 400 с. : ил.

10.7.4. Титце У., Шенк К. Полупроводниковая схемотехника: Справочное руководство. Пер. с нем. – М.: Мир, 1982. – 512 с., ил.

10.7.5. Основы цифровой техники: Руководство по выполнению базовых экспериментов – ОЦТ.001 РБЭ(920)/ И.Л. Красногорцев; под ред. П.Н. Сенигова.– Челябинск: ИПЦ «Учебная техника», 2006. – 97 с.