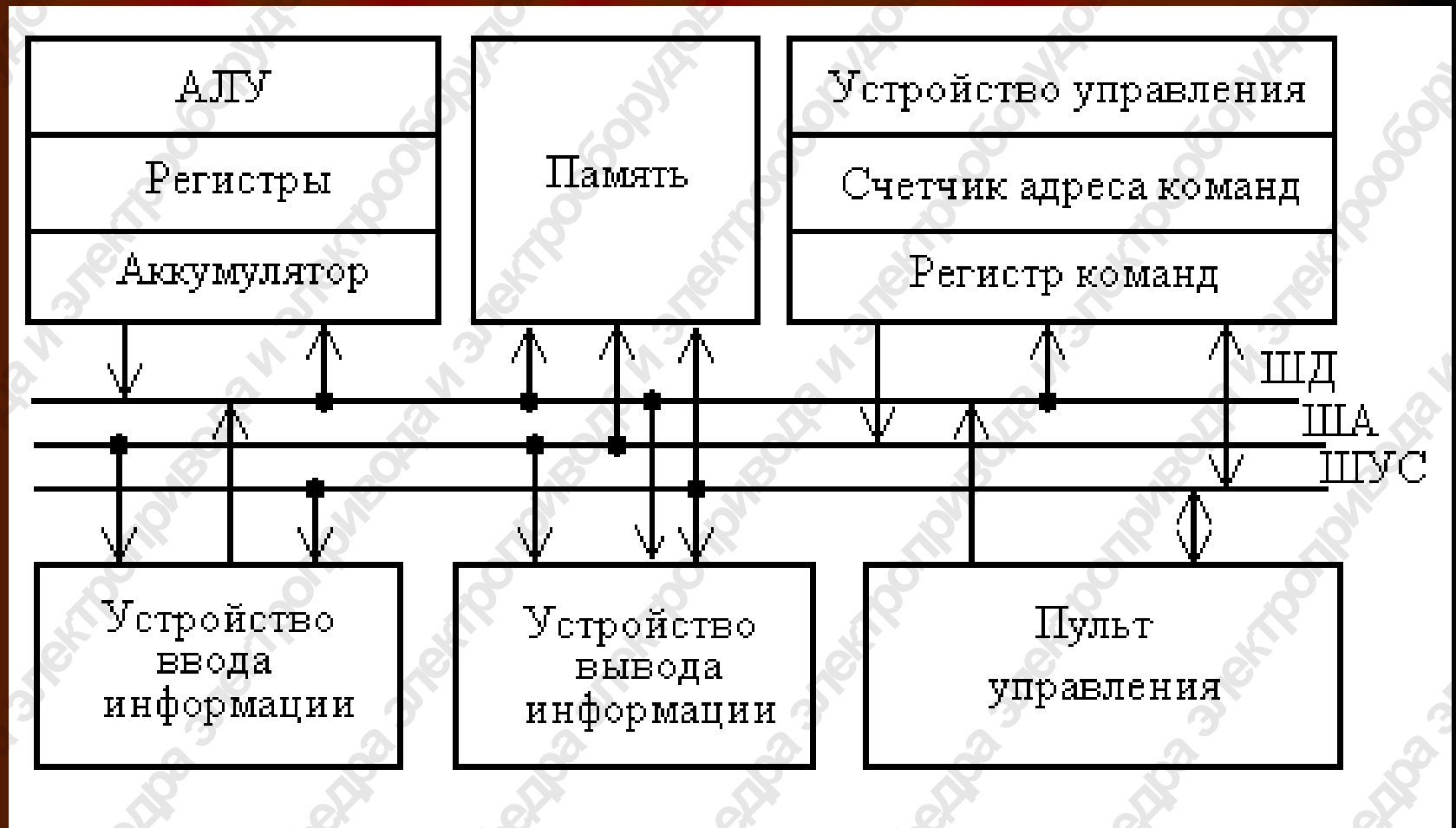
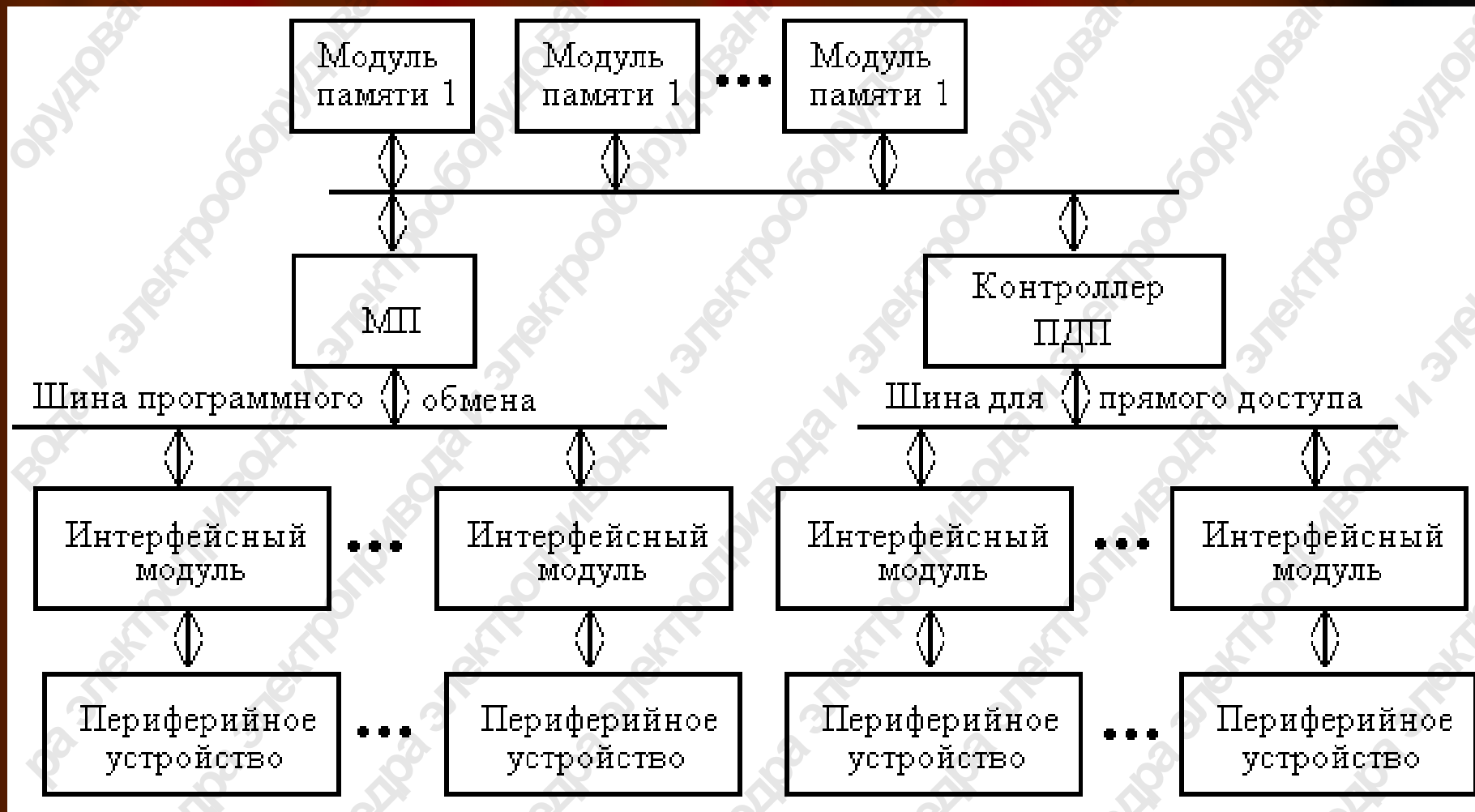


Архитектура микроЭВМ



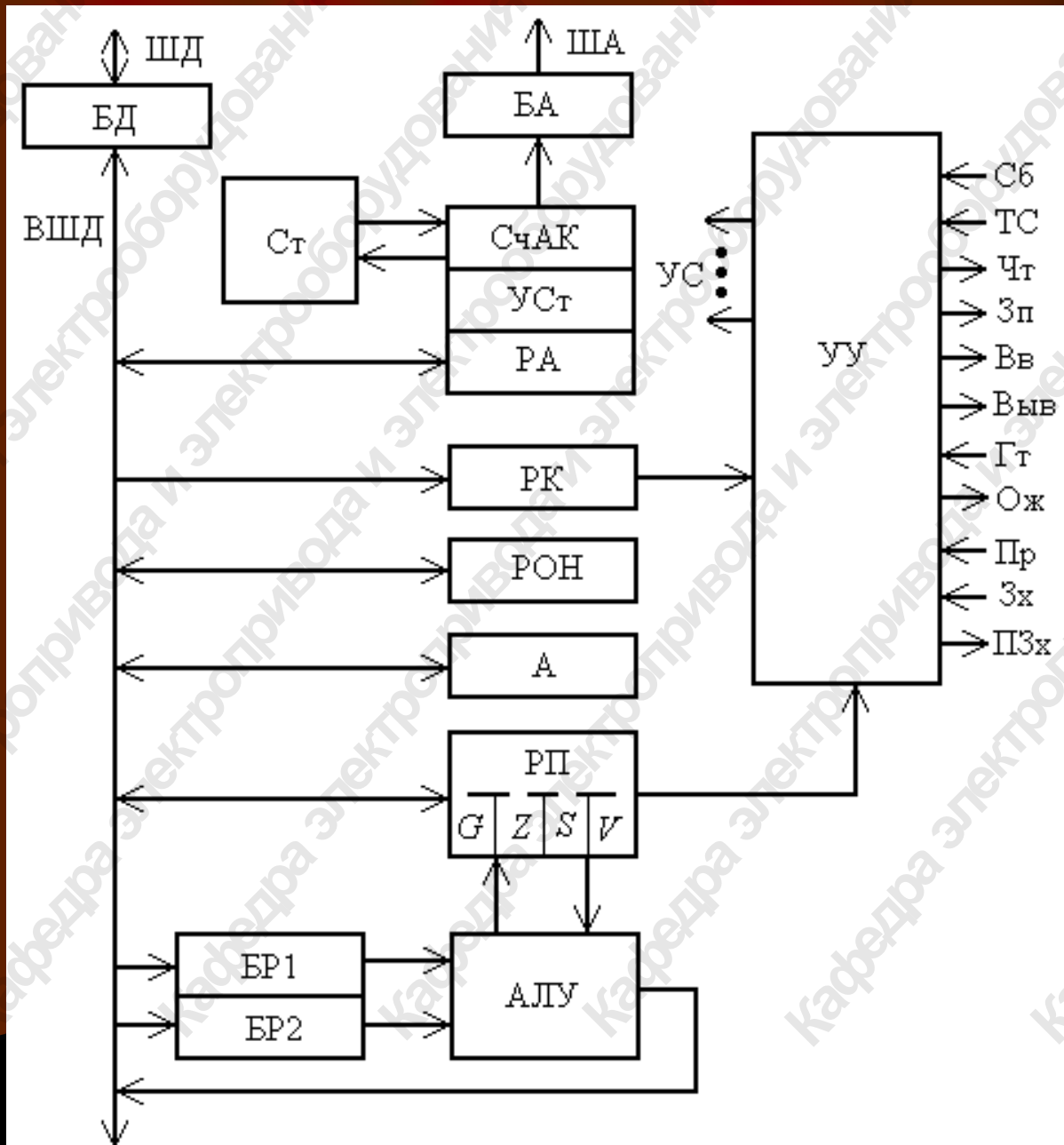
Архитектура микроЭВМ



Архитектура микроЭВМ



Архитектура микроЭВМ





<i>R</i>	<i>D</i>	Регистровая пара
0	0	<i>B-C</i>
0	1	<i>D-E</i>
1	0	<i>H-L</i>
1	1	УСТ

Архитектура микроЭВМ

0	0	R	P	0	0	1	1
1	Данное						8
1	Данное						8

1	1	C	C	C	0	1	0
1	Адрес						8
1	Адрес						8

$\langle BP1 \rangle := \langle B \rangle;$
 $\langle BP2 \rangle := \langle A \rangle;$
 $\langle A \rangle := \langle BP1 \rangle + \langle BP2 \rangle.$

Кодирование признаков поля C	Значение признаков	Результат
0 0 0	NZ, Z=0	$\neq 0$
0 0 1	Z, Z=1	= 0
0 1 0	NC, C=0	Нет переноса
0 1 1	C, C=1	Есть перенос
1 0 0	PD, P=0	Нечетный
1 0 1	PE, P=1	Четный
1 1 0	P, S=0	Положительный
1 1 1	M, S=1	Отрицательный

Архитектура микроЭВМ

A: 0101 1001, т.е. 59;

r: 0111 1001, т.е. 79.

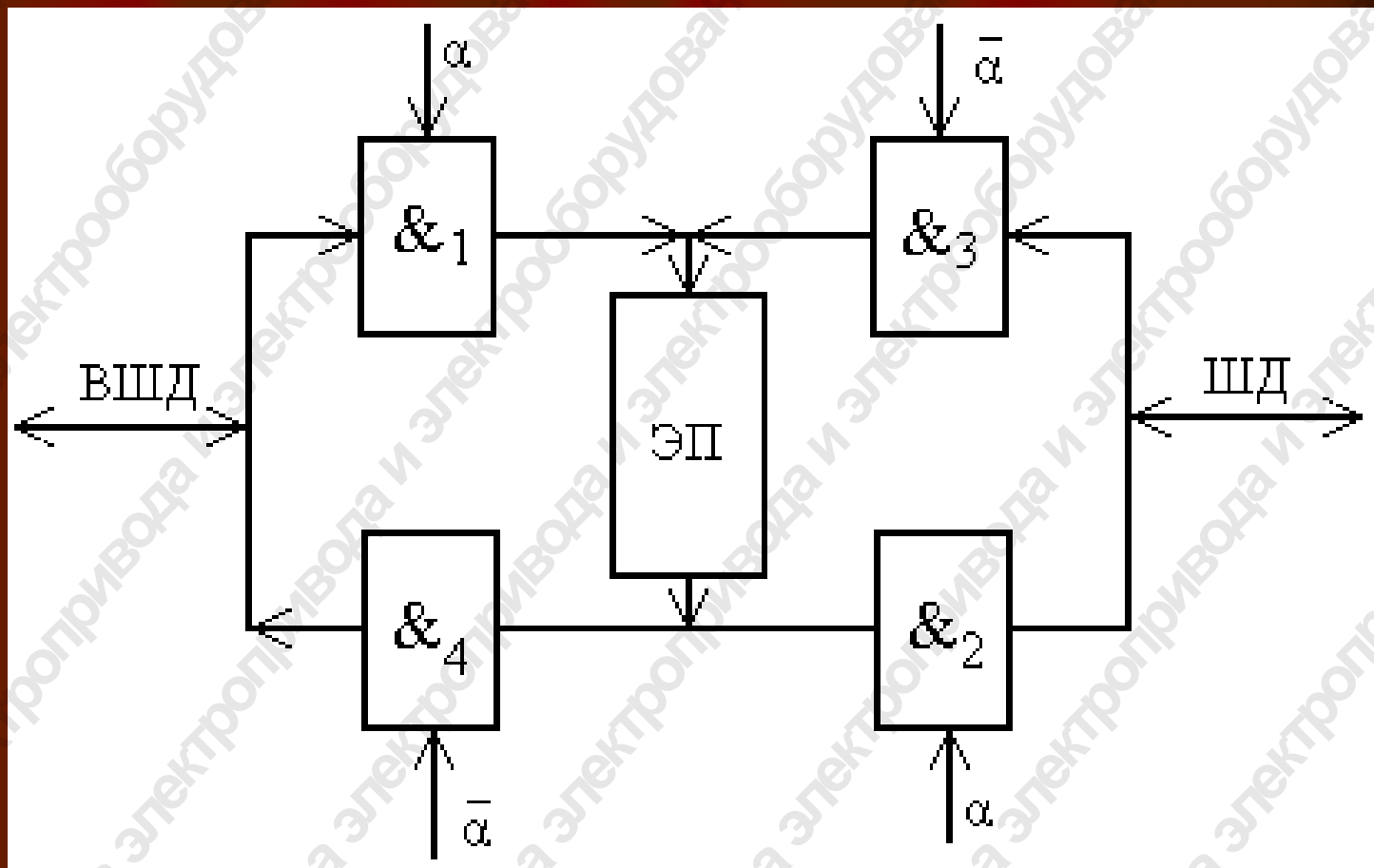
Команда сложения *ADDr*

$$\begin{array}{r} 0101 \ 1001 \\ + \\ \hline 0111 \ 1001 \\ 1101 \ 0010 \end{array}$$

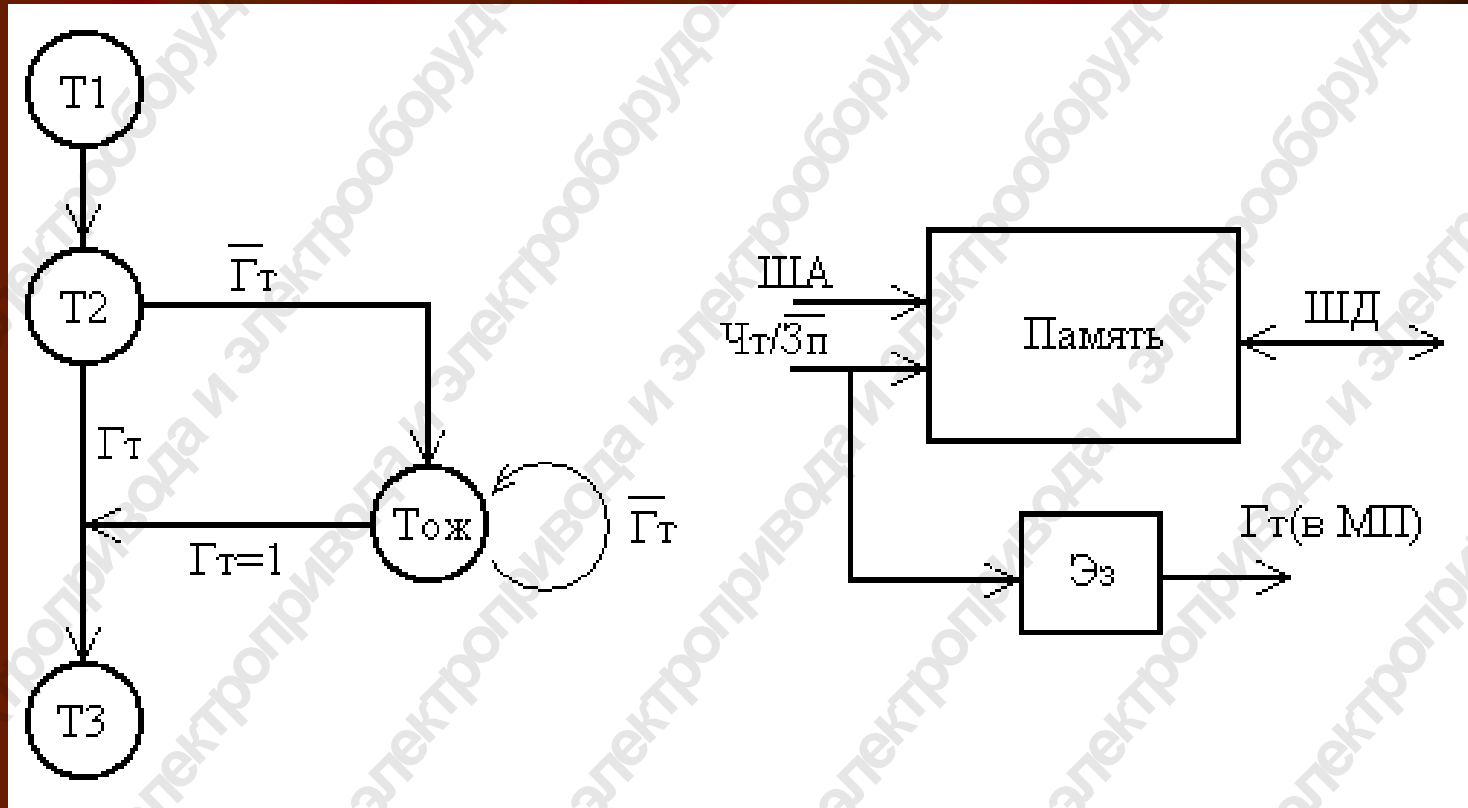
Команда коррекции *DAA*

$$\begin{array}{r} 1101 \ 0010 \\ + \\ \hline 0110 \ 0110 \\ 10011 \ 1000 \end{array} \quad \text{т.е. 138}$$

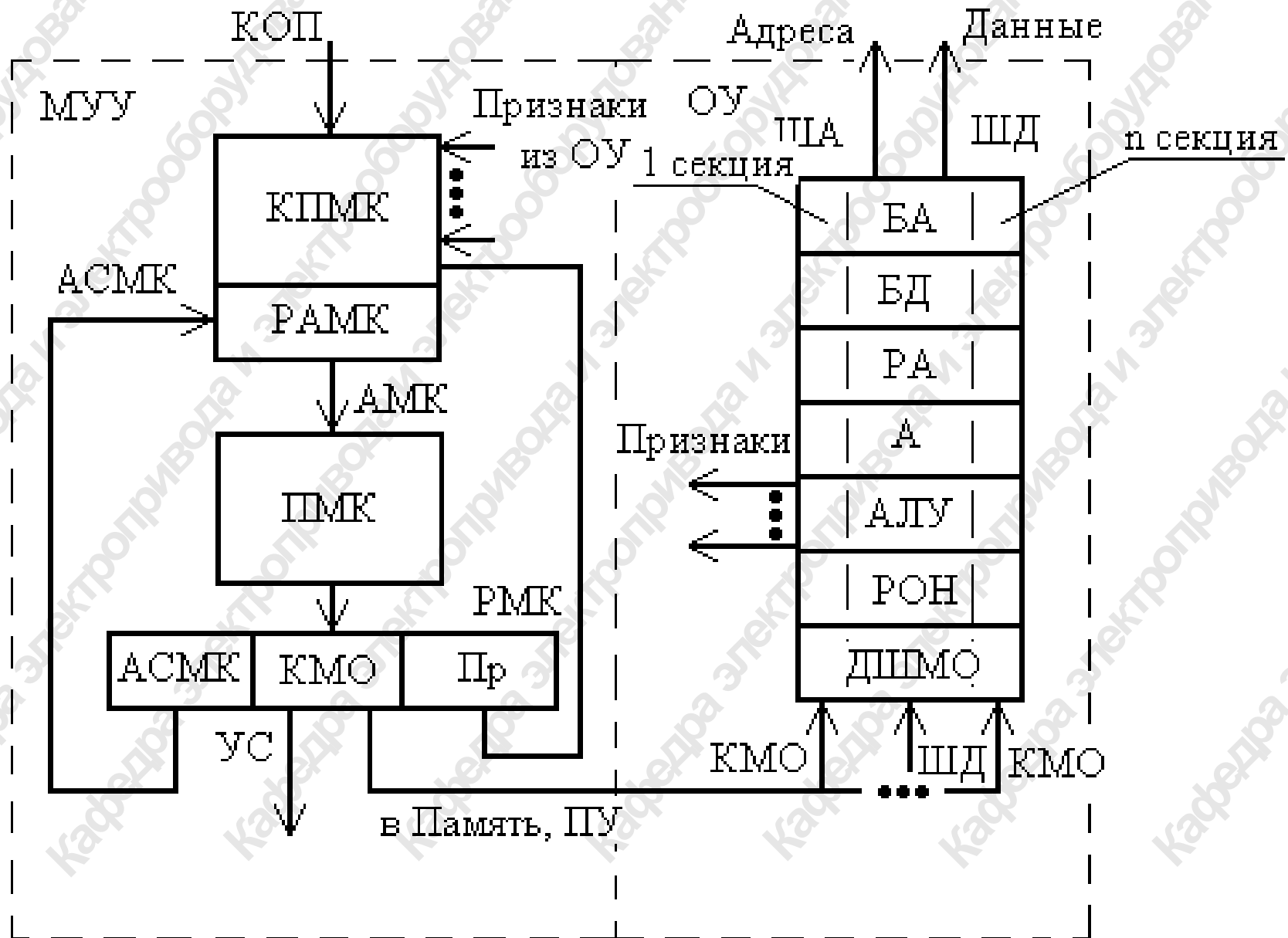
Архитектура микроЭВМ

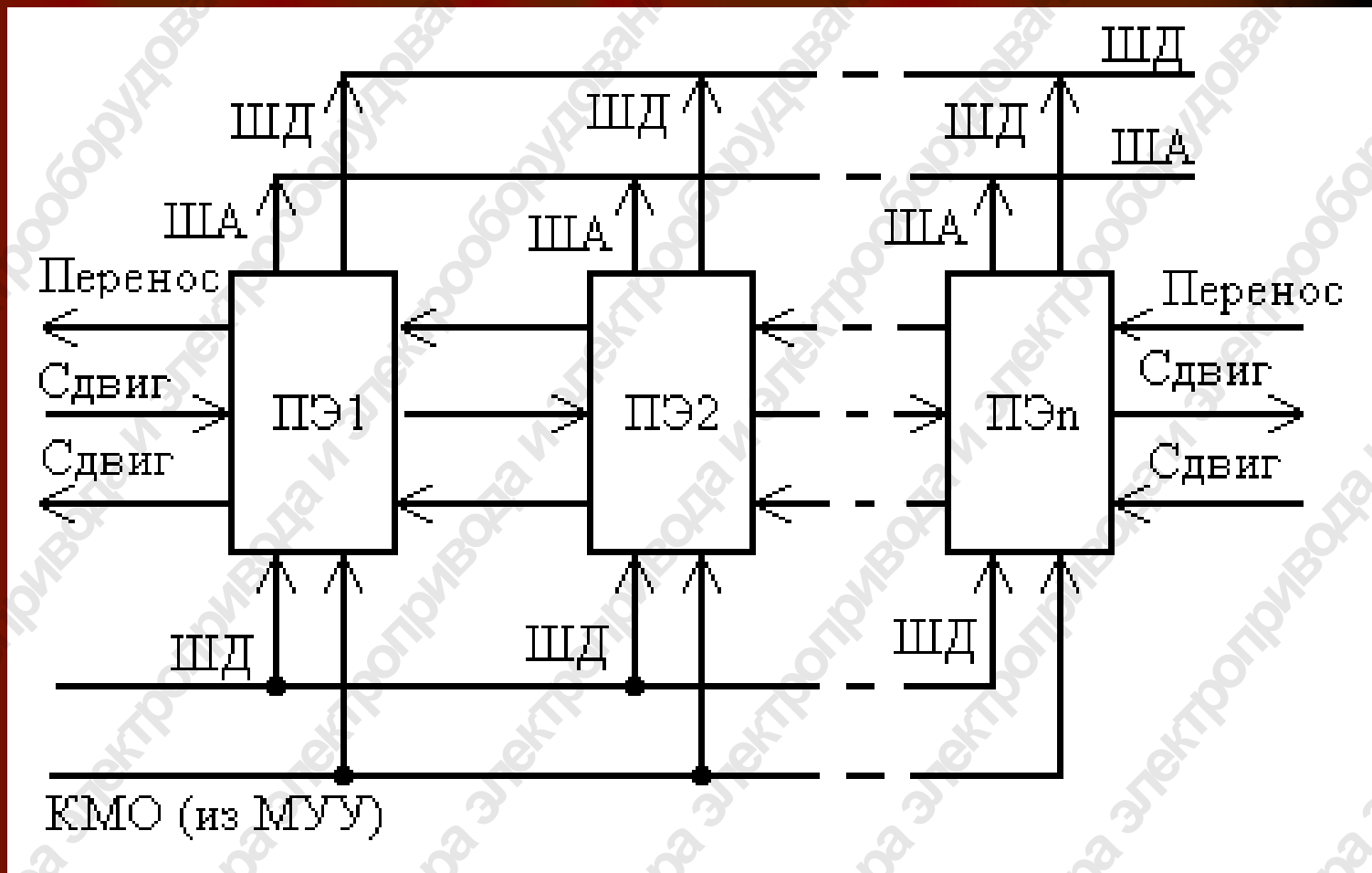


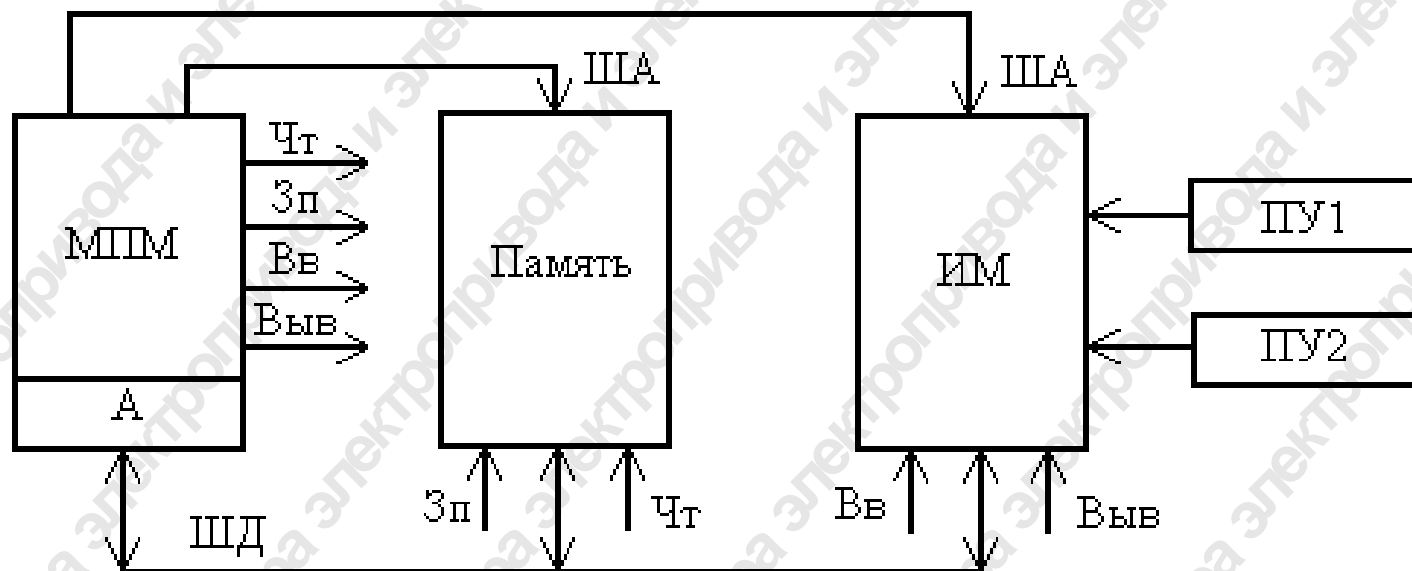
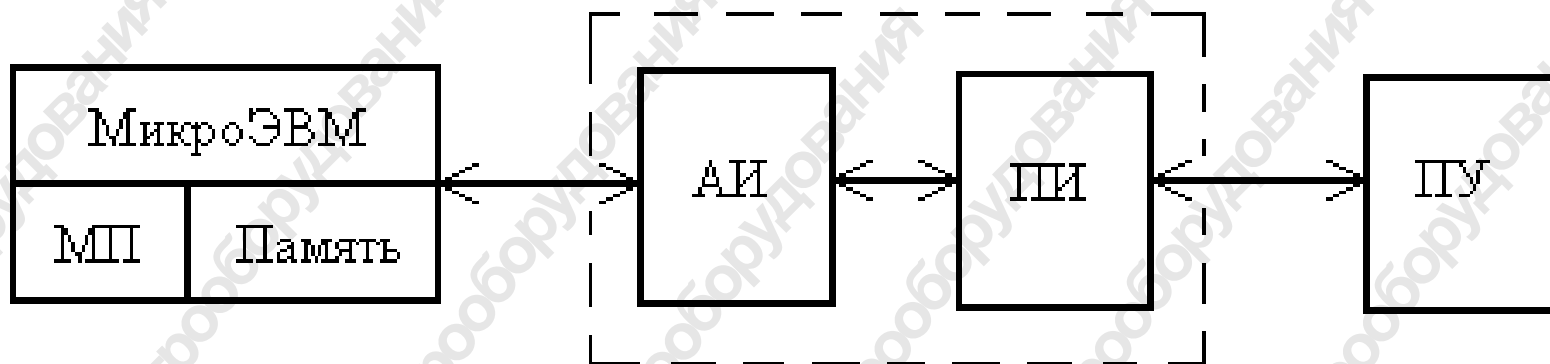
Архитектура микроЭВМ



Секционные микропроцессоры







1	<i>In</i>	8
1	Адрес	8

Команда вывода

1	<i>Out</i>	8
1	Адрес	8

Команда ввода

$$A_n = \begin{cases} 0 & - \text{ обращение к памяти;} \\ 1 & - \text{ обращение к ПУ.} \end{cases}$$

